



ΕΘΝΙΚΟ ΜΕΤΣΟΒΙΟ ΠΟΛΥΤΕΧΝΕΙΟ  
ΣΧΟΛΗ ΗΛΕΚΤΡΟΛΟΓΩΝ ΜΗΧΑΝΙΚΩΝ ΚΑΙ ΜΗΧΑΝΙΚΩΝ ΥΠΟΛΟΓΙΣΤΩΝ  
ΤΟΜΕΑΣ ΕΠΙΚΟΙΝΩΝΙΩΝ, ΗΛΕΚΤΡΟΝΙΚΗΣ & ΣΥΣΤΗΜΑΤΩΝ ΠΛΗΡΟΦΟΡΙΚΗΣ

## **Σύγκριση Integer και Fractional-Order PID ελεγκτή σε DC-DC Μετατροπέα**

Διπλωματική Εργασία

**ΙΩΑΝΝΟΥ Ι. ΕΥΣΤΡΑΤΙΟΣ**

**Επιβλέπων Καθηγητής**  
Πάυλος-Πέτρος Σωτηριάδης  
Καθηγητής Ε.Μ.Π.

**Εργαστήριο Ηλεκτρονικής**  
Αθήνα, Μάρτιος 2021





ΕΘΝΙΚΟ ΜΕΤΣΟΒΙΟ ΠΟΛΥΤΕΧΝΕΙΟ  
ΣΧΟΛΗ ΗΛΕΚΤΡΟΛΟΓΩΝ ΜΗΧΑΝΙΚΩΝ  
ΚΑΙ ΜΗΧΑΝΙΚΩΝ ΥΠΟΛΟΓΙΣΤΩΝ  
ΤΟΜΕΑΣ ΕΠΙΚΟΙΝΩΝΙΩΝ, ΗΛΕΚΤΡΟΝΙΚΗΣ & ΣΥΣΤΗΜΑΤΩΝ ΠΛΗΡΟΦΟΡΙΚΗΣ

## Σύγκριση Integer και Fractional-Order PID ελεγκτή σε DC-DC Μετατροπέα

Διπλωματική Εργασία

**ΙΩΑΝΝΟΥ Ι. ΕΥΣΤΡΑΤΙΟΣ**

**Επιβλέπων Καθηγητής**  
Πάυλος-Πέτρος Σωτηριάδης  
Καθηγητής Ε.Μ.Π.

Εγκρίθηκε από την τριμελή εξεταστική επιτροπή την 5<sup>η</sup> Μαρτίου 2021.

.....  
Πάυλος-Πέτρος Σωτηριάδης  
Καθηγητής Ε.Μ.Π.

.....  
Ευάγγελος Χριστοφόρου  
Καθηγητής Ε.Μ.Π.

.....  
Ιωάννα Ρουσσάκη  
Επίκουρη Καθηγήτρια Ε.Μ.Π.

**Εργαστήριο Ηλεκτρονικής**  
Αθήνα, Μάρτιος 2021

.....  
**ΙΩΑΝΝΟΥ Ι. ΕΥΣΤΡΑΤΙΟΣ**

Διπλωματούχος Ηλεκτρολόγος Μηχανικός και Μηχανικός Υπολογιστών Ε.Μ.Π.

© 2021 – All rights reserved

Απαγορεύεται η αντιγραφή, αποθήκευση και διανομή της παρούσας εργασίας, εξ ολοκλήρου ή τμήματος αυτής, για εμπορικό σκοπό. Επιτρέπεται η ανατύπωση, αποθήκευση και διανομή για σκοπό μη κερδοσκοπικό, εκπαιδευτικής ή ερευνητικής φύσης, υπό την προϋπόθεση να αναφέρεται η πηγή προέλευσης και να διατηρείται το παρόν μήνυμα. Ερωτήματα που αφορούν τη χρήση της εργασίας για κερδοσκοπικό σκοπό πρέπει να απευθύνονται προς το συγγραφέα.

Οι απόψεις και τα συμπεράσματα που περιέχονται σε αυτό το έγγραφο εκφράζουν το συγγραφέα και δεν πρέπει να ερμηνευθεί ότι αντιπροσωπεύουν τις επίσημες θέσεις του Εθνικού Μετσόβιου Πολυτεχνείου.

## Περίληψη

Ο σκοπός της παρούσας διπλωματικής εργασίας ήταν η σύγκριση ενός ακέραιου με έναν κλασματικό ελεγκτή. Έγινε σύγκριση μεταξύ τους ως προς την μεγαλύτερη ακρίβεια, σταθερότητα και μικρότερη διακύμανση τάσης όταν αυτοί συνδέονται σε έναν μετατροπέα DC-DC υποβιβασμού. Σαν διακόπτες του converter χρησιμοποιήθηκαν ένα PMOSFET και ένα NMOSFET. Σαν σήμα ελέγχου χρησιμοποιήθηκε διαμόρφωση πλάτους παλμού (pulse-width modulation - PWM). Η κεντρική συχνότητα λειτουργίας του μετατροπέα είναι τα 100Hz, ενώ η διακοπτική συχνότητα που χρησιμοποιήθηκε είναι στα 100KHz. Η υλοποίησή τους έγινε πειραματικά μέσω του Custom IC Design Tool της Cadence® στην τεχνολογία 0.18  $\mu\text{m}$  της TSMC.

### Λέξεις Κλειδιά

DC-DC buck μετατροπέας, αναλογικός-ολοκληρωτικός-διαφορικός (PID) ελεγκτής, κλασματικός αναλογικός-ολοκληρωτικός-διαφορικός (FO-PID) ελεγκτής, διαμόρφωση παλμού κατά πλάτος (PWM), διακοπτική συχνότητα.



## **Abstract**

The aim of this thesis was to compare an integer and a fractional order controller. They were compared for better accuracy, stability and lower voltage variation when connected to a step down DC-DC converter. A PMOSFET and an NMOSFET were used as converter switches. As a control signal pulse-width modulation (PWM) was used. The central operating frequency of the converter is 100Hz, while the switching frequency used is 100KHz. Their implementation was done experimentally through the Custom IC Design Tool of Cadence® in the 0.18 um technology of TSMC.

### **Keywords**

DC-DC buck converter, proportional-integral-derivative (PID) controller, Fractional-order proportional-integral-derivative (FO-PID) controller, pulse-width modulation (PWM), switching frequency.

## Ευχαριστίες

Η παρούσα εργασία δεν θα μπορούσε να υλοποιηθεί χωρίς την στήριξη και βοήθεια του επιβλέποντος καθηγητή μου Παύλου-Πέτρου Σωτηριάδη, καθώς και τα μέλη του circuits group. Ειδικότερα θέλω να ευχαριστήσω τον Δημήτρη Μπαξεβανάκη και τον Βασίλη Αλιμήση για την βοήθεια και την καθοδήγησή που μου έδωσαν, όπως και τις εύστοχες παρατηρήσεις, την διάθεσή τους και την φιλική ατμόσφαιρα που είχαν δημιουργήσει μεταξύ μας. Επιπλέον, θέλω να ευχαριστήσω την οικογένεια μου που μου στάθηκε σε όλη την διάρκεια των σπουδών μου αλλά και τους φίλους μου που είχα την χαρά να μοιραστώ όλες αυτές τις ευχάριστες αναμνήσεις. Τέλος, θέλω να ευχαριστήσω την φίλη μου Ίνα για την στήριξή της αυτή την δύσκολη περίοδο και τον φίλο μου Θωμά που με βοήθησε σε μια πολύ δύσκολη περίοδο της ζωής μου.



## Πίνακας περιεχομένων

<b>1</b>	<b>Εισαγωγή</b> .....	<b>13</b>
<b>2</b>	<b>Μετατροπέας DC-DC υποβιβασμού</b> .....	<b>15</b>
2.1	Ανάλυση του κλασικού μετατροπέα DC-DC υποβιβασμού.....	15
2.2	Κυματισμός και λειτουργία συνεχούς αγωγής (continuous conduction mode – CCM).....	19
2.3	Λειτουργία μη συνεχούς αγωγής (discontinuous conduction mode - DCM) . . . . .	24
2.4	PWM.....	26
2.5	Συνάρτηση μεταφοράς μετατροπέα dc-dc υποβιβασμού.....	28
2.6	Σύγχρονος μετατροπέας dc-dc υποβιβασμού (synchronous buck dc-dc converter).....	34
<b>3</b>	<b>PID ελεγκτής</b> .....	<b>41</b>
3.1	Type III PID ελεγκτής.....	43
3.2	Αποτελέσματα με εφαρμογή του Type III PID ελεγκτή.....	45
<b>4</b>	<b>Κλασματικής τάξης ελεγκτής PID</b> .....	<b>47</b>
4.1	Συνάρτηση μεταφοράς ελεγκτή FO-PID.....	48
4.2	Υπολογισμός μεταβλητών FO-PID ελεγκτή.....	50
4.3	Αποτελέσματα με εφαρμογή του ελεγκτή FO-PID.....	53
<b>5</b>	<b>Επίλογος</b> .....	<b>56</b>
5.1	Συμπεράσματα.....	56
5.2	Μελλοντικά σχέδια και βελτιώσεις.....	56
<b>6</b>	<b>Βιβλιογραφία</b> .....	<b>57</b>

## Κατάλογος Σχημάτων

2.1 Κλασική τοπολογία μετατροπέα DC-DC υποβιβασμού . . . . .	16
2.2 Κλασική τοπολογία μετατροπέα DC-DC υποβιβασμού χωρίς ιδανικούς διακόπτες. . . . .	16
2.3 Κατάσταση on (αριστερά) και κατάσταση off (δεξιά) . . . . .	16
2.4 Κυματομορφή τάσης εξόδου του διακόπτη. . . . .	17
2.5 Τάση εξόδου μετατροπέα υποβιβασμού σε συνάρτηση με το <i>duty ratio</i> $D$ . . . . .	18
2.6 Τάση εξόδου $v(t)$ αποτελούμενη από το στοιχείο $dc$ , $V$ , συν το στοιχείο εναλλασσόμενου ρεύματος, $v_{ripple}(t)$ . . . . .	19
2.7 Ρεύμα επαγωγέα του μετατροπέα υποβιβασμού στην σταθερή κατάσταση λειτουργίας. . . . .	21
2.8 Κυματομορφή τάσης επαγωγέα, με σκιαγραφημένη τη συνολική επιφάνεια της $\lambda$ . . . . .	23
2.9 Ρεύμα επαγωγέα και διόδου σε κατάσταση συνεχούς λειτουργίας ενός μετατροπέα $dc-dc$ υποβιβασμού. . . . .	25
2.10 Ρεύμα επαγωγέα και διόδου στο όριο μεταξύ λειτουργίας συνεχούς και ασυνεχούς αγωγής ενός μετατροπέα $dc-dc$ υποβιβασμού. . . . .	25
2.11 Ρεύμα επαγωγέα και διόδου σε λειτουργία ασυνεχούς αγωγής ενός μετατροπέα $dc-dc$ υποβιβασμού. . . . .	25
2.12 Κύκλωμα PWM. . . . .	26
2.13 Κυματομορφές κυκλώματος PWM. . . . .	27
2.14 Sawtooth wave. . . . .	27
2.15 Διαχωρισμός του μετατροπέα σε <i>time-invariant</i> και <i>switching networks</i> . . . . .	30
2.16 Αντικατάσταση του <i>switching network</i> από το $dc$ και $ac$ averaged του. . . . .	30
2.17 Averaged μοντέλο του κυκλώματος του μετατροπέα υποβιβασμού. . . . .	31
2.18 Το <i>canonical circuit model</i> για μετατροπείς $dc-dc$ σε CCM λειτουργία. . . . .	31
2.19 Πλήρες σχηματικό διάγραμμα μετατροπέα $dc-dc$ . . . . .	32
2.20 Σύγχρονος μετατροπέας υποβιβασμού. . . . .	34
2.21 Πλήρες κύκλωμα σύγχρονου μετατροπέα $dc-dc$ υποβιβασμού. . . . .	35
2.22 Bode Diagram της συνάρτησης μεταφοράς του <i>plant</i> . . . . .	36
2.23 Τοπολογία ενισχυτή. . . . .	36
2.24 Κέρδος ενισχυτή. . . . .	37
2.25 Φάση ενισχυτή. . . . .	38
2.26 Τοπολογία συγκριτή. . . . .	38
2.27 Κέρδος συγκριτή. . . . .	39
2.28 Φάση συγκριτή. . . . .	40

3.1 Σηματικό διάγραμμα <i>PID</i> ελεγκτή. ....	41
3.2 Κύκλωμα <i>Type III PID</i> ελεγκτή. ....	43
3.3 <i>Bode Diagram</i> της συνάρτησης μεταφοράς του <i>Type III PID</i> ελεγκτή. ....	45
3.4 <i>Bode Diagram</i> της συνάρτησης μεταφοράς ανοιχτού βρογχου $T(s)$ με εφαρμογή του <i>Type III PID</i> ελεγκτή. ....	45
3.5 Έξοδος του μετατροπέα με επιθυμητή τελική τιμή τα 1.5 V. ....	46
3.6 Επίδραση διαταραχής της τροφοδοσίας και του φορτίου στην έξοδο. ....	46
4.1 Σηματικό διάγραμμα <i>FO-PID</i> . ....	47
4.2: Δίκτυο <i>R-C</i> για την προσέγγιση της συμπεριφοράς του πυκνωτή κλασματικής τάξης. ....	48
4.3 $PI^2D^u$ ελεγκτής χρησιμοποιώντας <i>op-amp</i> ως ενεργά στοιχεία. ....	49
4.4 Πλήρες κύκλωμα ελεγκτή <i>FO-PID</i> . ....	53
4.5 <i>Bode Diagram</i> της συνάρτησης μεταφοράς του ελεγκτή <i>FO-PID</i> . ....	53
4.6 <i>Bode Diagram</i> της συνάρτησης μεταφοράς ανοιχτού βρογχου $T(s)$ με εφαρμογή του ελεγκτή <i>FO-PID</i> . ....	54
4.7 Έξοδος του μετατροπέα με επιθυμητή τελική τιμή τα 1.5 V. ....	54
4.8 Επίδραση διαταραχής της τροφοδοσίας και του φορτίου στην έξοδο. ....	55

## Κατάλογος Πινάκων

2.1 Χαρακτηριστικά μεγέθη τρανζίστορ ενισχυτή. ....	37
2.2 Χαρακτηριστικά μεγέθη τρανζίστορ συγκριτή. ....	38
3.1 Επίδραση των $K_p$ , $K_i$ , $K_d$ στο ελεγχόμενο σύστημα. ....	42
3.2 Τιμές $R$ και $C$ του Type III PID ελεγκτή. ....	44
4.1 Τιμές $R$ και $C$ των κλασματικών πυκνωτών. ....	52
4.2 Τιμές των αντιστάσεων $R$ του κυκλώματος ελεγκτή FO-PID. ....	52

# 1

## Εισαγωγή

Στη σημερινή καταναλωτική αγορά, οι φορητές ηλεκτρονικές συσκευές όπως κινητά τηλέφωνα, φορητοί υπολογιστές, ασύρματα φορητά τερματικά (PDA) και πολλές άλλες χρησιμοποιούν μετατροπείς DC-DC στα υποκυκλώματά τους. Οι μετατροπείς αυτοί βρίσκουν και άλλες εφαρμογές, κάποιες από τις οποίες είναι, σε συστήματα ηλεκτρικής τροφοδοσίας τηλεπικοινωνιών και διαστημικών συστημάτων, σε βιομηχανικές εφαρμογές που χρησιμοποιούν ηλεκτρικούς κινητήρες συνεχούς ρεύματος, σε συστήματα μεταφοράς ηλεκτρικής ενέργειας, στην διόρθωση του συντελεστή ισχύος ανορθωτικών διατάξεων με διόδους καθώς και σε τροφοδοτικά υψηλής συχνότητας και υψηλής απόδοσης. Ο μετατροπέας DC-DC χρησιμοποιείται για την παροχή ελεγχόμενης συνεχούς τάσης από μια πηγή ορισμένης συνεχούς τάσης[3]. Ο αντικειμενικός στόχος των ηλεκτρονικών ισχύος είναι να αντιστοιχίζουν τις δυνατότητες του συστήματος παραγωγής ισχύος στις απαιτήσεις της κατανάλωσης για την ποιότητα και την ποσότητα της ενέργειας κατά τον βέλτιστο δυνατό τρόπο. Επομένως, οι μετατροπείς DC-DC βρίσκουν πολλές χρήσεις διότι ικανοποιούν την παραπάνω συνθήκη. Επιπρόσθετα, έχουν μερικά ακόμα πλεονεκτήματα, όπως μικρό όγκο, χαμηλό κόστος, υψηλό βαθμό απόδοσης και γρήγορη απόκριση.

Στους μετατροπείς DC-DC η μέση τάση εξόδου πρέπει να ελέγχεται, ώστε να είναι σε ένα επιθυμητό επίπεδο, ανεξάρτητα από μεταβολές στην τάση εισόδου και το φορτίο. Οι μετατροπείς αυτοί χρησιμοποιούν έναν ή περισσότερους διακόπτες για το μετασχηματισμό της σταθερής τάσης από ένα επίπεδο σε ένα άλλο. Ο έλεγχος της μέσης τάσης εξόδου γίνεται μέσω του ελέγχου των χρόνων έναυσης και σβέσης των διακοπών. Η διατήρηση σταθερής τάσης εξόδου είναι αναγκαία για έναν μετατροπέα, επομένως είναι αναγκαία η ύπαρξη ελέγχου.

Σκοπός της παρούσας εργασίας είναι η σχεδίαση και η σύγκριση δύο μεθόδων ελέγχου τέτοιων μετατροπέων DC-DC. Συγκεκριμένα οι δύο τύποι ελεγκτών είναι ο αναλογικός-ολοκληρωτικός-διαφορικός (PID-στο εξής θα αναφέρεται ως PID) και ο κλασματικός (Fractional Order) PID (FO-PID-στο εξής θα αναφέρεται ως FO-PID). Η φιλοσοφία της σχεδίασης και της σύγκριση των δύο ελεγκτών έγινε για να βρεθεί ποιος από τους δύο έχει μεγαλύτερη ακρίβεια, σταθερότητα και μικρότερη διακύμανση τάσης όταν αυτοί συνδεθούν σε έναν μετατροπέα DC-DC υποβιβασμού (step down ή buck για συντομία). Σαν διακόπτες του μετατροπέα χρησιμοποιήθηκαν PMOSFET και NMOSFET. Η μέθοδος ελέγχου που εφαρμόστηκε ήταν η διαμόρφωση πλάτους παλμών (PWM – στο εξής θα αναφέρεται ως PWM). Σε αυτή τη μέθοδο μεταβάλλεται η σχετική διάρκεια αγωγής ( $Duty\ ratio = \frac{ton}{T}$ ) που ορίζεται ως ο λόγος διάρκειας που ο διακόπτης είναι κλειστός προς την περίοδο.

Η κεντρική συχνότητα λειτουργίας του μετατροπέα είναι τα 100Hz, ενώ η διακοπτική συχνότητα που χρησιμοποιήθηκε είναι στα 100KHz και η τάση

τροφοδοσίας του κυκλώματος ήταν τα 3V. Η υλοποίησή τους έγινε πειραματικά μέσω του Custom IC Design Tool της Cadence® στην τεχνολογία 0.18 μm της TSMC.

Στο 2<sup>ο</sup> Κεφάλαιο θα γίνει αναφορά του μετατροπέα στον οποίο εφαρμόζουμε τους ελεγκτές, όπως και ο τρόπος λειτουργίας του, τα μεγέθη που χρησιμοποιήθηκαν για το πηνίο και τον πυκνωτή του και η τοπολογία που επιλέχθηκε να υλοποιηθεί στο Cadence®.

Στο 3<sup>ο</sup> Κεφάλαιο και 4<sup>ο</sup> Κεφάλαιο θα δοθεί αναλυτικά η περιγραφή του σχεδιασμού του κάθε ελεγκτή ξεχωριστά, οι μαθηματικές εκφράσεις οι οποίες οδήγησαν στον συγκεκριμένο σχεδιασμό. Επιπλέον θα γίνει παρουσίαση των συναρτήσεων μεταφοράς τους στο Matlab r2018a και η σύγκρισή τους με τις αντίστοιχες του Cadence®.

Στο 5<sup>ο</sup> Κεφάλαιο θα γίνει παρουσίαση και σύγκριση των αποτελεσμάτων της εξόδου του μετατροπέα DC-DC τάσης, όταν σε αυτόν συνδεθούν οι δύο ελεγκτές αντίστοιχα.

Στόχος την παρούσας διπλωματικής εργασίας είναι η σύγκριση των δύο διαφορετικών οικογενειών ελεγκτών σε έναν μετατροπέα DC-DC υποβιβασμού ως προς τα χαρακτηριστικά που προσφέρουν στον έλεγχο του.

# 2

## Μετατροπέας DC-DC υποβιβασμού

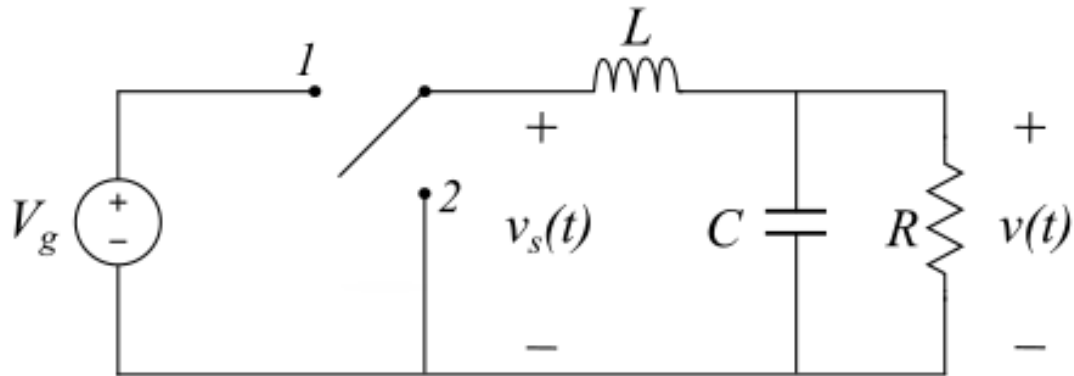
Οι μετατροπείς DC-DC είναι διακοπτικές διατάξεις που εκμεταλλεύονται την αποθήκευση ενέργειας παθητικών στοιχείων (πηνία, πυκνωτές) ώστε να παράξουν από μία τάση τροφοδοσίας, τάση εξόδου διαφορετικής τιμής. Οι μετατροπείς εναλλαγής παρέχουν πολύ μεγαλύτερη απόδοση ισχύος ως μετατροπείς DC-DC από τους γραμμικούς ρυθμιστές, οι οποίοι είναι απλούστερα κυκλώματα που μειώνουν τις τάσεις διαχέοντας την ισχύ ως θερμότητα, αλλά δεν αυξάνουν το ρεύμα εξόδου. Υπάρχουν πολλά είδη μετατροπέων DC-DC, όπως ο μετατροπέας υποβιβασμού (step down ή buck converter), ο οποίος κατεβάζει την τάση από την είσοδο στην έξοδο, ο μετατροπέας ανύψωσης (step up ή boost converter), ο οποίος ανεβάζει την τάση από την είσοδο στην έξοδο και ο μετατροπέας υποβιβασμού-ανύψωσης (buck-boost converter ή αλλιώς Cuk), ο οποίος μπορεί να έχει είτε μικρότερη είτε μεγαλύτερη τάση εξόδου από την τάση τροφοδοσίας ανάλογα με την εφαρμογή του. Ο μετατροπέας που χρησιμοποιήθηκε στα πλαίσια αυτής της διπλωματικής εργασίας είναι ένας μετατροπέας DC-DC υποβιβασμού.

### 2.1 Ανάλυση του κλασικού μετατροπέα DC-DC υποβιβασμού

Ένας κλασικός μετατροπέας DC-DC υποβιβασμού αποτελείται από έναν διακόπτη ισχύος που χρησιμοποιείται σαν ένας ελεγχόμενος διακόπτης, μια δίοδο, ένα πηνίο και έναν πυκνωτή. Το κύκλωμα αυτό έχει δύο καταστάσεις λειτουργίας, κλειστός διακόπτης (on) και ανοιχτός διακόπτης (off). Ξεκινώντας με το διακόπτη ανοιχτό (off), το ρεύμα στο κύκλωμα είναι μηδέν. Αυτή η πτώση τάσης αντισταθμίζει την τάση της πηγής και συνεπώς μειώνει την τάση στο φορτίο. Όταν ο διακόπτης κλείσει για πρώτη φορά, το ρεύμα θα αρχίσει να αυξάνεται και ο επαγωγέας θα παράγει μια αντίθετη τάση στους ακροδέκτες του ως απόκριση στο μεταβαλλόμενο ρεύμα. Με την πάροδο του χρόνου, ο ρυθμός μεταβολής του ρεύματος μειώνεται και η τάση στον επαγωγέα επίσης μειώνεται, αυξάνοντας την τάση στο φορτίο. Κατά τη διάρκεια αυτής της περιόδου, ο επαγωγέας αποθηκεύει ενέργεια με τη μορφή μαγνητικού πεδίου.

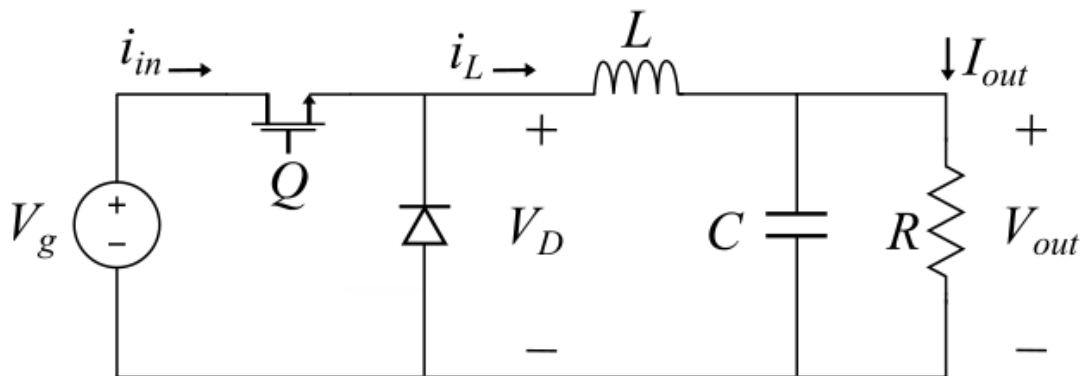
Εάν ο διακόπτης ανοίξει ενώ το ρεύμα αλλάζει πορεία, τότε θα υπάρχει πάντα πτώση τάσης στον επαγωγέα, επομένως η τάση στο φορτίο θα είναι πάντα μικρότερη από την πηγή τάσης εισόδου. Όταν ο διακόπτης ανοίξει ξανά (off), η πηγή τάσης θα αφαιρεθεί από το κύκλωμα και το ρεύμα θα μειωθεί. Το μειούμενο ρεύμα θα παράγει πτώση τάσης κατά μήκος του επαγωγέα (αντίθετα από την πτώση τάσης όταν είμαστε σε κατάσταση on) και τώρα ο επαγωγέας γίνεται πηγή ρεύματος. Η αποθηκευμένη ενέργεια στο μαγνητικό πεδίο του επαγωγέα υποστηρίζει την τρέχουσα ροή μέσω του φορτίου. Αυτό το ρεύμα, που ρέει ενώ η πηγή τάσης εισόδου είναι αποσυνδεδεμένη, όταν προστίθεται στο ρεύμα που ρέει κατά τη διάρκεια της κατάστασης on, έχει σαν αποτέλεσμα ένα συνολικό ρεύμα μεγαλύτερο από το μέσο ρεύμα εισόδου (που είναι μηδέν κατά την κατάσταση off). Η «αύξηση» του μέσου ρεύματος αντισταθμίζει τη

μείωση της τάσης και διατηρεί ιδανικά την ισχύ που παρέχεται στο φορτίο. Κατά την κατάσταση off, ο επαγωγέας εκκενώνει την αποθηκευμένη ενέργειά του στο υπόλοιπο κύκλωμα. Εάν ο διακόπτης κλείσει ξανά πριν από την πλήρη αποφόρτιση του επαγωγέα (σε κατάσταση on), η τάση στο φορτίο θα είναι πάντα μεγαλύτερη από το μηδέν.

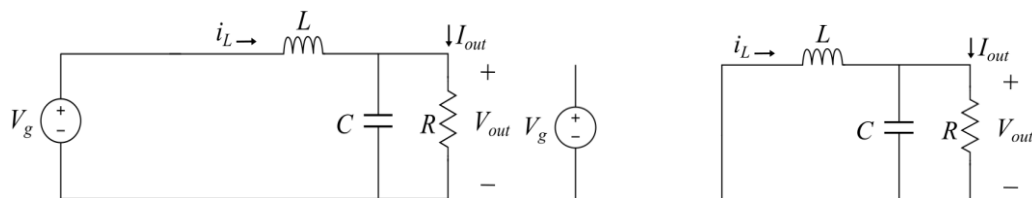


Σχήμα 2.1: Κλασική τοπολογία μετατροπέα DC-DC υποβιβασμού

Στην πράξη, ο διακόπτης υλοποιείται χρησιμοποιώντας ημιαγωγικές συσκευές ισχύος, όπως τρανζίστορ και διόδους, οι οποίες ελέγχονται να ανοίγουν και να κλείνουν όπως απαιτείται ώστε να εκτελούν λειτουργία ενός ιδανικού διακόπτη.



Σχήμα 2.2: Κλασική τοπολογία μετατροπέα DC-DC υποβιβασμού χωρίς ιδανικούς διακόπτες



Σχήμα 2.3: Κατάσταση on (αριστερά) και κατάσταση off (δεξιά)

Η μέση τιμή ενός μεγέθους δίνεται από την σχέση:

$$\langle x(t) \rangle_{T_s} = \frac{1}{T_s} \int_t^{t+T_s} x(\tau) d\tau \quad (2.1)$$

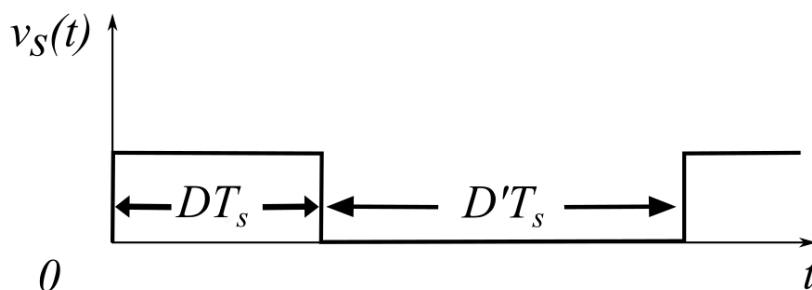


όπου  $T_s$  συμβολίζει την περίοδο.

Η τάση  $v_s(t)$  είναι ίση με την τάση dc εισόδου  $V_g$  όταν ο διακόπτης είναι θέση 1 (κατάσταση on) και είναι μηδέν όταν ο διακόπτης βρίσκεται στη θέση 2 (κατάσταση off). Η τάση εξόδου του διακόπτη έχει dc συνιστώσα που είναι μικρότερη από την τάση dc εισόδου  $V_g$  του μετατροπέα. Από μετασχηματισμό Fourier, γνωρίζουμε ότι η dc συνιστώσα της τάσης  $v_s(t)$  δίνεται από την σχέση:

$$\langle v_s \rangle_{T_s} = \frac{1}{T_s} \int_0^{T_s} v_s(\tau) d\tau \quad (2.2)$$

Το ολοκλήρωμα  $\int_t^{t+T_s} v_s(\tau) d\tau$  ισοδυναμεί με το εμβαδό του παλμού που εισέρχεται στον διακόπτη όταν αυτός είναι στη θέση 1, το οποίο είναι ίσο με  $DT_s V_g$ , όπου  $D$  είναι το duty ratio. Το duty ratio  $D$  ορίζεται ως το κλάσμα του χρόνου που περνά ο διακόπτης στη θέση 1 προς την συνολική περίοδο  $T_s$ , και είναι ένας αριθμός μεταξύ μηδέν και ένα. Το συμπλήρωμα του  $D$ , συμβολίζεται ως  $D'$  και ορίζεται ως  $(1 - D)$ .



Σχήμα 2.4: Κυματομορφή τάσης εξόδου του διακόπτη

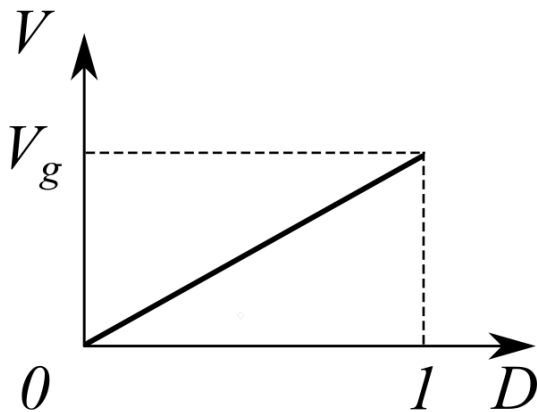
Επομένως, η μέση τιμή της τάσης  $v_s(t)$ , είναι:

$$\langle v_s \rangle_{T_s} = \frac{1}{T_s} D V_g T_s = D V_g \quad (2.3)$$

Το βαθυπερατό φίλτρο έχει σχεδιαστεί για να αφήνει να περάσει η dc συνιστώσα της  $v_s(t)$  καθώς και να απορρίπτει τις συνιστώσες της  $v_s(t)$  που προκαλούνται από την διακοπτική συχνότητα και τις αρμονικές της. Η τάση εξόδου  $v(t)$  είναι ουσιαστικά ίση με την dc συνιστώσα της  $v_s(t)$ :

$$v \approx \langle v_s \rangle_{T_s} = D * V_g \quad (2.4)$$

Ο μετατροπέας buck έχει ένα γραμμικό χαρακτηριστικό ελέγχου. Επίσης, η τάση εξόδου είναι μικρότερη ή ίση με την τάση εισόδου, δεδομένου ότι  $0 \leq D \leq 1$ . Για να ρυθμίσουμε το  $D$ , επομένως και την τάση εξόδου, χρειαζόμαστε σύστημα ανάδρασης το οποίο θα αναλυθεί παρακάτω [2].



Σχήμα 2.5: Τάση εξόδου μετατροπέα υποβιβασμού σε συνάρτηση με το duty ratio  $D$

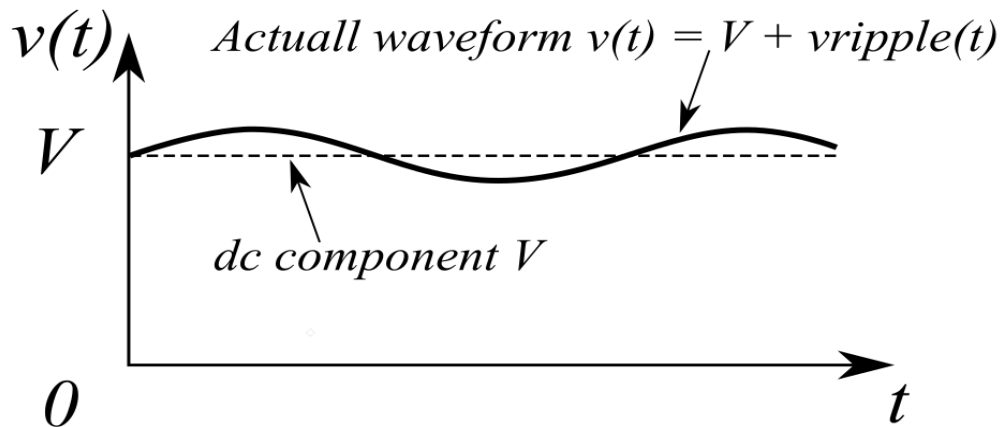
## 2.2 Κυματισμός και λειτουργία συνεχούς αγωγής (continuous conduction mode – CCM)

Ο κυματισμός τάσης εξόδου (output voltage ripple) είναι το όνομα που δίνεται στο φαινόμενο κατά το οποίο η τάση εξόδου αυξάνεται κατά τη διάρκεια της κατάστασης on και πέφτει κατά τη διάρκεια της κατάστασης off. Αρκετοί παράγοντες συμβάλλουν σε αυτό, μερικοί από τους οποίους είναι η διακοπτική συχνότητα, η χωρητικότητα εξόδου, ο επαγωγέας, το φορτίο και οποιονδήποτε περιοριστικών χαρακτηριστικών του κυκλώματος ελέγχου.

Είναι αδύνατο να φτιάξουμε ένα τέλειο βαθυπερατό φίλτρο που επιτρέπει να περάσει η τάση dc αλλά ταυτόχρονα να αφαιρεί πλήρως τη συνιστώσα της διακοπτικής συχνότητας και των αρμονικών της. Έτσι, το φίλτρο πρέπει να επιτρέπει τουλάχιστον κάποιο μικρό ποσοστό των αρμονικών υψηλής συχνότητας, που παράγεται από το διακόπτη, να φτάσει στην έξοδο. Ως εκ τούτου, στην πράξη η κυματομορφή τάσης εξόδου  $v(t)$  εκφράζεται ως:

$$v(t) = V + v_{\text{ripple}}(t) \quad (2.5)$$

Επομένως, η πραγματική τάση εξόδου  $v(t)$  αποτελείται από το επιθυμητό στοιχείο dc,  $V$ , συν ένα μικρό ανεπιθύμητο στοιχείο εναλλασσόμενου ρεύματος,  $v_{\text{ripple}}(t)$ , που προκύπτει από την ατελή εξασθένιση των αρμονικών του διακόπτη που περνάνε από το βαθυπερατό φίλτρο.



Σχήμα 2.6: Τάση εξόδου  $v(t)$  αποτελούμενη από το στοιχείο dc,  $V$ , συν το στοιχείο εναλλασσόμενου ρεύματος,  $v_{ripple}(t)$

Ο κυματισμός τάσης εξόδου πρέπει να είναι μικρός σε οποιονδήποτε καλά σχεδιασμένο μετατροπέα, καθώς ο σκοπός ενός μετατροπέα είναι η παραγωγή τάσης εξόδου dc. Για παράδειγμα, σε ένα τροφοδοτικό υπολογιστή με έξοδο 3,3 V, ο κυματισμός τάσης απαιτείται συνήθως να είναι μικρότερος από μερικές δεκάδες millivolts ή μικρότερος από το 1% της τάσης dc,  $V$ . Άρα είναι σχεδόν πάντα μια καλή προσέγγιση για να υποθέσουμε ότι το μέγεθος της τάσης κυματισμού είναι πολύ μικρότερη από το στοιχείο dc:

$$|v_{ripple}| \ll V \quad (2.6)$$

Έτσι, η τάση εξόδου  $v(t)$  προσεγγίζεται αρκετά καλά από το dc στοιχείο της, με τον όρο  $v_{ripple}(t)$  να αγνοείται [2]:

$$v(t) \approx V \quad (2.7)$$

Στη συνέχεια, μπορούμε να βρούμε το ρεύμα επαγωγέα ολοκληρώνοντας την κυματομορφή τάσης επαγωγέα. Με το κύκλωμα να βρίσκεται σε κατάσταση λειτουργίας, η αριστερή πλευρά του επαγωγέα συνδέεται με την τάση εισόδου  $V_g$  και η τάση του επαγωγέα  $v_L(t)$ , δίνεται από τον τύπο:

$$v_L = V_g - v(t) \quad (2.8)$$

Λαμβάνοντας υπόψιν μας την εξίσωση (2.7), έχουμε:

$$v_L = V_g - V \quad (2.9)$$

Από την θεωρία, γνωρίζουμε πως το ρεύμα του επαγωγέα δίνεται από την σχέση:

$$v_L(t) = L \frac{di_L(t)}{dt} \quad (2.10)$$

Έτσι, κατά το πρώτο διάστημα (διακόπτης στη θέση 1-κατάσταση on), η κυματομορφή του ρεύματος του επαγωγέα δίνεται από την σχέση:

$$\frac{di_L(t)}{dt} \approx \frac{V_g - V}{L} \quad (2.11)$$

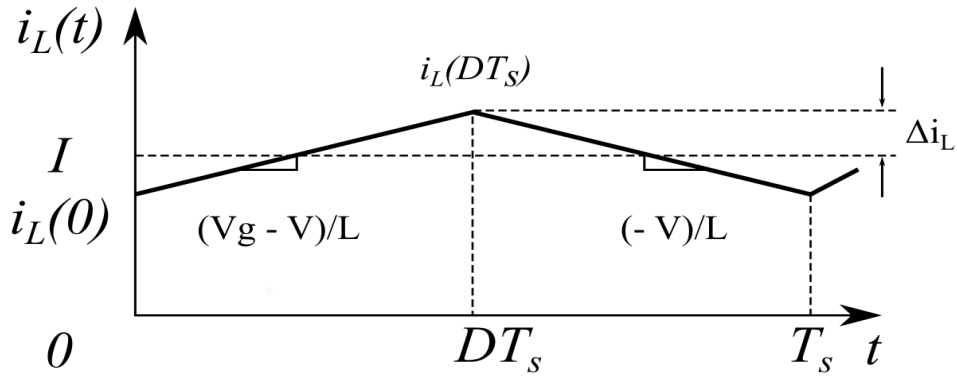
Δεδομένου ότι η τάση επαγωγέα είναι ουσιαστικά σταθερή ενώ ο διακόπτης είναι στη θέση 1, η κλίση ρεύματος είναι επίσης ουσιαστικά σταθερή και το ρεύμα του επαγωγέα αυξάνεται γραμμικά.

Παρόμοια εργαζόμαστε και για το δεύτερο υποδιάστημα, όταν ο διακόπτης είναι στη θέση 2, κατά το οποίο η αριστερή πλευρά του επαγωγέα συνδέεται με τη γείωση. Είναι σημαντικό να καθορίσουμε τις πολικότητες του ρεύματος και της τάσης του επαγωγέα. Η τάση του επαγωγέα κατά το δεύτερο υποδιάστημα δίνεται από τον τύπο:

$$v_L(t) = -V \quad (2.12)$$

Έτσι, το ρεύμα στο δεύτερο υποδιάστημα είναι:

$$\frac{di_L(t)}{dt} \approx -\frac{V}{L} \quad (2.13)$$



Σχήμα 2.7: Ρεύμα επαγωγέα του μετατροπέα υποβιβασμού στην σταθερή κατάσταση λειτουργίας

Η κυματομορφή του  $i_L(t)$  είναι συμμετρική γύρω από την τιμή  $I$ , επομένως στο πρώτο υποδιάστημα το ρεύμα αυξάνεται κατά  $2\Delta i_L$ . Άρα, η τιμή του  $\Delta i_L$  δίνεται από τον τύπο:

$$\Delta i_L = \frac{V_g - V}{2L} * DT_s \quad (2.14)$$

Οι τυπικές τιμές του  $\Delta i_L$  κυμαίνονται από 10% έως 20% της τιμής πλήρους φορτίου στοιχείου dc  $I$ . Είναι ανεπιθύμητο να γίνει πολύ μεγάλο, διότι κάτι τέτοιο θα αύξανε τα μέγιστα ρεύματα του πηνίου και των διακοπών με αποτέλεσμα να αυξηθεί το μέγεθος και το κόστος τους. Η τιμή του επαγωγέα μπορεί να επιλεγεί έτσι ώστε να επιτυγχάνεται ο επιθυμητός κυματισμός  $\Delta i_L$ [2]:

$$L = \frac{V_g - V}{2\Delta i_L} DT_s \quad (2.15)$$

Ένας άλλος τύπος, από τον οποίο μπορούμε να υπολογίσουμε την ελάχιστη τιμή του επαγωγέα (και που χρησιμοποιήθηκε στα πλαίσια της διπλωματικής) είναι:

$$L_{\min} = \frac{R(1-D)}{2f} \quad (2.16)$$

όπου  $f$  είναι η διακοπτική συχνότητα, στα 100kHz,  $R$  το φορτίο που επιλέχθηκε 1kΩ και  $L_{\min}$  η ελάχιστη τιμή επαγωγέα που επιλέχθηκε 3 mH.

Επιπλέον, για τον πυκνωτή έχουμε το αντίστοιχο τύπο:

$$C = \frac{1-D}{8Lf^2 \left( \frac{\Delta V_{out}}{V_{out}} \right)} \quad (2.17)$$

όπου  $\Delta V_{out}/V_{out}$  είναι ο κυματισμός της τάσης εξόδου και C ο πυκνωτής που επιλέχθηκε με τιμή 820uF [4].

Οι τιμές αυτές επιλέχθηκαν λόγω της κεντρικής συχνότητας λειτουργίας  $f_0$  που είναι περίπου τα 100Hz. Αυτό φαίνεται και από τον τύπο:

$$f_0 = \frac{\omega_0}{2\pi} = \frac{1}{2\pi\sqrt{LC}} \quad (2.18)$$

Συνεχίζοντας με το ρεύμα του επαγωγέα, για μια πλήρη περίοδο λειτουργίας από  $t=0$  έως  $T_s$ , έχουμε:

$$i_L(T_s) - i_L(0) = \frac{1}{L} \int_0^{T_s} v_L(t) dt \quad (2.19)$$

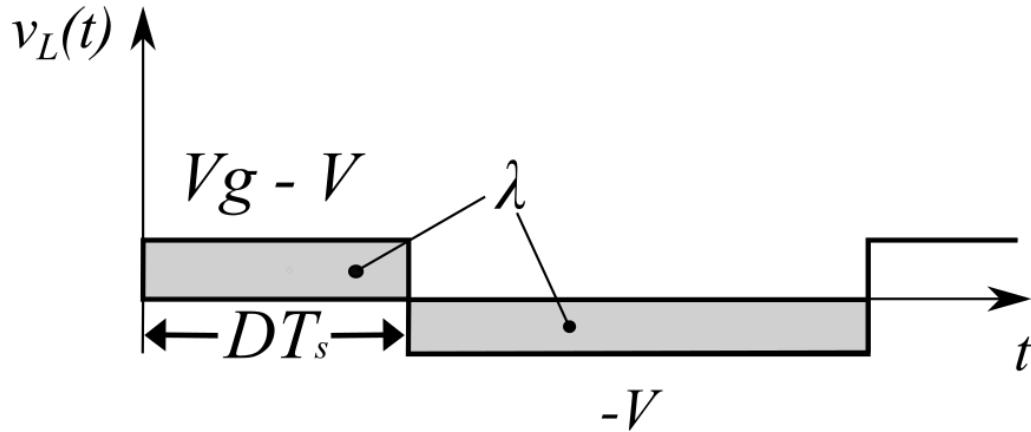
Αυτή η εξίσωση δηλώνει ότι η καθαρή αλλαγή στο ρεύμα επαγωγέα για μια περίοδο, είναι ανάλογη με την ολοκλήρωση της εφαρμοζόμενης τάσης επαγωγέα στο διάστημα αυτό. Σε σταθερή κατάσταση, οι αρχικές και τελικές τιμές του επαγωγικού ρεύματος είναι ίσες, και ως εκ τούτου η αριστερή πλευρά του τύπου (19) είναι μηδέν. Επομένως, σε σταθερή κατάσταση, το ακέραιο της εφαρμοζόμενης τάσης επαγωγέα πρέπει να είναι μηδέν:

$$0 = \int_0^{T_s} v_L(t) dt \quad (2.20)$$

Μια ισοδύναμη μορφή λαμβάνεται διαιρώντας και τις δύο πλευρές της εξίσωσης (20) κατά την περίοδο αλλαγής  $T_s$ :

$$0 = \frac{1}{T_s} \int_0^{T_s} v_L(t) dt = \langle u_L \rangle \quad (2.21)$$

Η παραπάνω εξίσωση δηλώνει πως σε κατάσταση ισορροπίας η τάση στον επαγωγέα πρέπει να έχει μηδενική dc συνιστώσα.



Σχήμα 2.8: Κυματομορφή τάσης επαγωγέα, με σκιαγραφημένη τη συνολική επιφάνεια της  $\lambda$

Η συνολική επιφάνεια  $\lambda$  που δίνεται από τα δύο ορθογώνια εύκολα βρίσκεται πως δίνεται από τον τύπο:

$$\lambda = \int_0^{T_s} v_L(t) dt = (V_g - V)(DT_s) + (-V)(D'T_s) \quad (2.22)$$

Άρα η μέση τιμή της τάσης επαγωγέα είναι:

$$\langle u_L \rangle = \frac{\lambda}{T_s} = D(V_g - V) + D'(-V) \quad (2.23)$$

Θεωρώντας πως  $\langle u_L \rangle$  είναι ίσο με μηδέν και πως  $D + D' = 1$ , έχουμε[2]:

$$0 = DV_g - (D + D')V = DV_g - V \Rightarrow V = DV_g \quad (2.24)$$

Από αυτήν την εξίσωση, φαίνεται ότι η τάση εξόδου του μετατροπέα μεταβάλλεται γραμμικά με το  $D$  για μια δεδομένη τάση εισόδου. Καθώς το  $D$  ισούται με την αναλογία μεταξύ του  $t_{on}$  και  $T_s$ , δεν μπορεί να είναι περισσότερο από 1. Επομένως,  $V \leq V_g$ . Αυτός είναι ο λόγος για τον οποίο αυτός ο μετατροπέας αναφέρεται ως μετατροπέας υποβιβασμού.

### 2.3 Λειτουργία μη συνεχούς αγωγής (discontinuous conduction mode - DCM)

Η λειτουργία ασυνεχούς αγωγής (θα αναφέρεται ως DCM στο εξής) προκύπτει όταν ο κυματισμός στο ρεύμα επαγωγέα ή στην τάση πυκνωτή είναι αρκετά μεγάλος ώστε να προκαλεί αντιστροφή στην πολικότητα. Η DCM παρατηρείται συνήθως σε dc-dc μετατροπείς και ανορθωτές, και μπορεί επίσης να συμβεί μερικές φορές σε αντιστροφείς ή σε άλλους μετατροπείς που περιέχουν διακόπτες δύο τεταρτημορίων. Σε ορισμένες περιπτώσεις, η ποσότητα ενέργειας που απαιτείται από το φορτίο είναι πολύ μικρή. Σε αυτήν την περίπτωση, το ρεύμα μέσω του επαγωγέα πέφτει στο μηδέν κατά τη διάρκεια ενός μέρους της περιόδου. Ο επαγωγέας αποφορτίζεται πλήρως στο τέλος του κύκλου (κάτι το οποίο έχει επίδραση στις προηγούμενες εξισώσεις). Το ρεύμα επαγωγής που πέφτει κάτω από το μηδέν οδηγεί στην εκφόρτιση του πυκνωτή εξόδου κατά τη διάρκεια κάθε κύκλου και συνεπώς σε υψηλότερες απώλειες.

Η κυματομορφή του ρεύματος επαγωγέα περιέχει ένα στοιχείο dc,  $I$ , καθώς και το κυματισμό του πλάτους  $\Delta i_L$ . Κατά το δεύτερο υποδιάστημα, το ρεύμα διόδου είναι πανομοιότυπο με το ρεύμα επαγωγέα. Το ελάχιστο ρεύμα στη διόδο κατά τη διάρκεια του δεύτερου υποδιαστήματος είναι ίσο με  $(I - \Delta i_L)$ . Δεδομένου ότι η διόδος είναι ένας διακόπτης ενός τεταρτημορίου, στη λειτουργία συνεχούς αγωγής απαιτείται αυτό το ρεύμα να παραμείνει θετικό, αφού η διόδος είναι διακόπτης ενός τεταρτημορίου, για να βρίσκεται σε λειτουργία συνεχούς αγωγής απαιτεί αυτό το ρεύμα να παραμείνει θετικό. Το dc ρεύμα στον επαγωγέα είναι ίσο με  $I = V/R$ , δεδομένου ότι κανένα ρεύμα dc δεν ρέει μέσω του πυκνωτή C. Επομένως, το εύρος κυματισμού του ρεύματος λόγω διακοπών είναι:

$$\Delta i_L = \frac{V_g - V}{2L} DT_s = V_g DD' \frac{T_s}{2L} \quad (2.25)$$

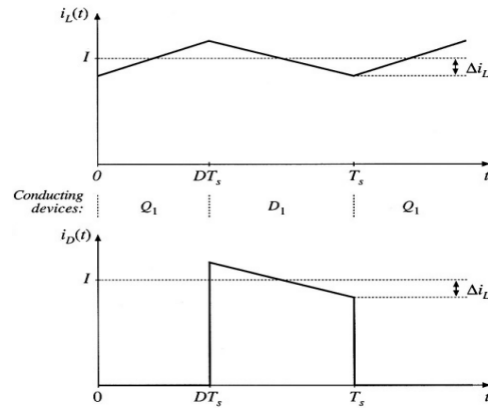
Το μέγεθος κυματισμού εξαρτάται από την εφαρμοζόμενη τάση στον επαγωγέα L και από τον χρόνο αγωγής του τρανζίστορ  $DT_s$ . Αλλά δεν εξαρτάται από την αντίσταση φορτίου R. Ας υποθέσουμε τώρα ότι η αντίσταση φορτίου R αυξάνεται, έτσι ώστε το ρεύμα φορτίου dc να μειώνεται. Η dc συνιστώσα του επαγωγικού ρεύματος τότε θα μειωθεί, αλλά το μέγεθος κυματισμού θα παραμείνει αμετάβλητο. Αν συνεχίσουμε να αυξάνουμε την αντίσταση φορτίου R, το ρεύμα της διόδου δεν θα μπορεί να είναι αρνητικό, επομένως, η πολικότητα της διόδου θα αντιστραφεί πριν από το τέλος της διακοπτικής περιόδου. Σε αυτή την περίπτωση, υπάρχουν τρία υποδιαστήματα κατά τη διάρκεια κάθε περιόδου  $T_s$ . Κατά τη διάρκεια του πρώτου υποδιαστήματος  $D_1 T_s$  το τρανζίστορ άγει, και η διόδος άγει κατά το δεύτερο υποδιάστημα του  $D_2 T_s$ . Στο τέλος του δεύτερου υποδιαστήματος, το ρεύμα διόδου φτάνει στο μηδέν και για το υπόλοιπο χρόνο της περιόδου ούτε το τρανζίστορ ούτε η διόδος άγουν. Έτσι, ο μετατροπέας λειτουργεί σε κατάσταση ασυνεχούς αγωγής. Οι συνθήκες λειτουργίας για να βρισκόμαστε στη συνεχή και οι ασυνεχή αγωγής είναι[2]:



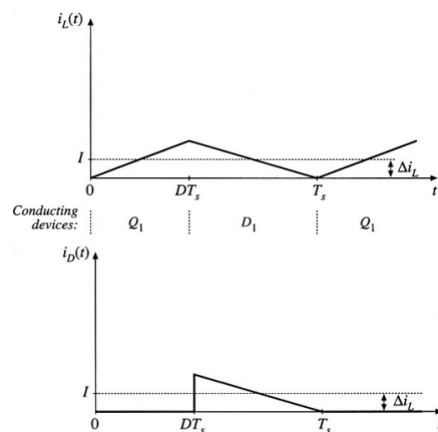
$$I > \Delta i_L, \text{ για CCM}$$

$$I < \Delta i_L, \text{ για DCM}$$

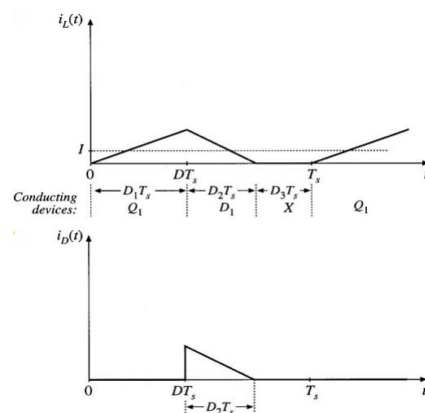
$$(2.26)$$



Σχήμα 2.9: Ρεύμα επαγωγέα και διόδου σε κατάσταση συνεχούς λειτουργίας ενός μετατροπέα dc-dc υποβιβασμού



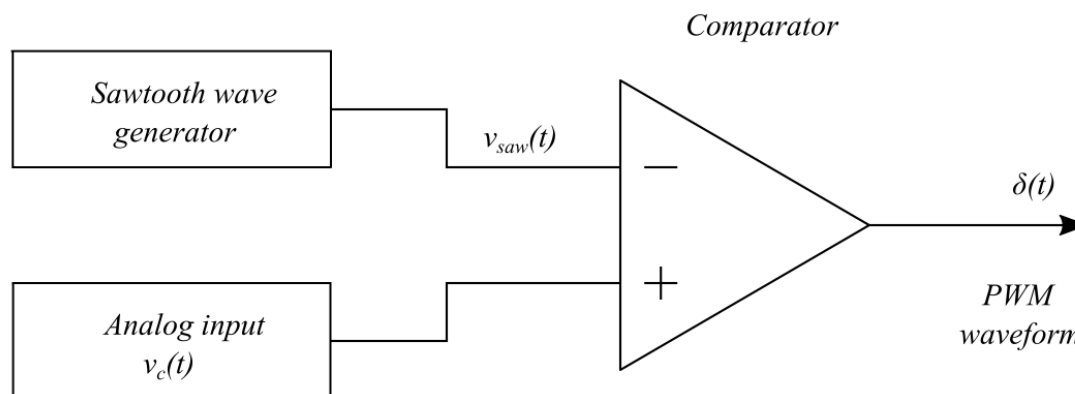
Σχήμα 2.10: Ρεύμα επαγωγέα και διόδου στο όριο μεταξύ λειτουργίας συνεχούς και ασυνεχούς αγωγής ενός μετατροπέα dc-dc υποβιβασμού



Σχήμα 2.11: Ρεύμα επαγωγέα και διόδου σε λειτουργία ασυνεχούς αγωγής ενός μετατροπέα dc-dc υποβιβασμού

## 2.4 PWM

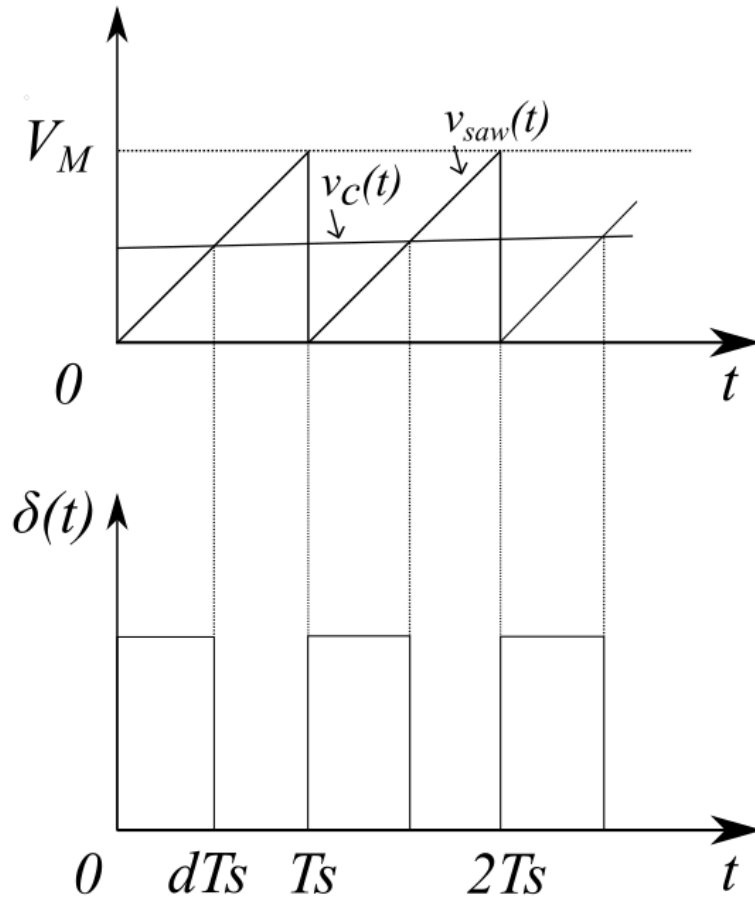
Ο διαμορφωτής πλάτους παλμών (στο εξής θα αποκαλείται PWM για συντομία) παράγει ένα λογικό σήμα  $\delta(t)$  που δίνει εντολή στο (ή στα) τρανζίστορ ισχύος του μετατροπέα για ενεργοποίηση και απενεργοποίηση. Το λογικό σήμα  $\delta(t)$  είναι περιοδικό, με συχνότητα  $f_s$  και duty cycle  $d(t)$ . Η είσοδος στον PWM είναι ένα αναλογικό σήμα ελέγχου  $v_c(t)$ . Η λειτουργία του PWM είναι να παράγει ένα duty cycle  $d(t)$  που είναι ανάλογο με την τάση ελέγχου  $v_c(t)$ .



Σχήμα 2.12: Κύκλωμα PWM

Μια γεννήτρια κυμάτων πριονοειδούς μορφής (sawtooth wave generator) παράγει κυματομορφή τάσης  $v_{saw}(t)$ . Το peak-to-peak πλάτος αυτής της κυματομορφής είναι  $V_M$ . Η διακοπτική συχνότητα  $f_s$  καθορίζεται από και ισούται με τη συχνότητα του  $v_{saw}(t)$ . Ένας αναλογικός συγκριτής συγκρίνει την αναλογική τάση ελέγχου  $v_c(t)$  με την  $v_{saw}(t)$ . Ο συγκριτής παράγει μια έξοδο η οποία είναι υψηλή κάθε φορά που η  $v_c(t)$  είναι μεγαλύτερη από την  $v_{saw}(t)$ , αλλιώς παράγει μια χαμηλή τάση. Εάν η κυματομορφή  $v_{saw}(t)$  έχει ελάχιστη τιμή μηδέν, τότε το duty cycle θα είναι μηδέν κάθε φορά που η  $v_c(t)$  είναι μικρότερη ή ίση του μηδενός. Αντίστοιχα, θα έχουμε  $D=1$  όταν η  $v_c(t)$  είναι μεγαλύτερη από την τάση  $V_M$ . Εάν, για μια δεδομένη διακοπτική περίοδο, η  $v_{saw}(t)$  διαφέρει γραμμικά με το  $t$ , τότε για  $0 \leq v_c(t) \leq V_M$  το duty cycle  $d$  θα είναι γραμμική συνάρτηση του  $v_c$ . Έτσι έχουμε:

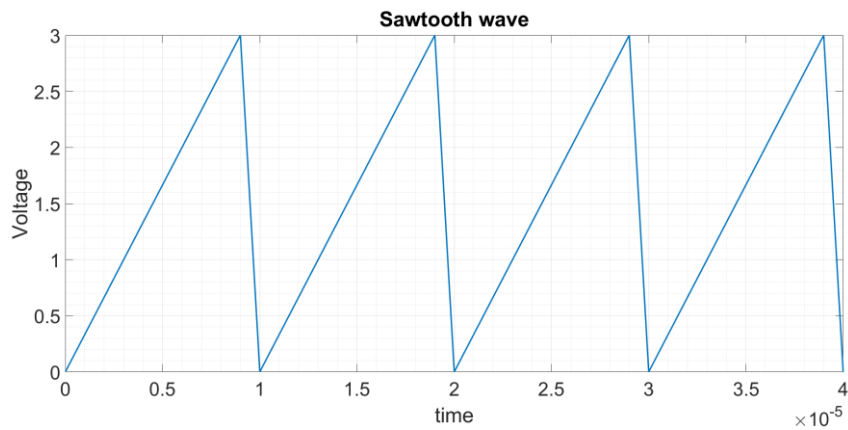
$$d(t) = v_c(t) / V_M \text{ για } 0 \leq v_c(t) \leq V_M \quad (2.27)$$



Σχήμα 2.13: Κυματομορφές κυκλώματος PWM

Αυτή η εξίσωση είναι η χαρακτηριστική εισόδου-εξόδου του PWM, από την οποία προκύπτει πως η συνάρτηση μεταφοράς του είναι ίση με  $1/V_M[2]$ .

Η συχνότητα  $f_s$  που χρησιμοποιήθηκε είναι τα 100kHz. Ο sawtooth wave generator που χρησιμοποιήθηκε και η κυματομορφή του φαίνονται παρακάτω:



Σχήμα 2.14: Sawtooth wave

## 2.5 Συνάρτηση μεταφοράς μετατροπέα dc-dc υποβιβασμού

Για ένα γραμμικό δίκτυο, τα παράγωγα των μεταβλητών κατάστασης εκφράζονται ως γραμμικοί συνδυασμοί των ανεξάρτητων εισόδων του συστήματος και των ίδιων των μεταβλητών κατάστασης. Οι μεταβλητές φυσικής κατάστασης ενός συστήματος συνήθως συνδέονται με την αποθήκευση ενέργειας και για ένα τυπικό κύκλωμα μετατροπέα, οι μεταβλητές φυσικής κατάστασης είναι τα ανεξάρτητα ρεύματα επαγωγέα και τάσεις πυκνωτή. Για την επίλυση των διαφορικών εξισώσεων του συστήματος, πρέπει να καθοριστούν οι αρχικές τιμές των μεταβλητών κατάστασης. Αν λοιπόν γνωρίζουμε την κατάσταση ενός συστήματος, δηλαδή τις τιμές όλων των μεταβλητών κατάστασης, σε μια δεδομένη στιγμή και αν γνωρίζουμε επιπλέον τις εισόδους του συστήματος, μπορούμε καταρχήν να λύσουμε τις εξισώσεις κατάστασης του συστήματος και να βρούμε τις κυματομορφές του συστήματος ανά πάσα στιγμή. Οι εξισώσεις κατάστασης ενός συστήματος μπορούν να γραφούν στην παρακάτω μορφή:

$$\begin{aligned} \mathbf{K} \frac{dx(t)}{dt} &= \mathbf{A} x(t) + \mathbf{B} u(t) \\ y(t) &= \mathbf{C} x(t) + \mathbf{E} u(t) \end{aligned} \quad (2.28)$$

Το κύκλωμα μετατροπέα περιέχει ανεξάρτητες μεταβλητές κατάστασης που σχηματίζουν το διάνυσμα  $x(t)$ , και ο μετατροπέας οδηγείται από ανεξάρτητες πηγές που σχηματίζουν το διάνυσμα  $u(t)$ . Στην τυπική μορφή, το  $\mathbf{K}$  είναι ένας πίνακας που περιέχει τις τιμές χωρητικότητας, επαγωγής και αμοιβαία επαγωγή (εάν υπάρχει) Κατά το πρώτο υποδιάστημα,  $\mathbf{D}$ , ο μετατροπέας μειώνεται σε ένα γραμμικό κύκλωμα που μπορεί να περιγραφεί από τις ακόλουθες εξισώσεις κατάστασης:

$$\begin{aligned} \mathbf{K} \frac{dx(t)}{dt} &= \mathbf{A}_1 x(t) + \mathbf{B}_1 u(t) \\ y(t) &= \mathbf{C}_1 x(t) + \mathbf{E}_1 u(t) \end{aligned} \quad (2.29)$$

Κατά το δεύτερο υποδιάστημα,  $\mathbf{D}'$ , ο μετατροπέας μειώνεται σε ένα άλλο γραμμικό κύκλωμα του οποίου οι εξισώσεις κατάστασης είναι:

$$\begin{aligned} \mathbf{K} \frac{dx(t)}{dt} &= \mathbf{A}_2 x(t) + \mathbf{B}_2 u(t) \\ y(t) &= \mathbf{C}_2 x(t) + \mathbf{E}_2 u(t) \end{aligned} \quad (2.30)$$

Κατά τη διάρκεια των δύο υποδιαστημάτων, τα στοιχεία κυκλώματος συνδέονται διαφορετικά, άρα οι αντίστοιχοι πίνακες εξισώσεων κατάστασης  $A_1, B_1, C_1, E_1$  και  $A_2, B_2, C_2, E_2$  μπορεί επίσης να διαφέρουν. Δεδομένων αυτών των εξισώσεων κατάστασης, τα αποτελέσματα του μέσου όρου κατάστασης-διαστήματος (state-space) είναι οι εξισώσεις κατάστασης των μοντέλων ισορροπίας και μικρού σήματος. Υπό την προϋπόθεση ότι οι φυσικές συχνότητες του μετατροπέα, καθώς και οι συχνότητες των παραλλαγών των εισόδων του μετατροπέα, είναι πολύ πιο αργές από τη συχνότητα μεταγωγής, τότε το μέσο μοντέλο κατάστασης-χώρου που περιγράφει τον μετατροπέα σε ισορροπία είναι:

$$\begin{aligned} 0 &= A X + B U \\ Y &= C X + D U \end{aligned} \quad (2.31)$$

όπου οι μέσοι πίνακες είναι:

$$\begin{aligned} A &= D A_1 + D' A_2 \\ B &= D B_1 + D' B_2 \\ C &= D C_1 + D' C_2 \\ E &= D E_1 + D' E_2 \end{aligned} \quad (2.32)$$

Έτσι έχουμε:

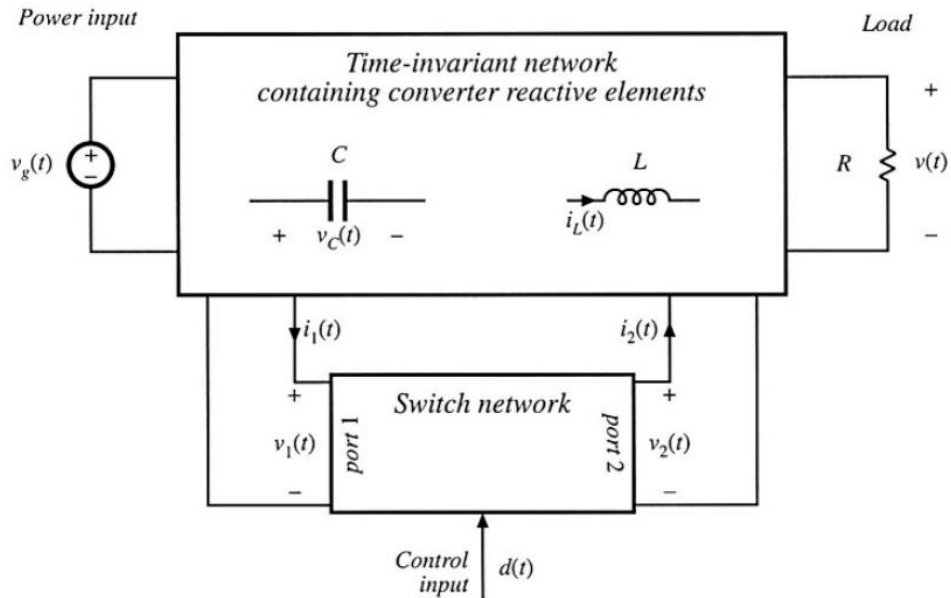
$$\begin{aligned} X &= -A^{-1} B U \\ Y &= (-C A^{-1} B + E) U \end{aligned} \quad (2.33)$$

Οι εξισώσεις κατάστασης του μοντέλου μικρού σήματος είναι[2]:

$$\begin{aligned} K \frac{d\hat{x}(t)}{dt} &= A x(t) + B \hat{u}(t) + [(A_1 - A_2) X + (B_1 - B_2) U] \hat{d}(t) \\ \hat{y}(t) &= C x(t) + E \hat{u}(t) + [(C_1 - C_2) X + (E_1 - E_2) U] \hat{d}(t) \end{aligned} \quad (2.34)$$

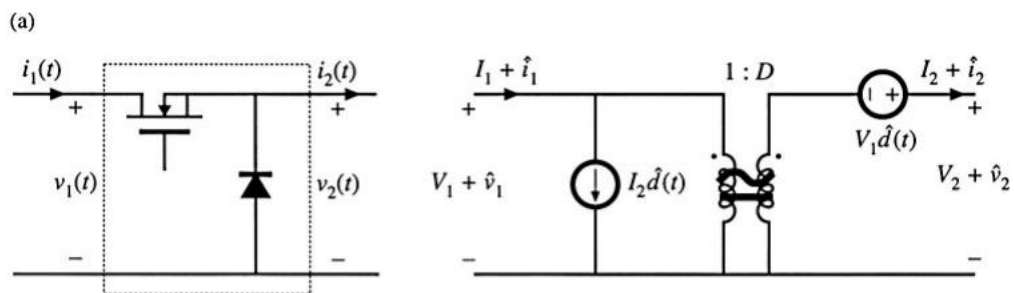
οι ποσότητες  $\hat{x}(t)$ ,  $\hat{u}(t)$ ,  $\hat{y}(t)$  και  $\hat{d}(t)$  είναι μικρές ac παραλλαγές των λύσεων ισορροπίας ή του σημείου λειτουργίας σε ηρεμία, και ορίζονται από τις εξισώσεις (30) - (33).

Για να υπολογίσουμε την συνάρτηση μεταφοράς του μετατροπέα, πρέπει αρχικά να κάνουμε averaging στις κυματομορφές του μετατροπέα αντί για τις εξισώσεις του και για αυτό χρειαζόμαστε ένα time-invariant ισοδύναμο κύκλωμα για τον μετατροπέα.



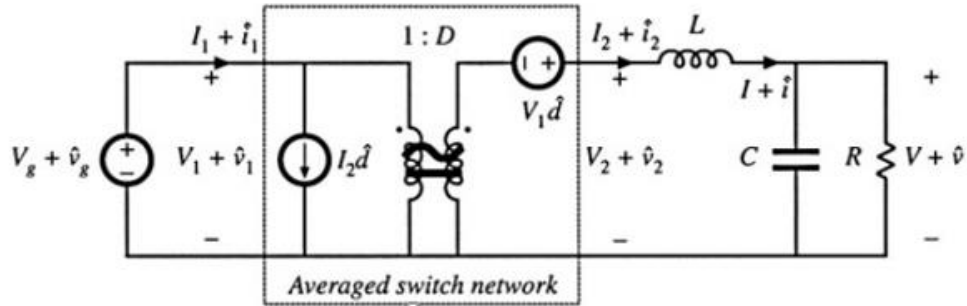
Σχήμα 2.15: Διαχωρισμός του μετατροπέα σε time-invariant και switching networks

Έπειτα, αντικαθιστούμε το δίκτυο των διακοπών (switching network) με το αντίστοιχο averaged του το οποίο είναι:



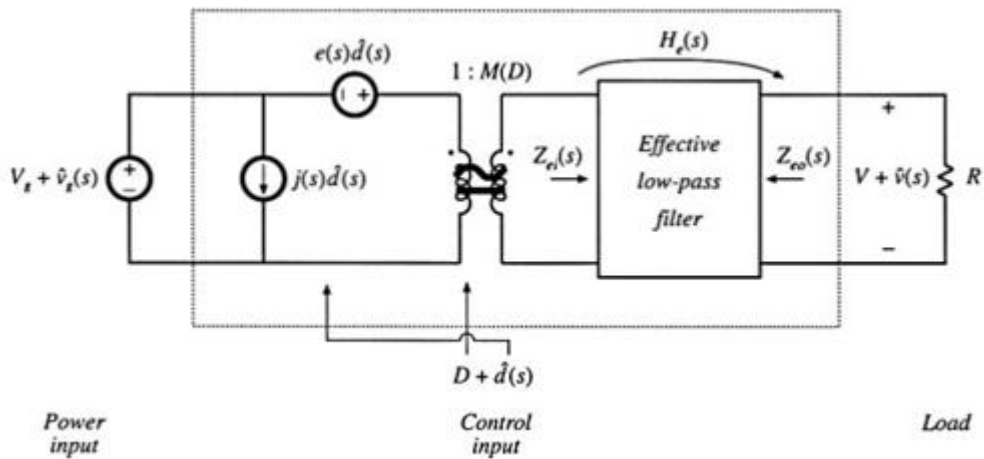
Σχήμα 2.16: Αντικατάσταση του switching network από το dc και ac averaged του

Έτσι προκύπτει το συνολικό averaged κύκλωμα του μετατροπέα υποβιβασμού



Σχήμα 2.17: Averaged μοντέλο του κυκλώματος του μετατροπέα υποβιβασμού

Τώρα, για να υπολογίσουμε την συνάρτηση μεταφοράς του μετατροπέα υποβιβασμού, πρέπει να φέρουμε το κύκλωμά μας σε μια μορφή η οποία ονομάζεται canonical circuit model [2]



Σχήμα 2.18: Το canonical circuit model για μετατροπείς dc-dc σε CCM λειτουργία

Αυτό το μοντέλο προβλέπει ότι η control-to-output συνάρτηση μεταφοράς,  $G_{vd}(s)$  είναι:

$$G_{vd}(s) = \frac{\hat{v}(s)}{\hat{d}(s)} = e(s) M(D) H_c(s) \quad (2.35)$$

όπου  $M$  είναι η αναλογία μετατροπής,  $e(s)\hat{d}(s)$  είναι ο συνδιασμός όλων των πηγών τάσεως σε μία και  $H_c(s)$  είναι η συνάρτηση μεταφοράς του βαθυπερατού φίλτρου και είναι ίση με:

$$H_c(s) = \frac{1}{LCs^2 + \frac{L}{R}s + 1} \quad (2.36)$$

Στην περίπτωση του μετατροπέα υποβιβασμού έχουμε  $M(D) = D$  και  $e(s) = \frac{V}{D^2}$ . Αυτή η συνάρτηση μεταφοράς προκύπτει θέτοντας τις μεταβολές της τάσης εισόδου  $\hat{v}_g(s)$  στο μηδέν και εξαρτάται από τις  $\hat{v}(s)$  και  $\hat{d}(s)$ .

Ο μετατροπέας χαρακτηρίζεται και από τρία ακόμα μεγέθη τα οποία είναι:

- 1) Line-to-output συνάρτηση μεταφοράς,  $G_{vg}(s)$ , όπου:

$$G_{vg}(s) = \frac{\hat{v}(s)}{\hat{v}_g(s)} \quad (2.37)$$

και προκύπτει θέτοντας τις  $\hat{d}(s)$  ίσες με μηδέν και μας δείχνει τον τρόπο με τον οποίο οι μεταβολές της τάσης τροφοδοσίας επιδρούν στην τάση εξόδου.

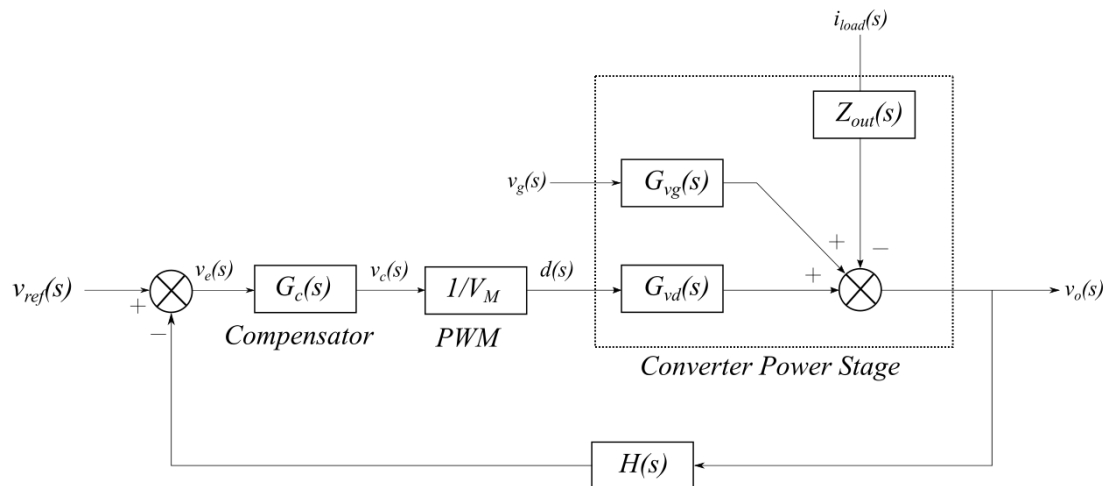
- 2) Αντίσταση εξόδου,  $Z_{out}(s)$ , όπου:

$$Z_{out}(s) = -\frac{\hat{v}(s)}{\hat{i}_{load}(s)} \quad (2.38)$$

και προκύπτει από μηδενισμό των  $\hat{v}_g(s)$  και  $\hat{d}(s)$  και δείχνει τον τρόπο με τον οποίο οι μεταβολές στο ρεύμα φορτίου επιδρούν στην τάση εξόδου.

- 3) Αντίσταση εισόδου,  $Z_{in}(s)$ , παίζει σημαντικό ρόλο στην περίπτωση που προστεθεί ένα EMI φίλτρο στην είσοδο του μετατροπέα, καθώς ο συνδυασμός των δύο γενικά επηρεάζει την  $G_{vd}(s)$ .

Ένα πλήρες σύστημα μετατροπέα dc-dc έχει την παρακάτω μορφή:



Σχήμα 2.19: Πλήρες σχηματικό διάγραμμα μετατροπέα dc-dc

Το κέρδος βρόγχου,  $T(s)$  είναι ίσο με:



$$T(s) = \frac{H(s)G_{vd}(s)G_c(s)}{V_M} \quad (2.39)$$

όπου  $G_c(s)$  είναι η συνάρτηση μεταφοράς του αντίστοιχου ελεγκτή που χρησιμοποιείται κάθε φορά,  $1/V_M$  είναι η συνάρτηση μεταφοράς του PWM και  $H(s)$  το κέρδος ανάδρασης που στην προκειμένη περίπτωση είναι ίσο με μονάδα.

Αντικαθιστώντας τις τιμές στον τύπο (34), προκύπτει:

$$G_{vd}(s) = \frac{V_g}{LCs^2 + \frac{L}{R}s + 1} \quad (2.40)$$

όπου όπως έχει προαναφερθεί οι τιμές των στοιχείων είναι  $L = 3\text{mH}$ ,  $C = 820\mu\text{F}$  και  $R = 1\text{k}\Omega$ . Στα πλαίσια τις διπλωματικής έχει επιλεγεί η τάση εισόδου  $V_g$  να είναι ίση με  $3\text{V}$ , ίδια με την τάση τροφοδοσίας των ενισχυτών. Η μορφή της συνάρτησης μεταφοράς είναι η quadratic:

$$G_{vd}(s) = \frac{V_g}{\left(\frac{s}{\omega_0}\right)^2 + 2\zeta\frac{s}{\omega_0} + 1} = \frac{V_g}{\left(\frac{s}{\omega_0}\right)^2 + \frac{s}{Q\omega_0} + 1} \quad (2.41)$$

Από αυτή την μορφή και σε συνδιασμό με τον τύπο (39) λαμβάνουμε τις τιμές των  $Q$  και  $\omega_0$  ως εξής[2]:

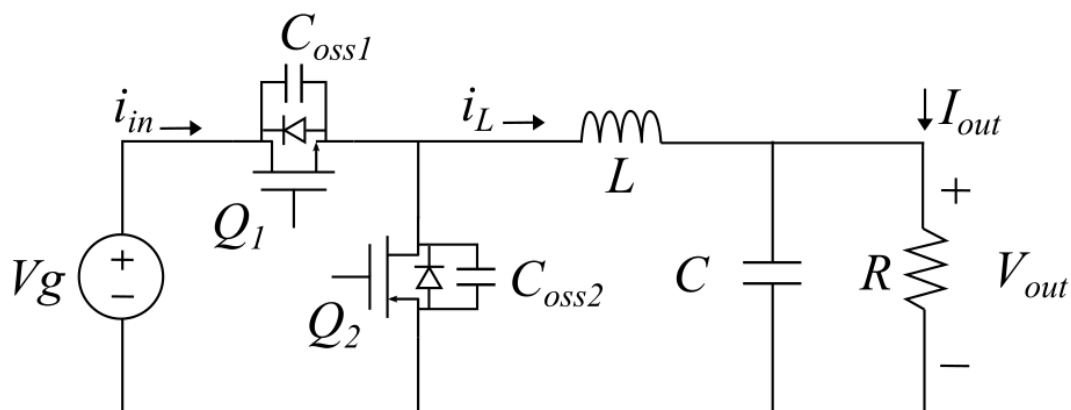
$$Q = R\sqrt{\frac{C}{L}} \quad (2.42)$$

$$f_0 = \omega_0/2\pi = \frac{1}{2\pi\sqrt{LC}} \quad (2.43)$$

όπως έχει προαναφερθεί, η τιμή του  $f_0$  έχει επιλεγεί να είναι τα  $100\text{ Hz}$  και το  $Q$  μας δείχνει το overshoot που έχει η συνάρτηση αυτή στην κεντρική συχνότητα.

## 2.6 Σύγχρονος μετατροπέας dc-dc υποβιβασμού (synchronous buck dc-dc converter)

Στα πλαίσια αυτής της διπλωματικής δεν χρησιμοποιήθηκε η κλασική τοπολογία ενός μετατροπέα υποβιβασμού αλλά επιλέχθηκε η τοπολογία του σύγχρονου μετατροπέα υποβιβασμού. Ένας σύγχρονος μετατροπέας υποβιβασμού είναι μια τροποποιημένη έκδοση της βασικής τοπολογίας στην οποία η δίοδος,  $D$ , αντικαθίσταται από έναν δεύτερο διακόπτη. Στη σύγχρονη τοπολογία, Ωστόσο, πρέπει να ληφθεί μέριμνα για να διασφαλιστεί ότι και τα δύο MOSFET δεν είναι ενεργοποιημένα ταυτόχρονα. Εάν και τα δύο MOSFET είναι ενεργοποιημένα ταυτόχρονα δημιουργείται ένα άμεσο βραχυκύκλωμα από την  $V_g$  στο έδαφος κάτι το οποίο δεν είναι αποδεκτό. Η πρόληψη της εμφάνισης αυτής της κατάστασης απαιτεί πολύπλοκο έλεγχο, όπως τη δημιουργία του λεγόμενου νεκρού χρόνου κατά τον οποίο και οι δύο διακόπτες είναι απενεργοποιημένοι. Παρά το γεγονός αυτό, η αντίσταση του MOSFET ( $R_{ds(on)}$ ) βοηθάει να μειωθούν σημαντικά οι απώλειες και, ως εκ τούτου, βελτιστοποιεί τη συνολική απόδοση μετατροπής. Σε σταθερή κατάσταση, το κάτω MOSFET οδηγείται έτσι ώστε να λειτουργεί συμπληρωματικά σε σχέση με το πάνω MOSFET. Αυτό σημαίνει ότι όταν ένας από αυτούς τους διακόπτες είναι on, ο άλλος είναι off[5].



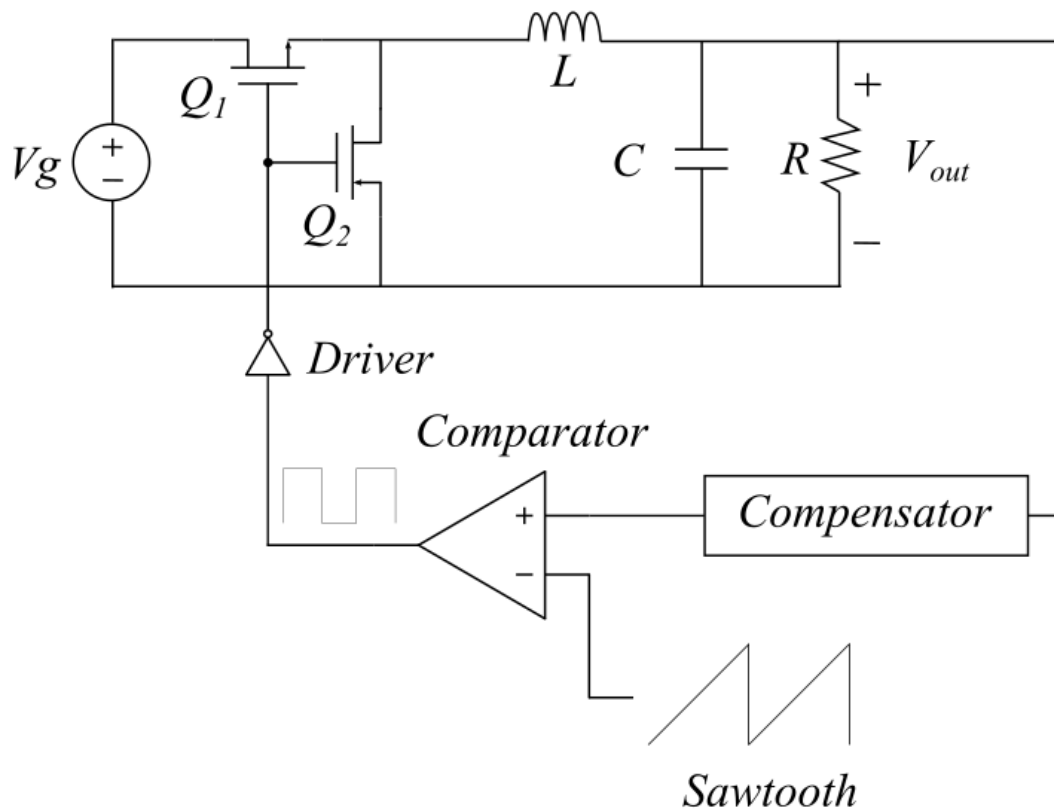
Σχήμα 2.20: Σύγχρονος μετατροπέας υποβιβασμού

Η λειτουργία ενός σύγχρονου μετατροπέα υποβιβασμού χωρίζεται σε 6 στάδια:

- 1) Στο στάδιο 1, ο κύριος διακόπτης  $Q1$  είναι σε κατάσταση on και ο συμπληρωματικός διακόπτης  $Q2$  κατασκευάζεται να είναι σε κατάσταση off.
- 2) Στο στάδιο 2, ο συμπληρωματικός διακόπτης  $Q2$  είναι σε κατάσταση on και ο κύριος διακόπτης  $Q1$  είναι σε κατάσταση off.
- 3) Στο στάδιο 3, το ρεύμα μέσω του επαγωγέα έχει μειωθεί στο μηδέν. Για την αποφυγή απώλειας ενέργειας στον μετατροπέα, ο συμπληρωματικός διακόπτης  $Q2$  είναι σε κατάσταση off.
- 4) Στο στάδιο 4, ο κύριος διακόπτης  $Q1$  συνεχίζει να είναι απενεργοποιημένος, ενώ ο διακόπτης  $Q2$  ενεργοποιείται. Ως αποτέλεσμα, η τάση κατά μήκος του

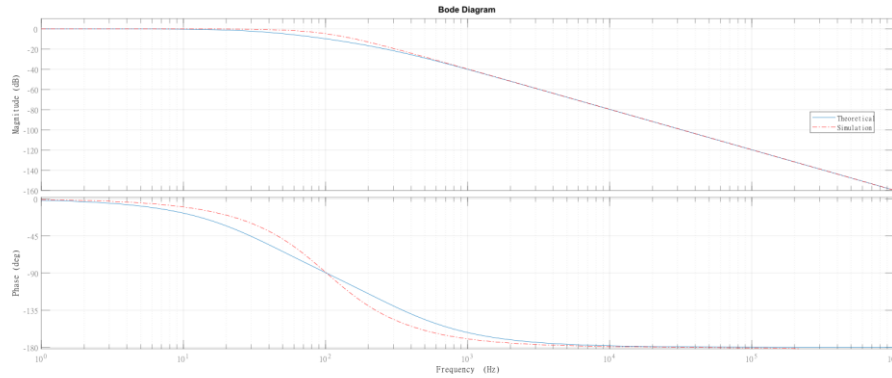
επαγωγέα είναι  $v_L = -V_o$ , γεγονός που καθιστά τον επαγωγέα  $L$  ενεργοποιημένο και το επαγωγικό ρεύμα αυξάνεται γραμμικά σε αντίθετη κατεύθυνση.

- 5) Στο στάδιο 5, ο κύριος διακόπτης  $Q_1$  και ο διακόπτης  $Q_2$  κατασκευάζονται για να κλείσουν. Ο διακόπτης  $Q_2$  δεν άγει ενώ το ρεύμα επαγωγής πρέπει να είναι συνεχές. Αυτό το ρεύμα επιτρέπει στο πυκνωτή του  $Q_1$ ,  $C_{oss1}$ , να αποφορτιστεί και στον πυκνωτή του  $Q_2$ ,  $C_{oss2}$ , να φορτιστεί, έως ότου η τάση στον παρασιτικό πυκνωτή  $C_{oss1}$  του διακόπτη  $Q_1$  να εκφορτιστεί στο μηδέν και η τάση στον παρασιτικό πυκνωτή  $C_{oss2}$  του διακόπτη  $Q_2$  φορτίζεται από το μηδέν σε τάση  $V_g$ .
- 6) Στο στάδιο 6, ο κύριος διακόπτης  $Q_1$  και ο διακόπτης  $Q_2$  συνεχίζουν να είναι σε κατάσταση off. Ωστόσο, η παρασιτική χωρητικότητα  $C_{oss1}$  έχει ήδη αποφορτιστεί στο προηγούμενο στάδιο, ενώ το  $C_{oss2}$  έχει αποφορτιστεί από επαγωγικό ρεύμα. Θα διεξαχθεί η διόδος σώματος  $D1$ . Η κατάσταση μηδενικής τάσης του  $Q_1$  έχει επιτευχθεί σε αυτό το στάδιο[6].



Σχήμα 2.21: Πλήρες κύκλωμα σύγχρονου μετατροπέα dc-dc υποβιβασμού

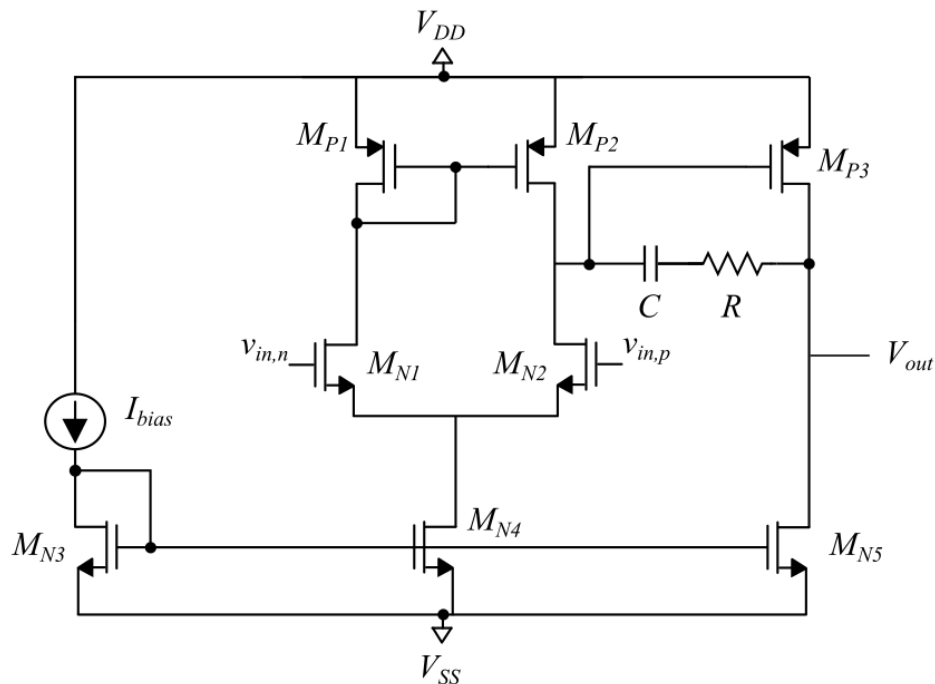
Προσομοιώνοντας την συνάρτηση  $G_{vd}(s)$  μαζί με τη συνάρτηση του PWM που είναι  $1/V_M$ , το οποίο θεωρούμε όλο μαζί ως plant, σε Matlab και από cadence simulation, έχουμε:



Σχήμα 2.22: Bode Diagram της συνάρτησης μεταφοράς του plant

Αυτό που μας μένει, για να γνωρίζουμε όλες τις συναρτήσεις μεταφοράς στο πλήρες σύστημα μετατροπέα είναι η συνάρτηση μεταφοράς του ελεγκτή, όπου στα πλαίσια της διπλωματικής εργασίας έχουν επιλεγεί δύο διαφορετικοί τύποι ελέγχου, κάτι που θα αναλυθεί στα επόμενα δύο κεφάλαια.

Ο ενισχυτής που σχεδιάστηκε στα πλαίσια της διπλωματικής έχει τα εξής χαρακτηριστικά:



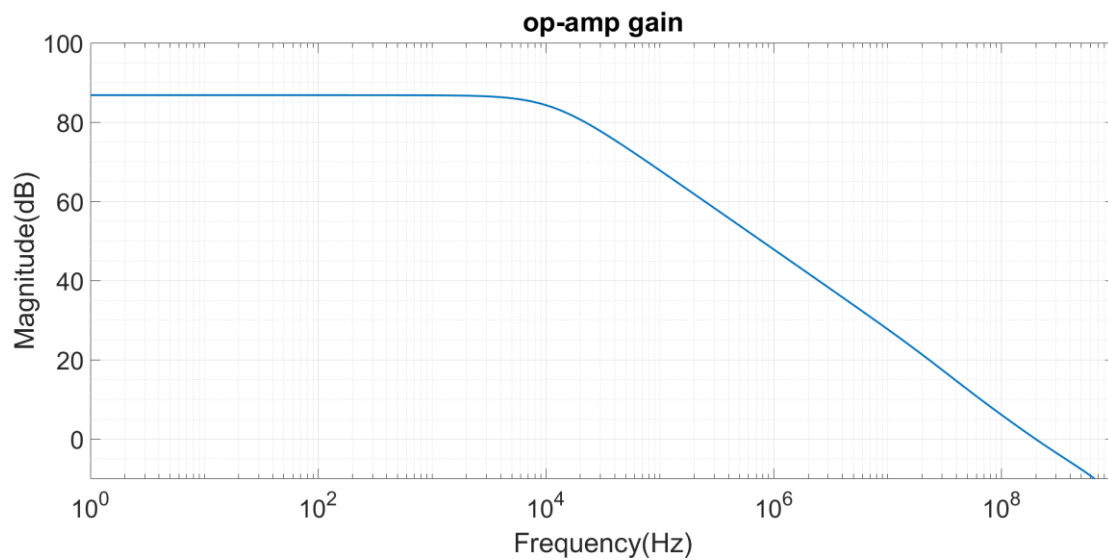
Σχήμα 2.23: Τοπολογία ενισχυτή

	Width	Length	Number of fingers	Total Width	Multiplier
$M_{N1}, M_{N2}$	1um	700nm	2	2um	50
$M_{P1}, M_{P2}$	2um	1um	2	4um	2
$M_{N3}$	1um	1um	2	2um	2
$M_{N4}$	1um	1um	2	2um	20
$M_{N5}$	1um	1um	2	2um	60
$M_{P3}$	12um	1um	1	12um	4

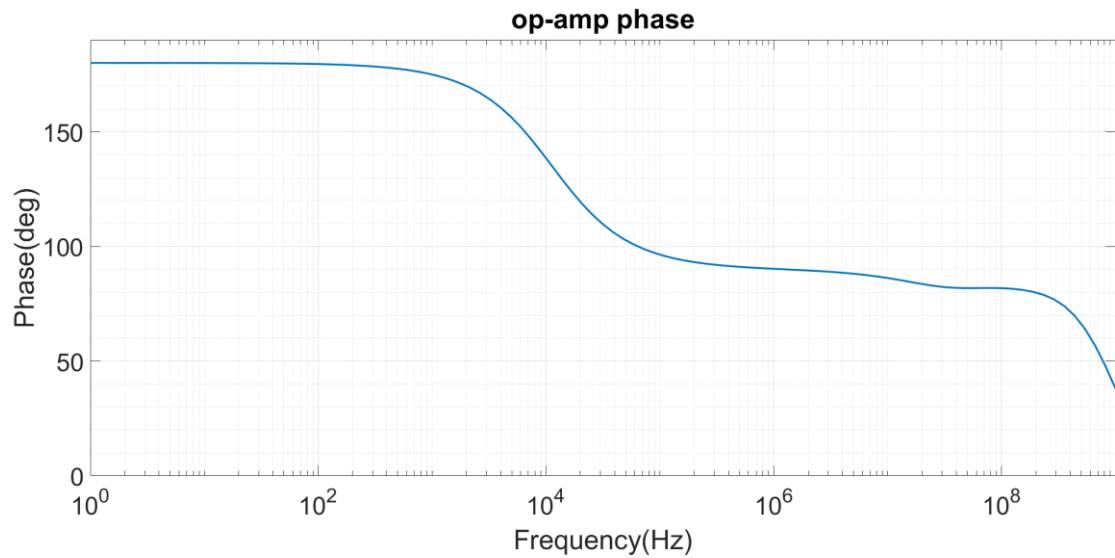
Πίνακας 2.1: Χαρακτηριστικά μεγέθη τρανζίστορ ενισχυτή

Το R που επιλέχθηκε είχε τιμή 1.5kΩ και το C που επιλέχθηκε είχε τιμή 1pF.

Η πηγή I<sub>bias</sub> είχε τιμή 20uA.

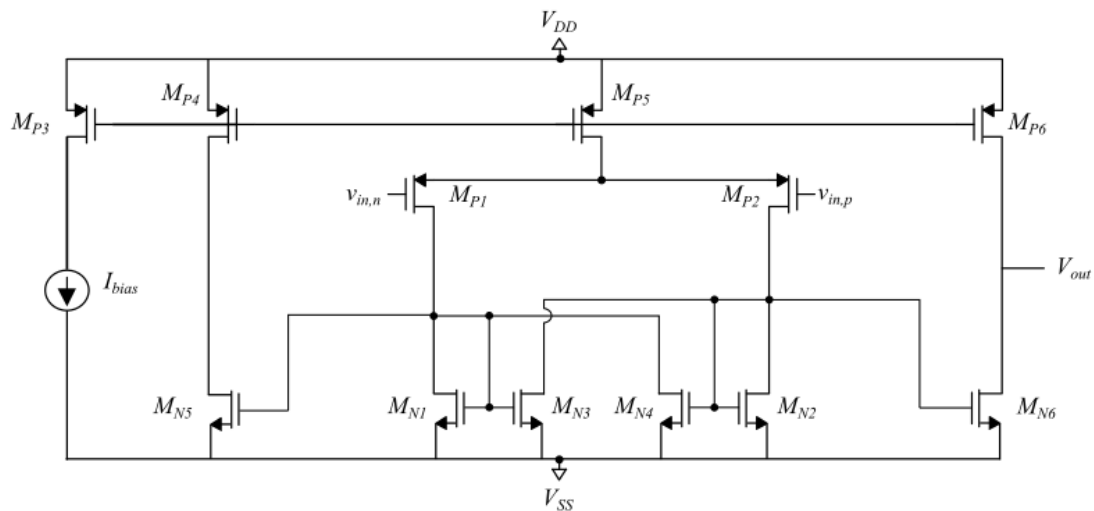


Σχήμα 2.24: Κέρδος ενισχυτή



Σχήμα 2.25: Φάση ενισχυτή

Επιπλέον, σχεδιάστηκε και χρησιμοποιήθηκε και ένας συγκριτής (comparator) για την λειτουργία του PWM, με τα παρακάτω χαρακτηριστικά:



Σχήμα 2.26: Τοπολογία συγκριτή

	Width	Length	Number of fingers	Total Width	Multiplier
$M_{P1}, M_{P2}$	1um	300nm	4	4um	100
$M_{P3}$	1um	600nm	4	4um	1
$M_{P4}, M_{P6}$	1um	600nm	4	4um	15
$M_{P5}$	1um	600nm	4	4um	20

$M_{N1}, M_{N2}$	1um	700nm	2	2um	3
$M_{N3}, M_{N4}$	1um	700nm	2	2um	4
$M_{N5}, M_{N6}$	1um	700nm	2	2um	36

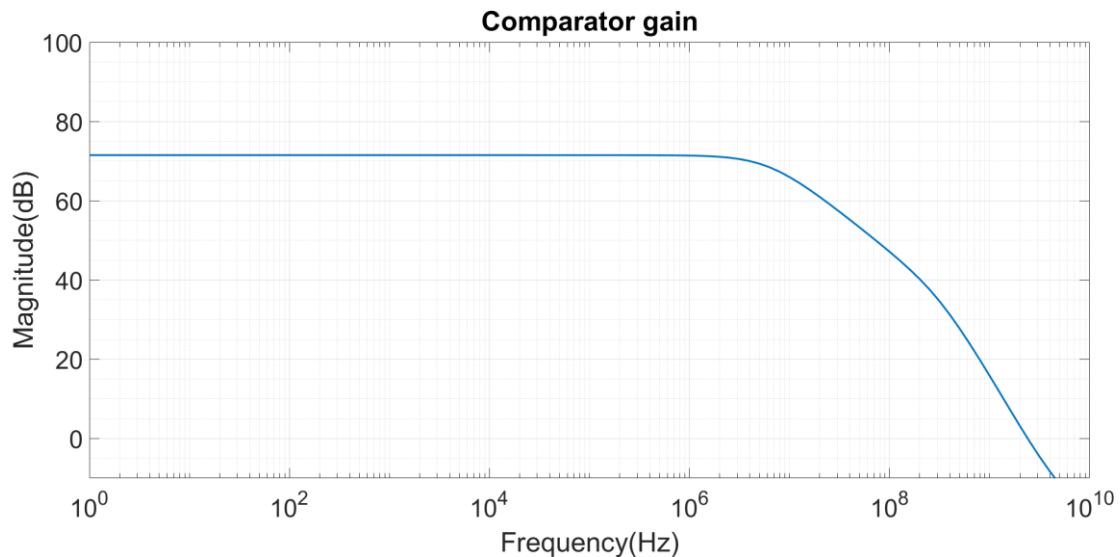
Πίνακας 2.2: Χαρακτηριστικά μεγέθη τρανζίστορ συγκριτή

Η πηγή  $I_{bias}$  είχε τιμή 20uA.

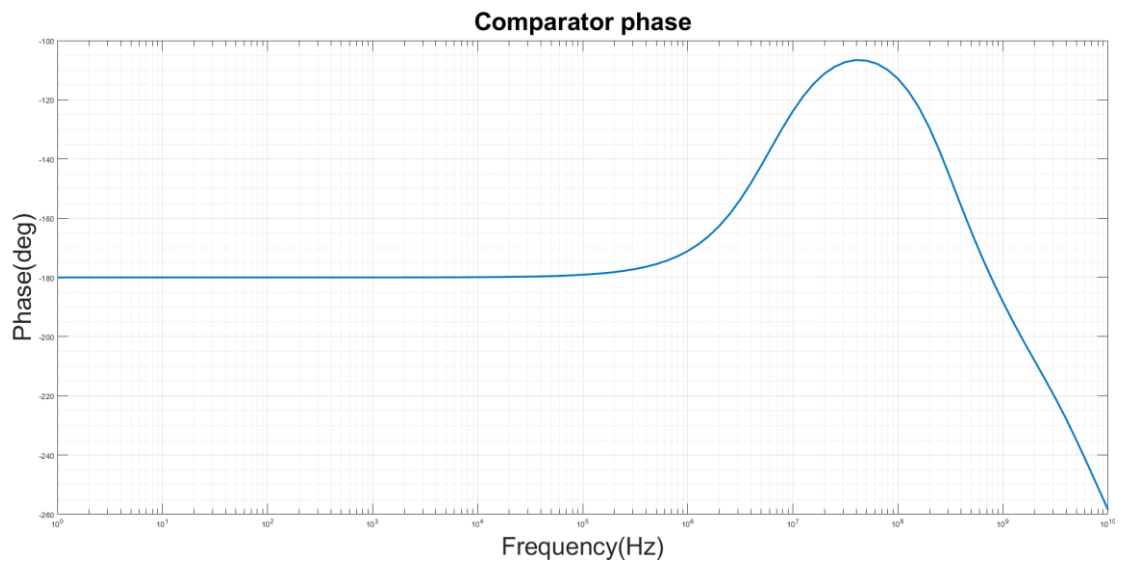
Το κέρδος του συγκριτή αυτού, που χρησιμοποιεί θετική ανάδραση δίνεται από τον τύπο:

$$A_v = \frac{[\mu_p(\frac{W}{L})]_{P1}}{\sqrt{[\mu_n(\frac{W}{L})]_{N1}}} \frac{1}{1-\alpha} \quad (28)$$

όπου  $\alpha = \frac{(\frac{W}{L})_{N4}}{(\frac{W}{L})_{N2}} = \frac{(\frac{W}{L})_{N3}}{(\frac{W}{L})_{N1}}$  είναι ο συντελεστής της θετικής ανάδρασης [7],  $\mu_p$  και  $\mu_n$  είναι η ευκινησία των ελευθέρων φορέων στο PMOS και το NMOS αντίστοιχα και  $W/L$  είναι ο λόγος του συνολικού width προς το συνολικό length του κάθε τρανζίστορ.



Σχήμα 2.27: Κέρδος συγκριτή



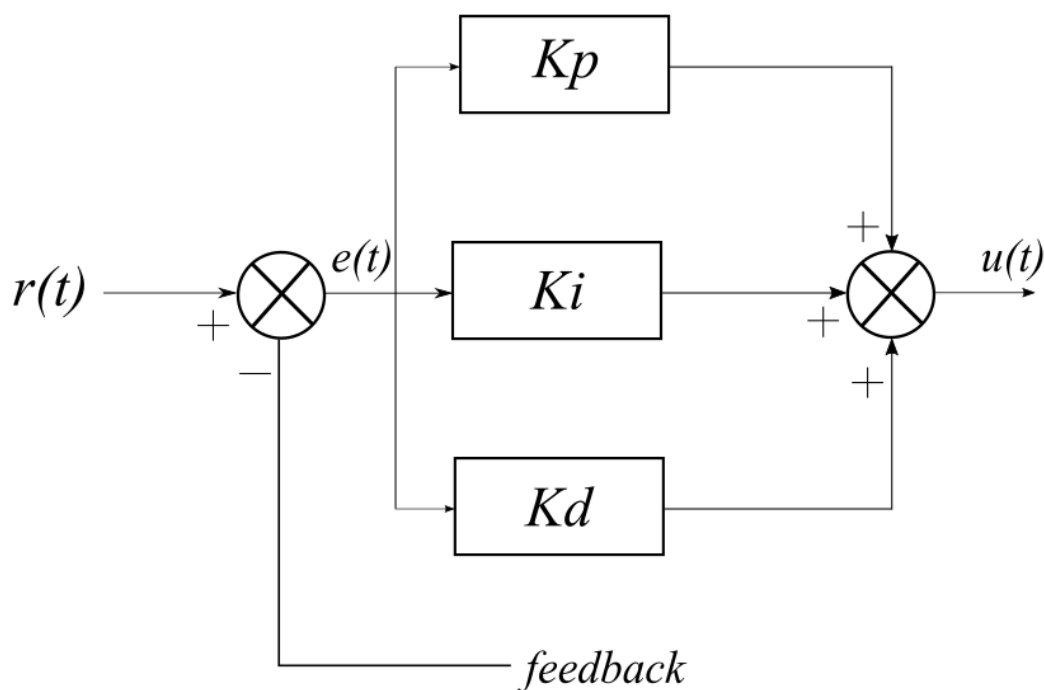
Σχήμα 2.28: Φάση συγκριτή



# 3

## PID ελεγκτής

Ένας αναλογικός-ολοκληρωτικός-διαφορικός ελεγκτής (στο εξής θα αποκαλείται PID) είναι ένας μηχανισμός βρόχου ελέγχου που χρησιμοποιεί ανατροφοδότηση που χρησιμοποιείται ευρέως σε βιομηχανικά συστήματα ελέγχου και μια ποικιλία άλλων εφαρμογών που απαιτούν συνεχή διαμόρφωση ελέγχου. Ένας ελεγκτής PID υπολογίζει συνεχώς μια τιμή σφάλματος  $e(t)$  ως τη διαφορά μεταξύ ενός επιθυμητού σημείου ρύθμισης και μιας μετρούμενης μεταβλητής διαδικασίας και εφαρμόζει μια διόρθωση με βάση τον αναλογικό, ολοκληρωτικό και διαφορικό όρο.



Σχήμα 3.1: Σηματικό διάγραμμα PID ελεγκτή

Σε αυτό το μοντέλο:

- 1) Ο όρος P είναι ανάλογος με την τρέχουσα τιμή του σφάλματος  $e(t)$ . Εάν το σφάλμα είναι μεγάλο και θετικό, η έξοδος ελέγχου θα είναι αναλογικά μεγάλη

και θετική, λαμβάνοντας υπόψη τον συντελεστή κέρδους  $K_p$ . Η χρήση μόνο του αναλογικού ελέγχου θα οδηγήσει σε σφάλμα μεταξύ του σημείου ρύθμισης και της πραγματικής τιμής διαδικασίας, επειδή απαιτεί σφάλμα για τη δημιουργία της αναλογικής απόκρισης. Εάν δεν υπάρχει σφάλμα, δεν υπάρχει διορθωτική απάντηση. Σε έναν αναλογικό ελεγκτή, το σφάλμα σταθερής κατάστασης τείνει να είναι αντιστρόφως ανάλογο του κέρδους.

- 2) Ο όρος I αντιπροσωπεύει τις προηγούμενες τιμές του σφάλματος SP-PV και τις ενσωματώνει με την πάροδο του χρόνου για να παράγει τον όρο I. Εάν υπάρχει εναπομένον σφάλμα μετά την εφαρμογή του αναλογικού ελέγχου, ο ολοκληρωτικός όρος επιδιώκει να εξαλείψει το υπολειπόμενο σφάλμα προσθέτοντας ένα αποτέλεσμα ελέγχου λόγω της παρελθοντικής σωρευτικής τιμής του σφάλματος. Όταν το σφάλμα εξαλειφθεί, ο ακέραιος όρος θα σταματήσει να αυξάνεται. Αυτό θα έχει ως αποτέλεσμα τη μείωση του αναλογικού αποτελέσματος καθώς μειώνεται το σφάλμα, αλλά αυτό αντισταθμίζεται από το αυξανόμενο ολοκληρωμένο αποτέλεσμα. Αύξηση του κέρδους  $K_i$  θα έχει το αποτέλεσμα της εξάλειψης του σφάλματος σταθερής κατάστασης, αλλά μπορεί να 'χειροτερέψει' τον χρόνο στον οποίο το transient σήμα πιάνει την τελική του τιμή.
- 3) Ο όρος D είναι η καλύτερη εκτίμηση της μελλοντικής τάσης του σφάλματος, με βάση τον τρέχοντα ρυθμό αλλαγής του. Όσο πιο γρήγορη είναι η αλλαγή, τόσο καλύτερο είναι το αποτέλεσμα ελέγχου ή απόσβεσης. Αύξηση του κέρδους  $K_d$  έχει ως αποτέλεσμα την αύξηση της σταθερότητας του συστήματος, μειώνοντας το overshoot και τον χρόνο στον οποίο το transient σήμα πιάνει την τελική του τιμή.

<b>Parameter Increase</b>	<b>Rise Time</b>	<b>Overshoot</b>	<b>Settling Time</b>	<b>Steady-state-error</b>
$K_p$	Decrease	Increase	Small Change	Decrease
$K_i$	Decrease	Increase	Increase	Great Reduce
$K_d$	Small Change	Decrease	Decrease	Small Change

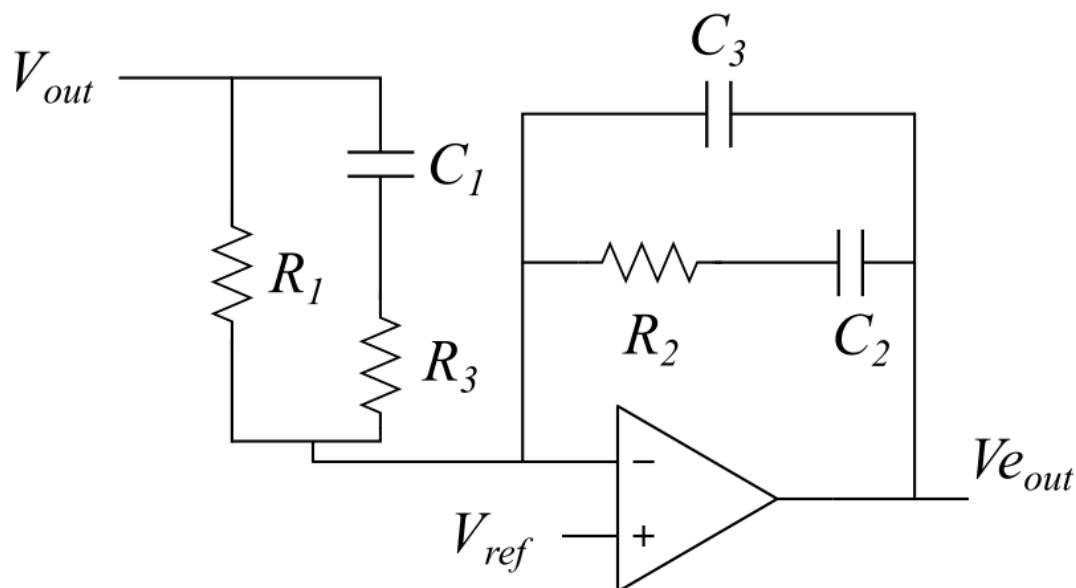
Πίνακας 3.1: Επίδραση των  $K_p$ ,  $K_i$ ,  $K_d$  στο ελεγχόμενο σύστημα

Η τυπική μορφή της συνάρτησης μεταφοράς ενός PID είναι:

$$u(t) = (K_p + \frac{K_i}{s} + K_d * s)e(t) \quad (3.1)$$

### 3.1 Type III PID ελεγκτής

Ο Type III PID ελεγκτής χαρακτηρίζεται από την παρουσία τριών καθαρών ολοκληρωτών στην συνάρτηση μεταφοράς ανοιχτού βρόγχου. ένα τέτοιο σύστημα ελέγχου έχει το πλεονέκτημα της παρακολούθηση γρήγορων σημάτων αναφοράς καθώς παρουσιάζει μηδενικό σφάλμα σταθερής κατάστασης, ταχύτητας και επιτάχυνσης.



Σχήμα 3.2: Κύκλωμα Type III PID ελεγκτή

Η συνάρτηση μεταφοράς του Type III PID ελεγκτή είναι[7],[8]:

$$G_C = \frac{(s C_2 R_2 + 1)(s C_1(R_1 + R_3) + 1)}{s R_1 (C_2 + C_3)(s R_2 C_2 \frac{C_3}{C_2 + C_3} + 1)(s C_1 R_3 + 1)} \quad (3.2)$$

Η επιλογή των παθητικών στοιχείων έγινε κυρίως με βάση την κεντρική συχνότητα λειτουργίας που είναι τα 100Hz. Αρχικά από το σχήμα παίρνουμε τους εξής πόλους και μηδενικά[8]:

$$f_{p0} = \frac{1}{2\pi R_1(C_2 + C_3)} \quad (3.3)$$

$$f_{p1} = \frac{1}{2\pi R_3 C_1} \quad (3.4)$$

$$f_{p2} = \frac{1}{2\pi R_2 \left(\frac{C_2 C_3}{C_2 + C_3}\right)} \approx \frac{1}{2\pi R_2 C_3} \quad (3.5)$$

$$f_{z1} = \frac{1}{2\pi \times (R1+R3)C1} \approx \frac{1}{2\pi \times R1C1} \quad (3.6)$$

$$f_{z2} = \frac{1}{2\pi \times R2C2} \quad (3.7)$$

Ο πόλος  $f_{p0}$  βρίσκεται στην αρχή του άξονα συχνοτήτων, κάτι που φαίνεται από την συνάρτηση μεταφοράς.

Το μηδενικό  $f_{z1}$  πρέπει να είναι στην κεντρική συχνότητα λειτουργίας που είναι τα 100Hz. Έτσι, από (3.6) επιλέγουμε  $R1=10 \text{ k}\Omega$  και  $C1=160 \text{ nF}$ .

Ο πρώτος πόλος  $f_{p1}$  επιλέγεται να είναι πιο πάνω από την συχνότητα crossover  $f_{\text{crossover}}$ , η οποία είναι η συχνότητα όπου το κέρδος βρόγχου θα έχει τιμή 1. Η συχνότητα crossover είναι περίπου τα 5 kHz[2], τιμή που αντιστοιχεί στο 1/20 της διακοπτικής συχνότητας. Τοποθετούμε τον πόλο περίπου στα 20 kHz, ώστε να έχουμε το επιθυμητό κέρδος στα 5 kHz[15]. Επομένως από (3.4) επιλέγουμε  $R3 = 50 \Omega$ .

Στη συνέχεια, πρέπει να υπολογίσουμε το κέρδος στην  $f_{\text{crossover}}$  έτσι ώστε να επιλέξουμε τιμή για την  $R2$ . Το κέρδος είναι περίπου  $H(f_{\text{crossover}}) \approx 69 \text{ dB}$  και το κέρδος του ελεγκτή θα είναι:  $H = R2/(R1//R3) \approx R2/R3$  (αφού  $R3 \ll R1$ ). Άρα επιλέγουμε,  $R2 = 533 \text{ k}\Omega$  για να έχουμε 69 dB στα 5 kHz.

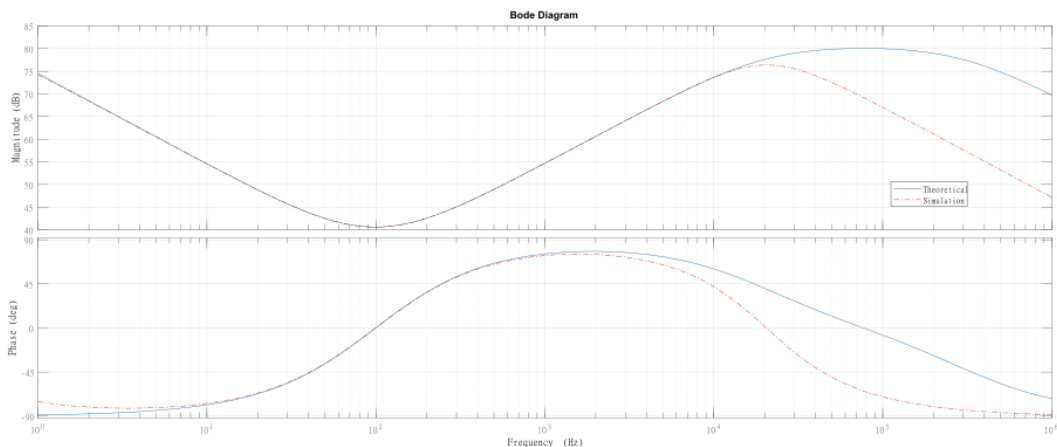
Το δεύτερο μηδενικό  $f_{z2}$  τοποθετείται κοντά στην  $f_0$ , έτσι από (3.7) παίρνουμε  $C2=3 \text{ nF}$ .

Τέλος, ο δεύτερος πόλος  $f_{p2}$  θέλουμε να είναι τουλάχιστον μια δεκάδα μεγαλύτερος από τον πρώτο πόλο  $f_{p1}$ . Επιλέγουμε από (3.5) την τιμή του  $C3 = 1 \text{ pF}$ , ώστε να είναι αρκετά πιο μετά και να μην επηρεάζει τους άλλους δύο πυκνωτές[9].

Αντιστάσεις R	Πυκνωτές C
$R1 = 10 \text{ k}\Omega$	$C1 = 160 \text{ nF}$
$R2 = 533 \text{ k}\Omega$	$C2 = 3 \text{ nF}$
$R3 = 50 \Omega$	$C3 = 1 \text{ pF}$

Πίνακας 3.2: Τιμές R και C του Type III PID ελεγκτή

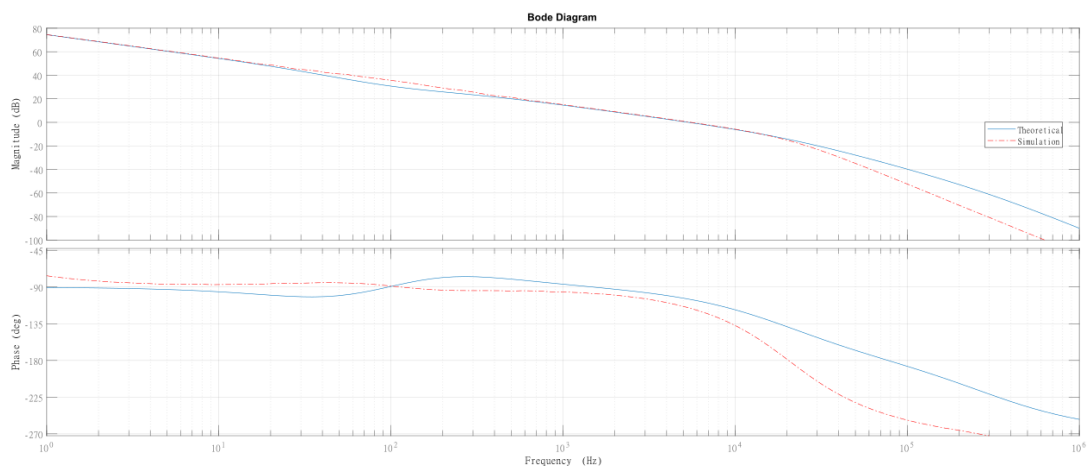
Στη συνέχεια φαίνεται το bode diagram του ελεγκτή αυτού που προσομοιώθηκε σε Matlab και Cadence:



Σχήμα 3.3: Bode Diagram της συνάρτησης μεταφοράς του Type III PID ελεγκτή

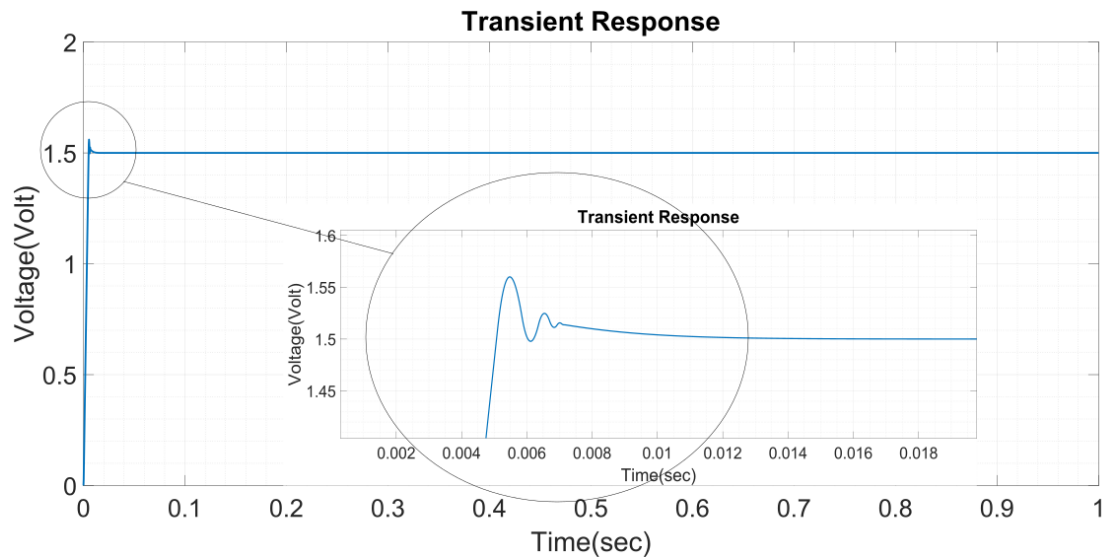
### 3.2 Αποτελέσματα με εφαρμογή του Type III PID ελεγκτή

Το bode diagram ανοιχτού βρόγχου του πλήρους κυκλώματος, όπου στην θέση του ελεγκτή έχουμε τον Type III PID ελεγκτή, που προσομοιώθηκε σε Matlab και Cadence φαίνεται παρακάτω:



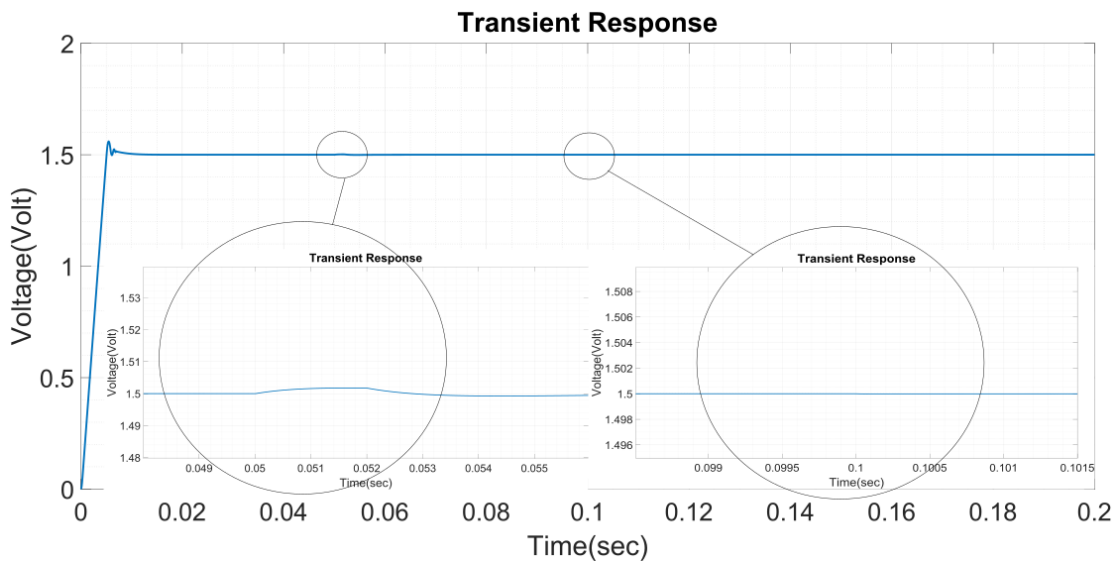
Σχήμα 3.4: Bode Diagram της συνάρτησης μεταφοράς ανοιχτού βρόγχου  $T(s)$  με εφαρμογή του Type III PID ελεγκτή

Επιλέγοντας το κυκλωμά μας να καταλήξει σε τελική τιμή την μέση της τροφοδοσίας, η οποία είναι τα 1.5 V, παίρνουμε:



Σχήμα 3.5: Έξοδος του μετατροπέα με επιθυμητή τελική τιμή τα 1.5 V

Τέλος, εφαρμόζοντας μετά από 50 ms, 20% αύξηση στην τροφοδοσία και μετά από 100 ms, 20% αύξηση στο φορτίο, παίρνουμε:

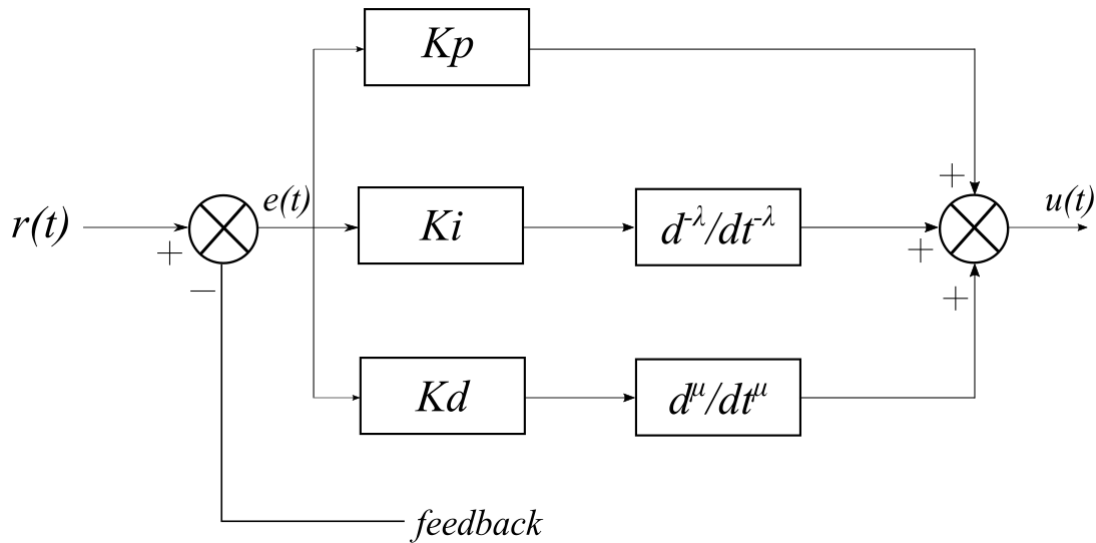


Σχήμα 3.6: Επίδραση διαταραχής της τροφοδοσίας και του φορτίου στην έξοδο

# 4

## Κλασματικής τάξης ελεγκτής PID

Ο κλασματικής τάξης ελεγκτής PID (Fractional-order PID – στο εξής θα αποκαλείται FO-PID για συντομία) αποτελεί μια επέκταση των ακέραιων ελεγκτών PID. Οι τιμές των παραμέτρων του παίζουν καθοριστικό ρόλο στον έλεγχο. Ένα από τα πιο σημαντικά πλεονεκτήματα του FO-PID είναι ο καλύτερος έλεγχος των δυναμικών συστημάτων, τα οποία περιγράφονται με μαθηματικά μοντέλα κλασματικής σειράς. Στον FO-PID ελεγκτή εκτός από τις τρεις κλασικές παραμέτρους,  $K_p$ ,  $K_i$ ,  $K_d$ , υπάρχουν και δύο επιπλέον παράμετροι, ο όρος κλασματικής ολοκλήρωσης  $\lambda$  και ο όρος κλασματικής παραγώγισης  $\mu$ . Επομένως, έχει πέντε παραμέτρους που καθιστούν τον FO-PID πιο ευέλικτο.



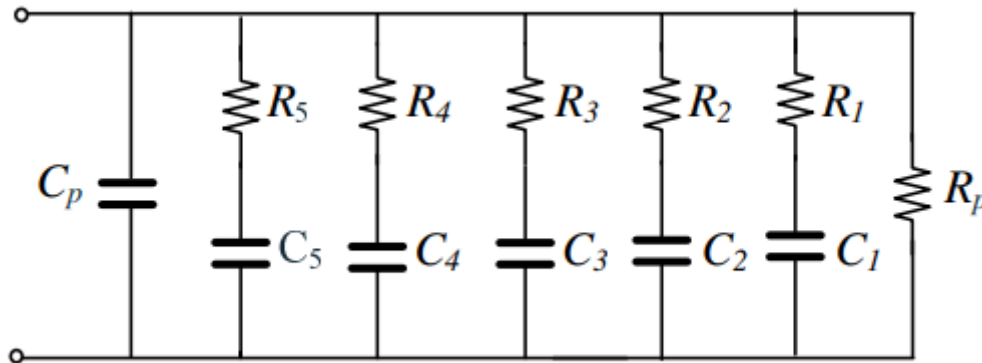
Σχήμα 4.1: Σηματικό διάγραμμα FO-PID

Η τυπική μορφή της συνάρτησης μεταφοράς ενός FO-PID είναι:

$$u(t) = \left( K_p + \frac{K_i}{s^\lambda} + K_d * s^\mu \right) e(t) \quad (4.1)$$

#### 4.1 Συνάρτηση μεταφοράς ελεγκτή FO-PID

Η υλοποίηση του ελεγκτή FO-PID (ή αλλιώς του  $PI^\lambda D^\mu$ ) γίνεται μέσω της αντικατάστασης των συμβατικών πυκνωτών από τους αντίστοιχους κλασματικής τάξης. Αν και έχει γίνει σημαντική ερευνητική προσπάθεια για την μελέτη και τη μαζική παραγωγή των πυκνωτών κλασματικής τάξης, τέτοιος τύπος στοιχείων δεν είναι ακόμη διαθέσιμος στο εμπόριο. Ως αποτέλεσμα, η προσέγγισή τους εκτελείται από κατάλληλα διαμορφωμένα δίκτυα R-C, όπου η ακρίβεια της προσέγγισης εξαρτάται από τον αριθμό των χρησιμοποιούμενων παθητικών στοιχείων[10].



Σχήμα 4.2: Δίκτυο R-C για την προσέγγιση της συμπεριφοράς του πυκνωτή κλασματικής τάξης

Η δημιουργία των όρων  $K_i * s^{-\lambda}$  και  $K_d * s^\mu$  γίνεται με την βοήθεια κλασματικών πυκνωτών οι οποίοι έχουν αντίσταση που περιγράφεται από τον τύπο:

$$Zq(s) = \frac{1}{cq s^q} \quad (4.2)$$

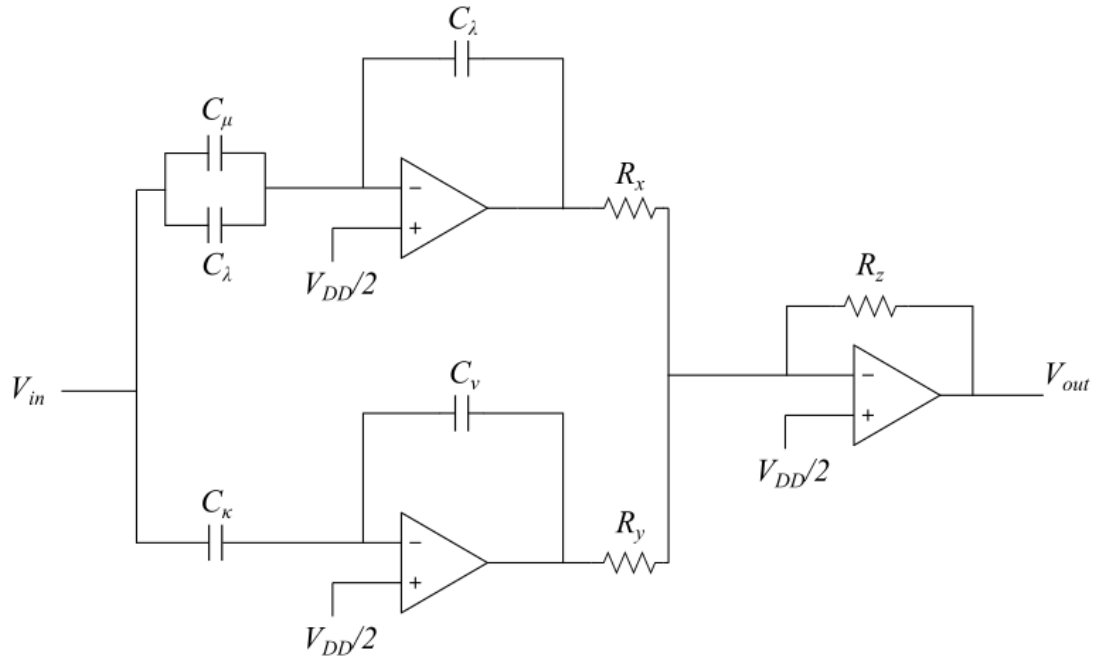
όπου  $0 < q < 1$  είναι η τάξη του στοιχείου και  $Cq$  είναι η ψεύδο-χωρητικότητα που εκφράζεται σε Farad /  $\text{sec}^{1-q}$ . Η ψεύδο-χωρητικότητα σχετίζεται με τη συμβατική χωρητικότητα (σε Farad) σύμφωνα με στον τύπο:

$$C = \frac{Cq}{\omega^{1-q}} \quad (4.3)$$

υποδεικνύοντας ότι η χωρητικότητα εξαρτάται από τη συχνότητα.

Στα πλαίσια της διπλωματικής εργασίας, η τοπολογία που χρησιμοποιήθηκε για να υλοποιήσει το λειτουργικό διάγραμμα του  $PI^\lambda D^\mu$  ελεγκτή που φαίνεται στην εικόνα ταδε, φαίνεται στην παρακάτω εικόνα.





Σχήμα 4.3:  $PI^\lambda D^\mu$  ελεγκτής χρησιμοποιώντας op-amp ως ενεργά στοιχεία

Από το παραπάνω σχηματικό, εύκολα προκύπτει πως η συνάρτηση μεταφοράς του  $PI^\lambda D^\mu$  ελεγκτή είναι:

$$G_c(s) = \frac{Rz}{Rx} + \left(\frac{Rz}{Ry}\right)\left(\frac{Ck}{Cv}\right)s^{\kappa-\nu} + \left(\frac{Rz}{Rx}\right)\left(\frac{C\mu}{C\lambda}\right)s^{\mu-\lambda} \quad (4.4)$$

Παρατηρώντας την εξίσωση του FO-PID βλέπουμε πως μπορούμε να απλοποιήσουμε το κύκλωμά μας και να αντικαταστήσουμε τους δύο ψευδο-πυκνωτές  $C_\mu$  και  $C_\lambda$  με αντιστάσεις. Έτσι παίρνουμε:

$$G_c(s) = \frac{Rz}{Rx} + \left(\frac{Rz}{Ry Rk}\right)\left(\frac{1}{Cv}\right)s^{-\nu} + \left(\frac{Rz R\lambda}{Rx}\right)(C\mu)s^\mu \quad (4.5)$$

Βλέπουμε πως υπάρχει πλήρης αντιστοίχιση με την κλασική μορφή της συνάρτησης μεταφοράς, κάτι που μας βοηθάει στον υπολογισμό των αντίστοιχων στοιχείων:

$$\begin{aligned} \frac{Rz}{Rx} &= Kp \\ \left(\frac{Rz}{Ry Rk}\right)\left(\frac{1}{Cv}\right) &= Ki \\ \left(\frac{Rz R\lambda}{Rx}\right)(C\mu) &= Kd \end{aligned} \quad (4.6)$$

## 4.2 Υπολογισμός μεταβλητών FO-PID ελεγκτή

Ο υπολογισμός των παραμέτρων του  $PI^{\lambda}D^{\mu}$  ελεγκτή καθορίζεται από το σύστημα που θέλουμε να ελέγξουμε. Για παράδειγμα, μπορεί να χρειαζόμαστε παραπάνω περιθώριο φάσης (phase margin) ή περιθώριο κέρδους (gain margin) ή να δώσουμε περισσότερη έμφαση σε damping factor ή να χρειαζόμαστε καλύτερο steady-state error κλπ. Μία από τις μεθόδους που αναπτύχθηκαν για την απόκτηση των παραμέτρων του ελεγκτή χρησιμοποιούν τον τύπο συντονισμού, με βάση το περιθώριο κέρδους ( $A_m$ ) και το περιθώριο φάσης ( $\Phi_m$ ) που επιθυμούμε για συχνότητα crossover  $\omega_{cg}$ . Οι εξισώσεις που ορίζουν το περιθώριο φάσης και τη συχνότητα crossover, για ένα απλό σύστημα που θέλουμε να ελέγξουμε (στο εξής θα αποκαλείται plant για συντομία)  $G(s)$ , είναι [11]:

$$|G_c(j\omega_{cg})G(j\omega_{cg})| = 0\text{dB} \quad (4.7)$$

$$\arg[G_c(j\omega_{cg})G(j\omega_{cg})] = -\pi + \Phi_m \quad (4.8)$$

Για τον υπολογισμό των παραμέτρων χρησιμοποιούνται μέθοδοι αυτόματου συντονισμού (auto-tuning methods). Για τους ακέραιους ελεγκτές υπάρχει μια μεγάλη ποικιλία μεθόδων αυτόματου συντονισμού. Ωστόσο, η πολυπλοκότητα των εξισώσεων που αφορούν τις παραμέτρους του κλασματικού ελεγκτή αυξάνονται όταν απαιτούνται περιορισμοί στην αντοχή του ελεγχόμενου συστήματος. Ένας επιπλέον περιορισμός είναι πως χρειαζόμαστε ανθεκτικότητα σε διακυμάνσεις στο κέρδος του plant μας, δηλαδή πρέπει να ισχύει:

$$\frac{d \arg(G_c(j\omega)G(j\omega))}{d\omega} = 0, \text{ για } \omega = \omega_{cg} \quad (4.9)$$

Η συνθήκη αυτή αναγκάζει τη φάση του συστήματος ανοιχτού βρόχου  $G_s(s)G(s)$  να είναι επίπεδη στη συχνότητα  $\omega_{cg}$  και έτσι, να είναι σχεδόν σταθερή σε ένα διάστημα γύρω από την  $\omega_{cg}$ . Η επόμενη συνθήκη που θα μας βοηθά στον υπολογισμό των μεταβλητών έχει να κάνει με την απόρριψη θορύβου υψηλής συχνότητας. Η αντίστοιχη συνάρτηση ευαισθησίας  $T(j\omega)$ , ορίζεται ως:

$$|T(j\omega) = \frac{G_c(j\omega)G(j\omega)}{1 + G_c(j\omega)G(j\omega)}| \leq A \text{ dB} \quad (4.10)$$

$$\forall \omega \geq \omega_t \text{ rad/sec} \Rightarrow |T(j\omega_t)| = A \text{ dB}$$

όπου  $A$  είναι η επιθυμητή εξασθένηση θορύβου για  $\omega \geq \omega_t$  rad/sec.

Στη συνέχεια, πρέπει να διασφαλίσουμε μια καλή απόρριψη διαταραχής εξόδου. Η αντίστοιχη συνάρτηση ευαισθησίας  $S(j\omega)$ , ορίζεται ως:

$$|S(j\omega) = \frac{1}{1 + G_c(j\omega)G(j\omega)}| \leq B \text{ dB} \quad (4.11)$$

$$\forall \omega \leq \omega_s \text{ rad/sec} \Rightarrow |S(j\omega_s)| = B \text{ dB}$$

με  $B$  την επιθυμητή τιμή της συνάρτησης αυτής για συχνότητες  $\omega \leq \omega_s \text{ rad/sec}$

Τέλος, παίρνουμε υπόψιν μας την ακύρωση σφάλματος σταθερής κατάστασης (steady-state error cancelation). Σωστά υλοποιημένος, ένας κλασματικής τάξης ολοκληρωτής της τάξης  $k + a$ ,  $k \in \mathbb{N}$ ,  $0 < a < 1$ , είναι τόσο αποτελεσματικός όσο ένας ακέραιας τάξης ολοκληρωτής τάξης  $k + 1$  [12]. Ωστόσο, αν και το Final-Value Theorem δηλώνει ότι ένα σύστημα κλασματικής σειράς παρουσιάζει μηδενικό σφάλμα σταθερής κατάστασης εάν  $a > 0$ , το γεγονός ότι είναι  $a < 1$  κάνει την έξοδο να συγκλίνει στην τελική της τιμή πιο αργά από ό, τι στην περίπτωση ενός ελεγκτή ακέραιας τάξης [11].

Επομένως, για τη γενική περίπτωση ενός κλασματικού ελεγκτή το πρόβλημα σχεδιασμού βασίζεται στην επίλυση του συστήματος των πέντε μη γραμμικών εξισώσεων (δίνονται από τις αντίστοιχες προδιαγραφές σχεδιασμού) και πέντε άγνωστες παραμέτρους  $K_p$ ,  $K_d$ ,  $K_i$ ,  $\lambda$ ,  $\mu$ . Ωστόσο, η πολυπλοκότητα αυτού του συνόλου μη γραμμικών εξισώσεων είναι πολύ σημαντική, ειδικά όταν εισάγονται κλασματικές τάξεις της μεταβλητής Laplace,  $s$ , και η εύρεση της λύσης δεν είναι απλή. Επομένως, για την επιβεβαίωση των αποτελεσμάτων που υπολογίζουμε κάνοντας πράξεις, χρησιμοποιήθηκε το MATLAB optimization toolbox. Η συνάρτηση που χρησιμοποιήθηκε ονομάζεται *fpid\_optim* [13]. Έτσι, λοιπόν, η αντίστοιχη συνάρτηση μεταφοράς που βρήκαμε και με τους δύο τρόπους είναι:

$$G_c(s) = 0.3 + 90.7s^{-0.478} + 0.0188s^{0.888} \quad (4.12)$$

Επομένως, καταλλήγουμε στις εξισώσεις:

$$\begin{aligned} K_p &= \frac{Rz}{Rx} = 0.3 \\ K_i &= \left( \frac{Rz}{Ry Rk} \right) \left( \frac{1}{Cv} \right) = 90.7 \\ K_d &= \left( \frac{Rz R\lambda}{Rx} \right) (C\mu) = 0.0188 \\ \lambda &= 0.478 \\ \mu &= 0.888 \end{aligned} \quad (4.13)$$

Στοιχείο	$C_v = 3.308 \text{ nFarad/sec}^{0.478}$	$C_\mu = 62.7 \text{ nFarad/sec}^{0.888}$
$R_p$	330.64 MΩ	74.37 MΩ
$R_1$	188.38 MΩ	13.35 MΩ
$R_2$	68.37 MΩ	2.03 MΩ
$R_3$	24.81 MΩ	309.05 kΩ
$R_4$	9 MΩ	47.03 kΩ
$R_5$	3.27 MΩ	7.16 kΩ
$C_p$	4.99 pF	17.2 nF
$C_1$	844.85 pF	11.92 nF
$C_2$	279.33 pF	9.4 nF
$C_3$	92.35 pF	7.42 nF
$C_4$	30.54 pF	5.85 nF
$C_5$	10.1 pF	4.61 nF

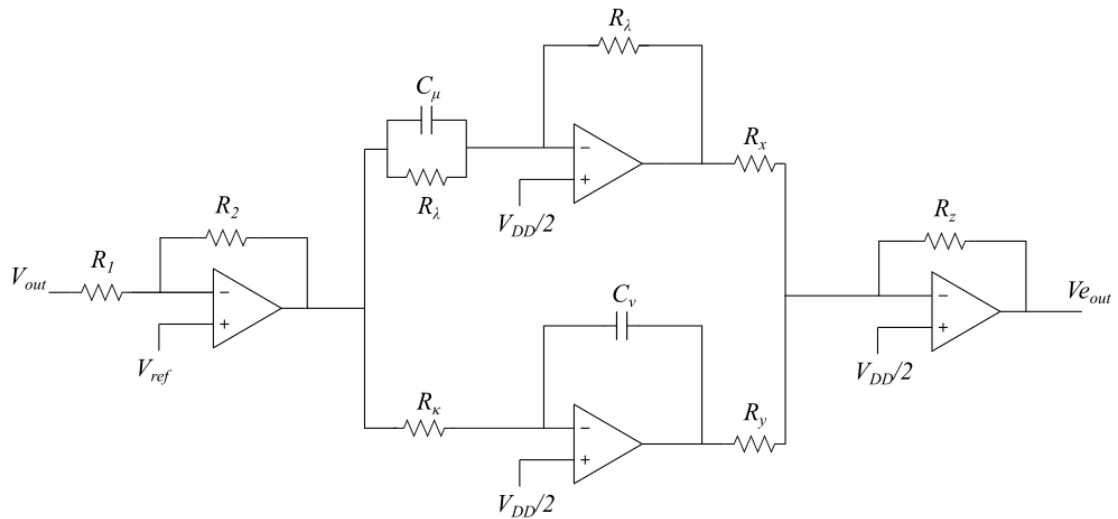
Πίνακας 4.1: Τιμές R και C των κλασματικών πυκνωτών

Οι τιμές των υπόλοιπων αντιστάσεων είναι:

Στοιχείο	Τιμή
$R_z$	30 kΩ
$R_x$	100 kΩ
$R_y$	100 kΩ
$R_\kappa$	1 MΩ
$R_\lambda$	1 MΩ

Πίνακας 4.2: Τιμές των αντιστάσεων R του κυκλώματος ελεγκτή FO-PID

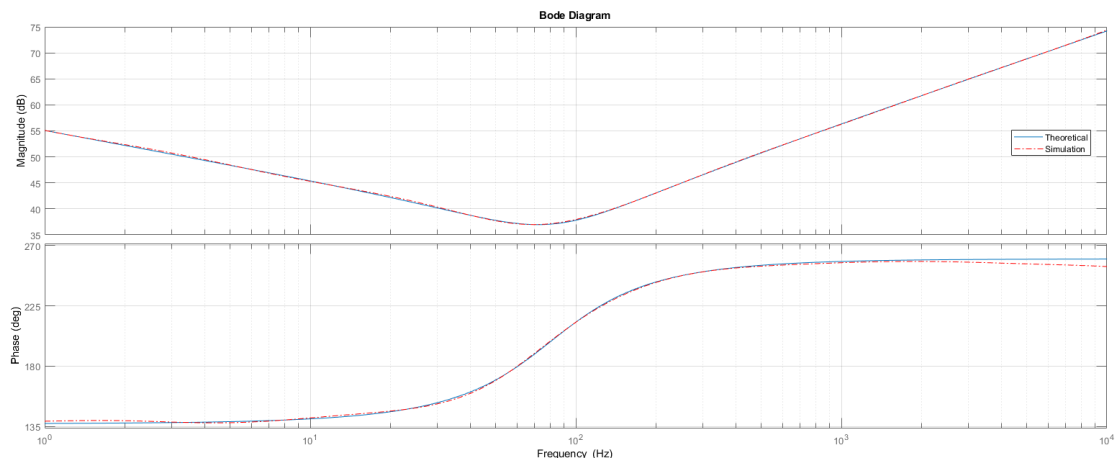
Για την σύγκριση της εξόδου με το σήμα  $V_{ref}$ , βάζουμε επιπλέον έναν ακόμα ενισχυτή με κέρδος 15, οπότε η τελική συνδεσμολογία είναι:



Σχήμα 4.4: Πλήρες κύκλωμα ελεγκτή FO-PID

Οι τιμές των R1 και R2 1 MΩ και 15 MΩ αντίστοιχα.

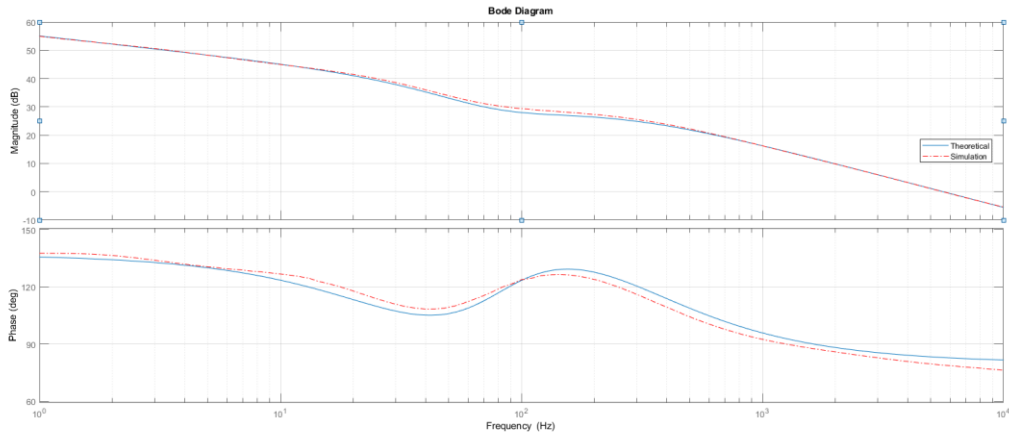
Στη συνέχεια φαίνεται το bode diagram του ελεγκτή αυτού που προσομοιώθηκε σε Matlab και Cadence:



Σχήμα 4.5: Bode Diagram της συνάρτησης μεταφοράς του ελεγκτή FO-PID

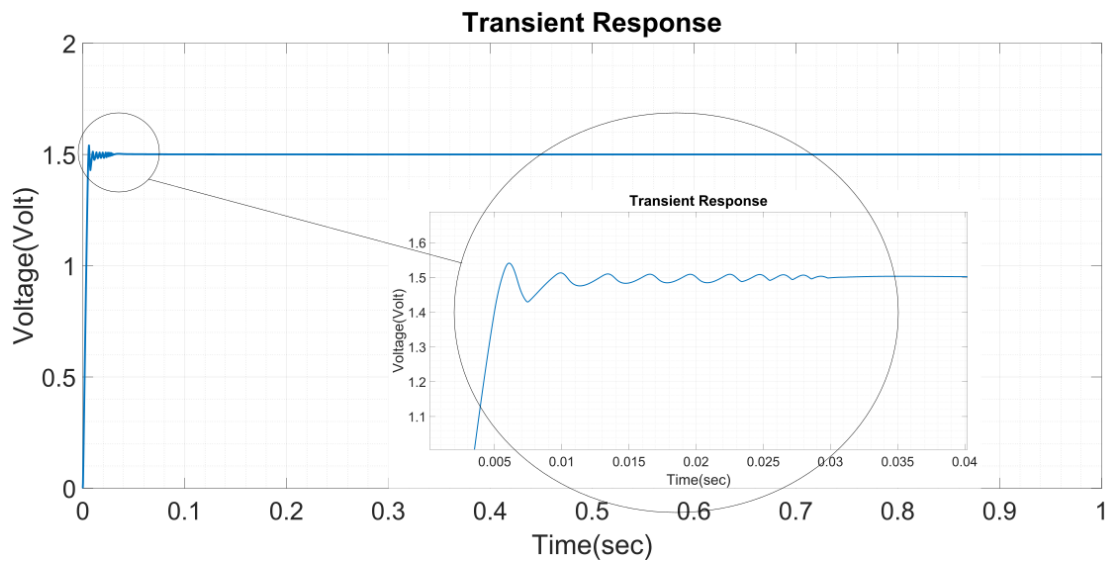
### 4.3 Αποτελέσματα με εφαρμογή του ελεγκτή FO-PID

Το bode diagram ανοιχτού βρόγχου του πλήρους κυκλώματος, όπου στην θέση του ελεγκτή έχουμε τον ελεγκτή FO-PID, που προσομοιώθηκε σε Matlab και Cadence φαίνεται παρακάτω:



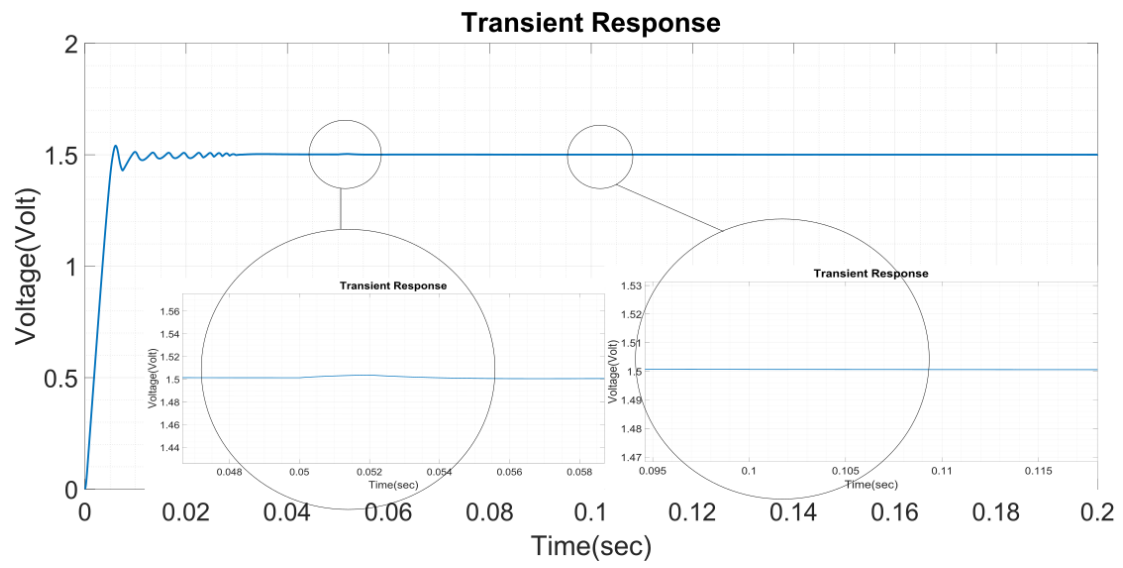
Σχήμα 4.6: Bode Diagram της συνάρτησης μεταφοράς ανοιχτού βρόχου  $T(s)$  με εφαρμογή του ελεγκτή FO-PID

Επιλέγοντας το κυκλωμά μας να καταλήξει σε τελική τιμή την μέση της τροφοδοσίας, η οποία είναι τα 1.5 V, παίρνουμε:



Σχήμα 4.7: Έξοδος του μετατροπέα με επιθυμητή τελική τιμή τα 1.5 V

Τέλος, εφαρμόζοντας μετά από 50 ms, 20% αύξηση στην τροφοδοσία και μετά από 100 ms, 20% αύξηση στο φορτίο, παίρνουμε:



Σχήμα 4.8: Επίδραση διαταραχής της τροφοδοσίας και του φορτίου στην έξοδο

# 5

## Επίλογος

Στο σημείο αυτό, με την επίτευξη της θεωρητικής υλοποίησης των δύο μεθόδων ελέγχου που παρουσιάστηκαν στα προηγούμενα Κεφάλαια, ολοκληρώνεται η παρούσα διπλωματική εργασία.

### 5.1 Συμπεράσματα

Η σχεδίαση των ελεγκτών που προτάθηκαν υλοποιήθηκε επιτυχώς, με τις transient αναλύσεις των πλήρη κυκλωμάτων να δείχνουν τις διαφορές ως προς μεγαλύτερη ακρίβεια, σταθερότητα και μικρότερη διακύμανση τάσης της εξόδου του μετατροπέα dc-dc υποβιβασμού.

### 5.2 Μελλοντικά σχέδια και βελτιώσεις

Πρωταρχικός στόχος για το μέλλον, είναι η βελτιστοποίηση των δύο ελεγκτών. Ο ελεγκτής Type III PID είναι πιο απλός στη σχεδίαση από τον ελεγκτή FO-PID, διότι έχει τρεις βαθμούς ελευθερίας ενώ ο FO-PID έχει πέντε. Επομένως, ο ελεγκτής FO-PID έχει πολλά περιθώρια βελτίωσης ως προς την εύρεση μεταβλητών που θα δίνουν αρκετά καλύτερα αποτελέσματα από έναν αντίστοιχα καλά σχεδιασμένο ελεγκτή Type III PID. Επιπλέον σκοπός είναι η πραγματική υλοποίηση του κυκλώματος σε IC. Η εξαγωγή layout αποτελεί ένα από τα σχέδια, μαζί με τη διεξαγωγή των απαραίτητων test και προσομοιώσεων που απαιτεί ένα τέτοιο εγχείρημα. Πιο συγκεκριμένα, θέματα προς περαιτέρω βελτίωση και έρευνα αποτελούν τα εξής:

1. Εύρεση βέλτιστων μεταβλητών και για τους δύο τρόπους ελέγχου, έτσι ώστε να αναδειχθούν οι διαφορές τους
2. Αύξηση της διακοπτικής συχνότητας όπως και μεταβολή της τροφοδοσίας
3. Μείωση του overshoot στην έξοδο
4. Μείωση της κατανάλωσης ισχύος.
5. Αύξηση του ρεύματος φορτίου.
6. Βελτίωση των switches ώστε να είναι πιο κοντά σε ιδανικά.
7. Βελτίωση του op-amp και του comparator.



# 6

## Βιβλιογραφία

- [1] Lee, Cheung Fai, and Philip KT Mok. "A monolithic current-mode CMOS DC-DC converter with on-chip current-sensing technique." *IEEE journal of solid-state circuits* 39.1 (2004): 3-14
- [2] Erickson, Robert W., and Dragan Maksimovic. "Fundamentals of power electronics." Springer Science & Business Media, 2007.
- [3] Σιάνου, Αντωνία. "Σχεδίαση ελέγχου dc/dc μεατροπέα αμφίδρομης ροής ισχύος για μικρά αυτόνομα ηλεκτρικά συστήματα με συσσωρευτές." (2016).
- [4] Sudharshan, K. M., et al. "Design and Simulation of DC-DC Buck Converter using Cadence Tool." *2018 3rd IEEE International Conference on Recent Trends in Electronics, Information & Communication Technology (RTEICT)*. IEEE, 2018.
- [5] Jain, Ajith, and Director Strategic Marketing. "Synchronous vs. Aynchronous Buck Regulators." *Semtech Corp, Camarillo, CA* (2013): 1-5.
- [6] Chandran, Nivya K., and Mary P. Varghese. "PID Compensator Control Scheme of Synchronous Buck DC-DC Converter with ZVS Logic Circuit."
- [7] Liou, Wan-Rone, Mei-Ling Yeh, and Yueh Lung Kuo. "A high efficiency dual-mode buck converter IC for portable applications." *IEEE Transactions on Power Electronics* 23.2 (2008): 667-677.
- [8] Lee, S. W. "Demystifying type ii and type iii compensators using opamp and ota for dc/dc converters." *Texas Instruments Application Report* (2014).
- [9] Meeks, Daniel, and Pmp Power. "Loop stability analysis of voltage mode buck regulator with different output capacitor types—Continuous and discontinuous modes." (2008).
- [10] Gonzalez, Emmanuel A., et al. "Design of a generalized fractional-order PID controller using Operational Amplifiers." *2018 25th IEEE International Conference on Electronics, Circuits and Systems (ICECS)*. IEEE, 2018.
- [11] Monje, Concepción A., et al. *Fractional-order systems and controls: fundamentals and applications*. Springer Science & Business Media, 2010.
- [12] J.A.T. Machado. *Analysis and design of fractional-order digital control systems*. *J of Systems Analysis-Modeling-Simulation*, 1997, 27:107–122
- [13] Tepljakov, Aleksei, Eduard Petlenkov, and Juri Belikov. "FOMCOM: a MATLAB toolbox for fractional-order system identification and control." *International Journal of Microelectronics and computer science* 2.2 (2011): 51-62.
- [14] Δημέας, Ηλίας. *Design of an integrated fractional-order controller*. Diss. 2017.
- [15] Chryssis, George C. *High-frequency switching power supplies: theory and design*. McGraw-Hill, 1989.