



Εθνικό Μετσόβιο Πολυτεχνείο
Σχολή Ηλεκτρολόγων Μηχανικών & Μηχανικών Υπολογιστών
Τομέας Επικοινωνιών, Ηλεκτρονικής & Συστημάτων Πληροφορικής

Ανάλυση και Σχεδίαση ενός CMOS Chopper Πολλαπλασιαστή

Διπλωματική Εργασία
Δημήτριος Ι. Μπαξεβανάκης

Επιβλέπων Καθηγητής
Πάυλος-Πέτρος Σωτηριάδης
Αναπλ. Καθηγητής Ε.Μ.Π.

Εργαστήριο Ηλεκτρονικής
Αθήνα, Οκτώβριος 2016



Εθνικό Μετσόβιο Πολυτεχνείο
Σχολή Ηλεκτρολόγων Μηχανικών & Μηχανικών Υπολογιστών
Τομέας Επικοινωνιών, Ηλεκτρονικής & Συστημάτων Πληροφορικής

Ανάλυση και Σχεδίαση ενός CMOS Chopper Πολλαπλασιαστή

Διπλωματική Εργασία
Δημήτριος Ι. Μπαξεβανάκης

Επιβλέπων Καθηγητής
Παύλος-Πέτρος Σωτηριάδης
Αναπλ. Καθηγητής Ε.Μ.Π.

Εγκρίθηκε από την τριμελή εξεταστική επιτροπή την 26^η Οκτωβρίου 2016

.....
Παύλος-Πέτρος Σωτηριάδης Ιωάννης Παπανάνος Κιαμάλ Πεχμεστζή
Αναπλ. Καθηγητής Ε.Μ.Π. Καθηγητής Ε.Μ.Π. Καθηγητής Ε.Μ.Π.

Εργαστήριο Ηλεκτρονικής
Αθήνα, Οκτώβριος 2016

.....

Δημήτριος Ι. Μπαξεβανάκης

Διπλωματούχος Ηλεκτρολόγος Μηχανικός και Μηχανικός Υπολογιστών Ε.Μ.Π.

Copyright © Δημήτριος Ι. Μπαξεβανάκης, 2016

Με επιφύλαξη παντός δικαιώματος. All rights reserved.

Απαγορεύεται η αντιγραφή, αποθήκευση και διανομή της παρούσας εργασίας, εξ ολοκλήρου ή τμήματος αυτής, για εμπορικό σκοπό. Επιτρέπεται η ανατύπωση, αποθήκευση και διανομή για σκοπό μη κερδοσκοπικό, εκπαιδευτικής ή ερευνητικής φύσης, υπό την προϋπόθεση να αναφέρεται η πηγή προέλευσης και να διατηρείται το παρόν μήνυμα. Ερωτήματα που αφορούν τη χρήση της εργασίας για κερδοσκοπικό σκοπό πρέπει να απευθύνονται προς το συγγραφέα.

Οι απόψεις και τα συμπεράσματα που περιέχονται σε αυτό το έγγραφο εκφράζουν το συγγραφέα και δεν πρέπει να ερμηνευθεί ότι αντιπροσωπεύουν τις επίσημες θέσεις του Εθνικού Μετσόβιου Πολυτεχνείου.

Περίληψη

Στην παρούσα εργασία γίνεται ανάλυση και σχεδίαση ενός CMOS Chopper Πολλαπλασιαστή ως αυτόνομου αναλογικού block για επεξεργασία ασθενών χαμηλόσυχνων σημάτων, με ιδιαίτερη έμφαση στην επίτευξη χαμηλού θορύβου εξόδου. Η αρχή λειτουργίας του στηρίζεται στη σταθεροποίηση chopper και στο MOS Translinear Principle, ενώ η υλοποίησή του θα πραγματοποιηθεί σε αυτό το στάδιο πειραματικά μέσω του Custom IC Design Tool της Cadence® στην τεχνολογία 0.18 μm της TSMC.

Λέξεις-Κλειδιά

αναλογικός πολλαπλασιαστής, θόρυβος $1/f$, σταθεροποίηση chopper, MOS Translinear Principle

Abstract

This work presents the analysis and design of a CMOS Chopper Multiplier as an autonomous analog block for processing low-amplitude low-frequency signals, with particular emphasis on achieving low output noise. The multiplier's operation is based on chopper stabilization and the MOS Translinear Principle, while its implementation will be experimentally examined at this stage by means of the Cadence[®] Custom IC Design Tool in TSMC 0.18 μm process.

Keywords

analog multiplier, $1/f$ noise, chopper stabilization, MOS Translinear Principle

Ευχαριστίες

Η εργασία που παρουσιάζεται στις επόμενες σελίδες οφείλει κατά μεγάλο βαθμό την ύπαρξή της σε όσους αποτέλεσαν γύρω μου πόλο αλληλεπίδρασης, έμπνευσης και βοήθειας. Στους καθηγητές μου που με ώθησαν σε όλη τη μέχρι στιγμής ακαδημαϊκή μου πορεία, στους φίλους μου που μου συμπαραστάθηκαν και πέρασα μαζί τους αυτά τα όμορφα χρόνια, στην οικογένειά μου που πάντα με στήριζε και ήταν εκεί για ό,τι χρειαζόμουν. Τους ευχαριστώ από τα βάθη της καρδιάς μου.

Στην Κατερίνα,
Δημήτρης

Περιεχόμενα

1	Εισαγωγή	17
2	Θόρυβος στα CMOS ICs	19
2.1	Βασικές Πηγές Θορύβου στα CMOS ICs	19
2.1.1	Θερμικός Θόρυβος	20
2.1.2	Θόρυβος Βολής	21
2.1.3	Θόρυβος Αναλαμπής ή Θόρυβος $1/f$	22
2.1.4	Θόρυβος Ριπής	24
2.1.5	Θόρυβος Χιονοστιβάδας	25
2.2	Συνολική Εικόνα	26
3	Σταθεροποίηση Chopper	27
3.1	Chopping σε Ενισχυτές	27
3.2	Chopping σε Πολλαπλασιαστές	29
3.3	Καταπολέμηση της Αρμονικής Παραμόρφωσης	31
3.4	Παραμένον Offset	32
3.5	Υλοποίηση Διαμορφωτών Chopper σε CMOS ICs	36
4	Translinear Κυκλώματα	39
4.1	Το MOS Translinear Principle	40
4.2	Φαινόμενα 2 ^{ας} Τάξης	41
4.2.1	Διαμόρφωση Μήκους Καναλιού	41
4.2.2	Φαινόμενο Σώματος	42
4.2.3	Υποβάθμιση Κινητικότητας	43
4.2.4	Μη-Ταιριασμένα Στοιχεία	44
4.3	Τοπολογίες Translinear Βρόχων	44
4.3.1	Τοπολογία Stacked Loop	44
4.3.2	Τοπολογία Up-Down Loop	46
4.3.3	Electronically Simulated Loop	47
4.4	Υλοποίηση της Πράξης του Πολλαπλασιασμού	47

5	Αρχιτεκτονική του CCM	51
5.1	Συνολική Αρχιτεκτονική	51
5.2	Chopper Blocks	52
5.2.1	Διαμορφωτές Chopper	52
5.2.2	Γεννήτρια Μη-Αλληλοεπικαλυπτόμενων Ρολογιών	52
5.3	Διαγωγοί	53
5.3.1	Βασική Τοπολογία	54
5.3.2	Διαγωγός Χ-Εισόδου	54
5.3.3	Διαγωγός Υ-Εισόδου	55
5.4	Translinear Πολλαπλασιαστής	56
5.5	Ενισχυτής Διαντίστασης	56
5.5.1	Πλήρως-Διαφορικός Τελεστικός Ενισχυτής	57
5.5.2	Δικτυώματα CMFB	58
5.6	Κύκλωμα Πόλωσης	59
6	Θεωρητική Υλοποίηση	61
6.1	Τεχνολογία και Μεγέθη Στοιχείων	61
6.2	Προσομοίωση και Συμπεριφορά	63
7	Επίλογος	75
7.1	Συμπεράσματα	75
7.2	Μελλοντικά Σχέδια και Βελτιώσεις	75
	Βιβλιογραφία	77

Κατάλογος Σχημάτων

2.1	Πραγματικό ρεύμα επαφής $p-n$	21
2.2	PSD θερμικού θορύβου και θορύβου βολής	22
2.3	PSD θορύβου $1/f$	23
2.4	Προσεγγιστική PSD θερμικού θορύβου, θορύβου βολής και $1/f$	23
2.5	Θόρυβος ριπής	24
2.6	PSD θορύβου ριπής για μία σταθερά χρόνου	25
2.7	PSD θορύβου $1/f$ και ριπής	25
2.8	PSD συνολικού θορύβου	26
3.1	CHS σε ενισχυτές	28
3.2	CHS σε πολλαπλασιαστές	30
3.3	Φέροντα σε CHS πολλαπλασιαστών	31
3.4	Spikes στους διαμορφωτές εισόδου	33
3.5	Spikes στην έξοδο της ενισχυτικής διάταξης	34
3.6	Spikes στην έξοδο της πολλαπλασιαστικής διάταξης	35
3.7	Λογική διαμόρφωσης chopper	36
3.8	Απλός διακόπτης MOS	36
3.9	Παρασιτικές χωρητικότητες διακόπτη MOS	37
3.10	Διακόπτης MOS με dummy στοιχεία	37
3.11	Πύλη μετάδοσης με dummy στοιχεία	38
3.12	CMOS διαμορφωτής chopper	38
4.1	Translinear βρόχος NMOS στοιχείων	40
4.2	Τοπολογία τύπου stacked loop	45
4.3	Τοπολογία τύπου up-down loop	46
4.4	Electronically simulated loop	47
4.5	Translinear βρόχος τετραγωνισμού	48
4.6	Translinear κύκλωμα πολλαπλασιασμού	49
5.1	Αρχιτεκτονική του CCM	51
5.2	Διαμορφωτές chopper	52
5.3	Γεννήτρια μη-αλληλοεπικαλυπτόμενων ρολογιών	53

5.4	Αντιστροφέας	53
5.5	Πύλη NAND	53
5.6	Βασική τοπολογία διαγωγών	54
5.7	Διαγωγός x-εισόδου	55
5.8	Διαγωγός y-εισόδου	55
5.9	Translinear πολλαπλασιαστής	56
5.10	Ενισχυτής διαντίστασης	57
5.11	Πλήρως-διαφορικός τελεστικός ενισχυτής	57
5.12	Δικτυώματα CMFB συνεχούς-χρόνου	58
5.13	Κύκλωμα πόλωσης με επιλογή εκκίνησης	59
6.1	DC χαρακτηριστική εξόδου ως προς V_x	64
6.2	DC χαρακτηριστική εξόδου ως προς V_y	64
6.3	X-είσοδος	65
6.4	Φάσμα x-εισόδου	65
6.5	Y-είσοδος	65
6.6	Φάσμα y-εισόδου	66
6.7	Chopped x-είσοδος	66
6.8	Φάσμα chopped x-εισόδου	66
6.9	Chopped y-είσοδος	67
6.10	Φάσμα chopped y-εισόδου	67
6.11	Ρεύμα I_{x+} , I_{x-}	67
6.12	Φάσμα ρεύματος I_{x+} , I_{x-}	68
6.13	Ρεύμα I_{y+}	68
6.14	Φάσμα ρεύματος I_{y+}	68
6.15	Ρεύμα I_{y-}	69
6.16	Φάσμα ρεύματος I_{y-}	69
6.17	Ρεύμα εξόδου translinear πολλαπλασιαστή	69
6.18	Φάσμα ρεύματος εξόδου translinear πολλαπλασιαστή	70
6.19	Έξοδος ενισχυτή διαντίστασης	70
6.20	Φάσμα εξόδου ενισχυτή διαντίστασης	70
6.21	Έξοδος CCM	71
6.22	Φάσμα εξόδου CCM	71
6.23	Φάσμα εξόδου CCM (λεπτομέρεια)	71
6.24	Έξοδος CCM μετά τη δράση διαφορικού LPF	72
6.25	Ιδανικό γινόμενο x- και y-εισόδων	72
6.26	PSD θορύβου εξόδου CCM	73
6.27	PSD θορύβου εξόδου CCM (λεπτομέρεια)	73
6.28	PSD θορύβου εξόδου CCM χωρίς CHS	73
6.29	Σύγκριση PSD θορύβου εξόδου CCM με και χωρίς CHS	74

Κατάλογος Πινάκων

6.1	Στοιχεία τροφοδοσίας και πόλωσης	61
6.2	Μεγέθη στοιχείων για τους αντιστροφείς και τις πύλες NAND	61
6.3	Μεγέθη στοιχείων για τους διαμορφωτές chopper	62
6.4	Μεγέθη στοιχείων για το διαγωγό x-εισόδου	62
6.5	Μεγέθη στοιχείων για το διαγωγό y-εισόδου	62
6.6	Μεγέθη στοιχείων για τον translinear πολλαπλασιαστή	62
6.7	Μεγέθη στοιχείων για τον ενισχυτή διαντίστασης	63
6.8	Μεγέθη στοιχείων για το κύκλωμα πόλωσης	63
6.9	Επίδραση της CHS στο θόρυβο εξόδου του CCM	74

1

Εισαγωγή

Ακόμα και σε μία εποχή όπου η στροφή στα ψηφιακά ηλεκτρονικά ολοκληρωμένα κυκλώματα (integrated circuits – ICs) είναι εμφανής, η επεξεργασία σημάτων απαιτεί σε πληθώρα περιπτώσεων την ύπαρξη ισχυρού αναλογικού front-end. Οι αναλογικοί πολλαπλασιαστές 4 τεταρτημορίων (four-quadrant analog multipliers) εμπίπτουν σε αυτή την κατηγορία, αποτελώντας ένα εξαιρετικά χρήσιμο building block τόσο για αναλογικά όσο και για mixed-signal συστήματα. Μερικά παραδείγματα εφαρμογών στα οποία απαντάται η χρήση τους είναι σε διαμορφωτές (modulators), RMS-DC μετατροπείς, συγκριτές φάσης (phase comparators), βρόχους κλειδωμένης φάσης (phase-locked loops – PLLs), προσαρμοζόμενα φίλτρα (adaptive filters), συνθέτες συχνοτήτων (frequency synthesizers), νευρωνικά δίκτυα (neural networks), ολοκληρωμένα συστήματα ασαφούς λογικής (fuzzy-logic integrated systems) και αρκετά άλλα.

Σκοπός της παρούσας εργασίας είναι η ανάλυση και σχεδίαση ενός CMOS Chopper Πολλαπλασιαστή (CMOS Chopper Multiplier – στο εξής θα αναφέρεται ως CCM), ως αυτόνομου αναλογικού block ικανού να χρησιμοποιηθεί σε πολυπλοκότερες διατάξεις. Η φιλοσοφία σχεδίασής του στοχεύει στην αντιμετώπιση του θορύβου και των υπολοίπων μη-ιδανικών φαινομένων που εκ πρώτης όψεως αποτελούν απροσπέλαστο εμπόδιο στην επεξεργασία ασθενών σημάτων των οποίων το φασματικό περιεχόμενο κυμαίνεται σε ιδιαίτερα χαμηλές συχνότητες – ξεκινώντας από μερικά mHz ή ακόμα χαμηλότερα και φτάνοντας έως περίπου τα 10 kHz. Προς αυτή την κατεύθυνση ο εν λόγω πολλαπλασιαστής εκμεταλλεύεται την τεχνική της σταθεροποίησης chopper, η οποία θα παρουσιαστεί αναλυτικά στο ομότιτλο 3^ο Κεφάλαιο.

Για το κομμάτι του αναλογικού πολλαπλασιασμού χρησιμοποιείται ένα μη-γραμμικό κύκλωμα ως πυρήνας, η αρχή λειτουργίας του οποίου βασίζεται στο MOS Translinear (MTL) Principle. Όπως θα δούμε στο 4^ο Κεφάλαιο, το MTL Principle αποτελεί ένα ισχυρό εργαλείο σχεδίασης για την υλοποίηση μαθηματικών εκφράσεων χρησιμοποιώντας CMOS κυκλώματα.

Σε αυτό το στάδιο θα πραγματοποιηθεί η θεωρητική υλοποίηση του κυκλώματος μέσω του Custom IC Design Tool της Cadence[®] στην τεχνολογία 0.18 μm της TSMC. Στο 5^ο Κεφάλαιο θα δοθεί η πλήρης αρχιτεκτονική του CCM και στο 6^ο τα μεγέθη των στοιχείων που τον απαρτίζουν, μαζί με τα αποτελέσματα της προσομοίωσής του. Το κείμενο συνεχίζεται με το 2^ο Κεφάλαιο, όπου γίνεται αναφορά στον εγγενή θόρυβο που δυσχεραίνει τη λειτουργία των CMOS ICs.

Πρόσθετος στόχος αυτής της διπλωματικής εργασίας είναι η πραγματική υλοποίηση του CCM στο άμεσο μέλλον.

2

Θόρυβος στα CMOS ICs

Τα στοιχεία που αποτελούν τις δομικές μονάδες των κυκλωμάτων που υλοποιούμε είναι δέσμια εγγενών φαινομένων που προσθέτουν μη-ιδανικότητες στη συμπεριφορά τους. Ένα από αυτά τα φαινόμενα είναι ο ηλεκτρικός θόρυβος, η κατανόηση του οποίου είναι αναγκαία πριν από την οποιαδήποτε σχεδίαση και υλοποίηση IC. Όσον αφορά στην προέλευσή του, ο θόρυβος χωρίζεται σε δύο κατηγορίες – στον εγγενή θόρυβο (inherent noise), τον οποίο θα μελετήσουμε στο παρόν Κεφάλαιο και στο θόρυβο παρεμβολής (interference noise) [1]. Ο τελευταίος είναι το αποτέλεσμα της μη-επιθυμητής αλληλεπίδρασης μεταξύ του κυκλώματος και του εξωτερικού του περιβάλλοντος ή μεταξύ διαφορετικών υποκυκλωμάτων του. Η μορφή του μπορεί να χαρακτηρίζεται από τυχαιότητα ή και όχι, ανάλογα με την πηγή από την οποία προέρχεται. Παράδειγμα θορύβου παρεμβολής αποτελεί ο θόρυβος της τροφοδοσίας στη γείωση (50/60 Hz hum) ή η ηλεκτρομαγνητική αλληλεπίδραση μεταξύ γειτονικών αγωγών (crosstalk).

Ο θόρυβος παρεμβολής μπορεί να μειωθεί σημαντικά με προσεκτική σχεδίαση του layout της διάταξης ή και με λήψη πρόσθετων μέτρων για την καλύτερη λειτουργία της, όπως πιθανή θωράκισή της. Εν αντιθέσει, ο εγγενής θόρυβος αφορά την ίδια τη φύση των στοιχείων και τους μηχανισμούς που διέπουν τη λειτουργία τους. Έχουμε να κάνουμε με τυχαία σήματα τα οποία μπορούν μεν με συγκεκριμένους τρόπους να μειωθούν, ποτέ ωστόσο να εξαφανιστούν. Προς τη μείωσή τους μπορούν να εφαρμοστούν προσεγγισμένες σχεδιαστικές επιλογές στο κύκλωμα αυτό καθεαυτό ή χρήση τεχνικών επεξεργασίας σημάτων που έχουν αναπτυχθεί για αυτόν ακριβώς το σκοπό.

Η μελέτη του θορύβου στα ICs (αλλά και εν γένει στα ηλεκτρονικά κυκλώματα) πέρα από την εις βάθος κατανόηση που παρέχει για το φυσικό υπόβαθρο, μας δίνει άμεσες πληροφορίες για τα χαρακτηριστικά που πρέπει να πληρούν τα σήματα προς επεξεργασία, ούτως ώστε να μην έχουμε επιδείνωση της ποιότητάς τους. Τα βασικότερα από αυτά, για ένα επιθυμητό performance, είναι η ελάχιστη ισχύς και τα μέγιστα επιτρεπτά όρια φασματικού περιεχομένου.

2.1 Βασικές Πηγές Θορύβου στα CMOS ICs

Στο σημείο αυτό θα αναφερθούμε στα ξεχωριστά είδη εγγενούς θορύβου που κυριαρχούν σε CMOS κυκλώματα. Τα στοιχεία που θα μας απασχολήσουν είναι τα MOSFETs (Metal-Oxide-

Semiconductor Field-Effect Transistors) και οι ωμικές αντιστάσεις, καθώς αποτελούν τα συνήθη δομικά μέρη των ICs. Όπως ήδη αναφέραμε, τα σήματα του εγγενούς θορύβου χαρακτηρίζονται από τον τυχαίο χαρακτήρα τους και συνεπώς πρέπει να αντιμετωπιστούν ως οντότητες με τα αντίστοιχα μαθηματικά εργαλεία. Όπως και σε αρκετές περιπτώσεις ντετερμινιστικών σημάτων, επικεντρωνόμαστε σε ανάλυση στο πεδίο συχνοτήτων.

Ορίζουμε τη φασματική πυκνότητα ισχύος (power spectral density – PSD) θορύβου, $\overline{v_n^2}(f)$ ή $\overline{i_n^2}(f)$, ως την κανονικοποιημένη ισχύ που κατέχει ο θόρυβος πάνω σε bandwidth 1 Hz [1]. Οι μονάδες μέτρησής της είναι $V_{\text{rms}}^2/\text{Hz}$ ή $A_{\text{rms}}^2/\text{Hz}$, αντίστοιχα. Σαν εργαλείο η PSD αποτελεί τον τρόπο περιγραφής της συμπεριφοράς της εκάστοτε πηγής θορύβου. Στην τελική ανάλυση ωστόσο, μας απασχολεί η μέση τετραγωνική (root mean square - rms) τιμή της ισχύος του θορύβου, οι εκφράσεις της οποίας δίνονται από τις σχέσεις¹:

$$\overline{V_n^2} = \int_0^\infty \overline{v_n^2}(f) df \quad (2.1)$$

$$\overline{I_n^2} = \int_0^\infty \overline{i_n^2}(f) df \quad (2.2)$$

Οι (2.1) και (2.2) δίνουν τη συνολική rms ισχύ πάνω σε ολόκληρο το συχνοτικό φάσμα. Εφόσον το κύκλωμα που μας ενδιαφέρει αποκρίνεται λειτουργικά σε ένα συγκεκριμένο εύρος συχνοτήτων, έστω $[f_1, f_2]$, ή αν απλά θέλουμε να εξετάσουμε εκείνη την περιοχή, ο θόρυβός του προκύπτει απλά ολοκληρώνοντας για $f_1 < f < f_2$ αντί για $0 < f < \infty$ [1].

Έχοντας σαν χαρακτηριστικό συμπεριφοράς την PSD, μπορούμε να προχωρήσουμε στην καταγραφή των διαφορετικών πηγών θορύβου των στοιχείων που θα χρησιμοποιήσουμε στο CCM.

2.1.1 Θερμικός Θόρυβος

Η πρώτη πηγή θορύβου των ηλεκτρονικών στοιχείων είναι ο θερμικός θόρυβος (thermal noise) [2]. Ο θερμικός θόρυβος οφείλεται στην τυχαία θερμική κίνηση των ηλεκτρονίων και δεν επηρεάζεται από την παρουσία ή απουσία συνεχούς (dc) ρεύματος. Η θερμική κίνηση των ηλεκτρονίων εξαρτάται από την απόλυτη θερμοκρασία, T . Είναι επομένως αναμενόμενο να περιμένουμε αντίστοιχη εξάρτηση και για το θερμικό θόρυβο – πράγματι, είναι ευθέως ανάλογος της T και αποδεικνύεται ότι για την περίπτωση ενός ωμικού αντιστάτη, R , μπορεί να μοντελοποιηθεί ως πηγή θορύβου με PSD:

$$\overline{v_{tn}^2}(f) = 4kTR \quad (2.3)$$

$$\overline{i_{tn}^2}(f) = 4kT \frac{1}{R} \quad (2.4)$$

Η σταθερά k είναι η σταθερά του Boltzmann, ίση με $1.380\,648\,52 \cdot 10^{-23} \text{ JK}^{-1}$. Όπως είναι άμεσα αντιληπτό, η PSD είναι ανεξάρτητη της συχνότητας και η συνολική ισχύς του θορύβου απλά αυξάνεται γραμμικά με την αύξηση του bandwidth ενδιαφέροντος, Δf . Οποιοσδήποτε θόρυβος με φασματική συμπεριφορά ανεξάρτητη της συχνότητας, όπως εδώ, ονομάζεται λευκός θόρυβος (white

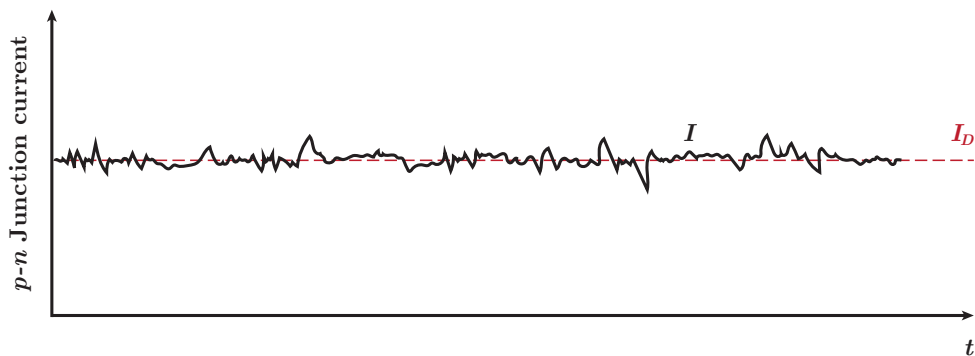
¹ Αναφερόμαστε σε μονόπλευρη (unilateral) φασματική περιγραφή.

noise) [2]. Στην πραγματικότητα, οι (2.3) και (2.4) ισχύουν ικανοποιητικά για συχνότητες μέχρι περίπου τα 100 GHz, οπότε έως και αυτό το σημείο ο θερμικός θόρυβος θεωρείται λευκός – πιο ψηλά, μειώνεται σημαντικά και τελικά η συνολική ισχύς του σε ολόκληρο το φάσμα διατηρείται πεπερασμένη.

Το πλάτος του σήματος του θερμικού θορύβου μεταβάλλεται τυχαία με την πάροδο του χρόνου και περιγράφεται στατιστικά από μία συνάρτηση πυκνότητας πιθανότητας (probability density function – PDF). Η κατανομή του πλάτους είναι κανονική (normal ή Gaussian distribution) με μέση τιμή ίση με το μηδέν, $E\langle tn \rangle = 0$ και διακύμανση $\sigma = \sqrt{4kTR\Delta f} = \sqrt{4kT \frac{1}{R} \Delta f}$.

2.1.2 Θόρυβος Βολής

Το δεύτερο είδος θορύβου που θα δούμε συναντάται σε διόδους, διπολικά τρανζίστορ και τρανζίστορ MOS και ονομάζεται θόρυβος βολής (shot noise) [2]. Η ύπαρξή του συνδέεται με την παρουσία ροής dc ρεύματος και εξηγείται από τη φύση μιας επαφής $p-n$ (και για αυτό το λόγο συναντάται στα στοιχεία που αναφέραμε). Το ρεύμα που διέρχεται διαμέσου μιας επαφής $p-n$ σε κατάσταση ορθής πόλωσης αποτελείται από τους φορείς πλειονότητας κάθε επαφής (οπές από την περιοχή p και ηλεκτρόνια από την περιοχή n) με ικανή ενέργεια για να ξεπεράσουν το δυναμικό φραγμού και μία ελάχιστη ταχύτητα προς την επαφή. Εφόσον εξαρτάται από τους παράγοντες αυτούς, κάθε διέλευση φορέα μοντελοποιείται ως ένα τυχαίο γεγονός. Άμεσο επακόλουθο αυτού είναι ότι το συνολικό ρεύμα, I , της επαφής δεν είναι σταθερό, αλλά αποτελείται από ένα μεγάλο πλήθος τυχαίων και ασυσχέτιστων μεταξύ τους παλμών ρεύματος (Σχήμα 2.1.). Το I μπορεί να θεωρηθεί ως υπέρθεση του μέσου όρου του ρεύματος επαφής, I_D , και μιας τυχαίας διακύμανσης. Η τυχαία αυτή διακύμανση είναι ο θόρυβος βολής.



Σχήμα 2.1: Πραγματικό ρεύμα επαφής $p-n$

Η PSD του ισούται με:

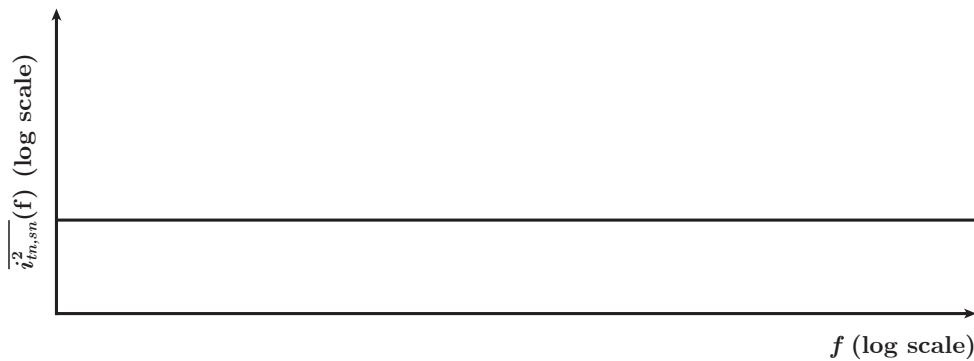
$$\overline{i_{sn}^2}(f) = 2qI_D \tag{2.5}$$

Με q υποδηλώνουμε το φορτίο του ηλεκτρονίου, $1.602\ 176\ 62 \cdot 10^{-19}$ C. Και σε αυτή την περίπτωση δεν έχουμε συχνοτική εξάρτηση της PSD, επομένως ο θόρυβος βολής είναι και αυτός λευκός. Ακόμη, σε αντιστοιχία με τα όσα αναφέραμε για το θερμικό θόρυβο, η (2.5) βρίσκεται σε ισχύ έως ότου η συχνότητα γίνει συγκρίσιμη με την ποσότητα $1/\tau$, όπου τ είναι ο χρόνος διέλευσης των

φορέων από την περιοχή απογύμνωσης της επαφής [2]. Για τα περισσότερα ηλεκτρονικά στοιχεία, αν και ποικίλει, ο τ είναι πολύ μικρός και η (2.5) διατηρεί καλά την ακρίβειά της έως την περιοχή των GHz. Σε υψηλότερες συχνότητες η PSD εξασθενεί.

Η μορφή των PSD του θερμικού θορύβου και του θορύβου βολής που περιγράφονται από τις εξισώσεις (2.3)–(2.5) αποτυπώνεται στο Σχήμα 2.2, με την αναμενόμενη επίπεδη (flat) μορφή. Δεδομένου ότι και οι δύο τύποι θορύβου παρουσιάζουν ταυτόσημη συμπεριφορά είναι αδύνατον να διακριθούν από τη στιγμή που συνυπάρχουν εντός του ίδιου κυκλώματος.

Και εδώ, η κατανομή του πλάτους του θορύβου είναι κανονική, μέσης τιμής $E\langle sn \rangle = 0$ και διακύμανσης $\sigma = \sqrt{2qI_D\Delta f}$.



Σχήμα 2.2: PSD θερμικού θορύβου και θορύβου βολής

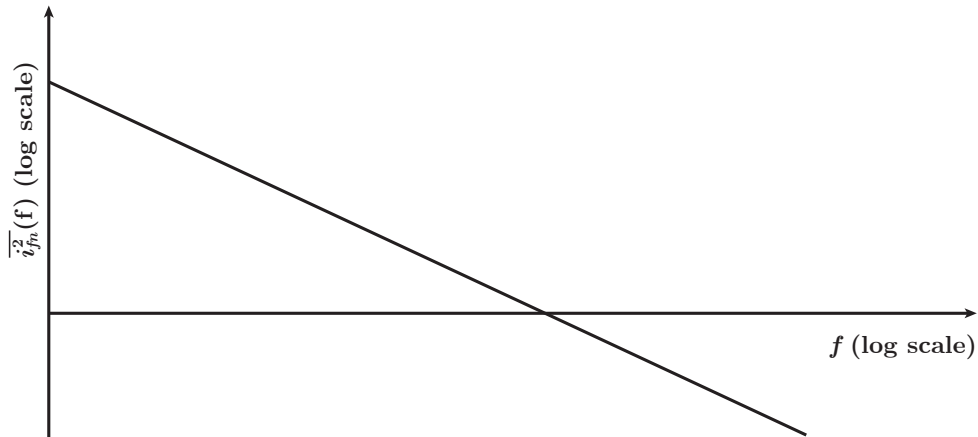
2.1.3 Θόρυβος Αναλαμπής ή Θόρυβος $1/f$

Το τρίτο και σημαντικότερο είδος θορύβου είναι ο θόρυβος αναλαμπής ή, πιο απλά, θόρυβος $1/f$ (flicker ή $1/f$ noise) [2]. Απαντάται σε όλα τα ενεργά στοιχεία, καθώς και σε μερικά παθητικά. Τα αίτια του ποικίλουν, με κυριότερο ωστόσο «παγίδες» που δημιουργούνται από προσμίξεις και κρυσταλλικές ατέλειες των πρωτογενών υλικών των στοιχείων. Αυτές εγκλωβίζουν και ελευθερώνουν φορείς με τυχαίο τρόπο, το οποίο μεταφράζεται ως γένεση θορύβου. Η ενέργειά του συγκεντρώνεται σε χαμηλές συχνότητες, γεγονός το οποίο τον καθιστά ισχυρό περιοριστικό παράγοντα για τη λειτουργία κυκλωμάτων MOS στο αντίστοιχο φασματικό εύρος.

Ο θόρυβος $1/f$ κατέχει PSD της μορφής:

$$\overline{i_{fn}^2}(f) = \frac{KI^a}{f^b} \quad (2.6)$$

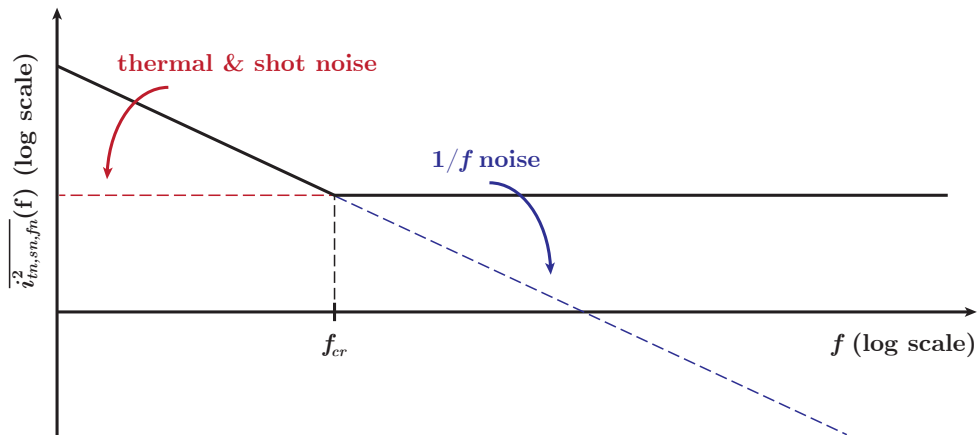
Αυτή τη φορά η PSD εξαρτάται αντιστρόφως ανάλογα από τη συχνότητα. Η σταθερά K είναι χαρακτηριστική για το εκάστοτε στοιχείο (και μάλιστα με αρκετά μεγάλη διακύμανση που οφείλεται σε πλήθος κατασκευαστικών παραγόντων), I είναι το dc ρεύμα που το διαρρέει, a σταθερά που κυμαίνεται στο εύρος τιμών 0.5 έως 2 και b σταθερά κοντά στο 1 – εξ ου και η ονομασία «θόρυβος $1/f$ », καθώς με $b \simeq 1$ ο παρονομαστής της (2.6) είναι απλά η συχνότητα. Όπως είναι εμφανές από την παραπάνω σχέση (και σε αντιστοιχία με το θόρυβο βολής), ο θόρυβος $1/f$ εξαρτάται από την παρουσία dc ρεύματος.



Σχήμα 2.3: PSD θορύβου 1/f

Η μορφή της PSD του θορύβου δίνεται σε λογαριθμικές κλίμακες στο Σχήμα 2.3 και παρουσιάζει την αναμενόμενη συμπεριφορά της (2.6), πέφτοντας με σταθερό ρυθμό 10 dB ανά δεκάδα. Ιδιαίτερο ενδιαφέρον παρουσιάζει η εικόνα που προκύπτει αν συνυπολογίσουμε την παρουσία και των τριών θορύβων που έχουμε δει έως τώρα, η οποία είναι αρκετά κοντά στην πραγματική ενός IC (Σχήμα 2.4). Προσεγγιστικά, η φασματική περιοχή χωρίζεται στα δύο: στο πρώτο τμήμα η επικρατέστερη πηγή θορύβου είναι ο 1/f, ενώ στο δεύτερο κυριαρχεί ο λευκός θόρυβος (θερμικός και βολής). Η συχνότητα η οποία αποτελεί το σημείο μετάβασης από τη μία περιοχή στην άλλη ονομάζεται συχνότητα corner (corner frequency – f_{cr}) του θορύβου 1/f και αποτελεί ένα μέτρο αναφοράς για το φασματικό εύρος στο οποίο ένα IC θα λειτουργεί ικανοποιητικά ως προς τα επίπεδα θορύβου. Η τιμή της f_{cr} μεταβάλλεται σε ένα μεγάλο εύρος τιμών, ξεκινώντας από μερικές εκατοντάδες Hz και φτάνοντας έως μερικές δεκάδες MHz, ανάλογα με την τεχνολογία και τα εκάστοτε ενεργά στοιχεία [2]. Η πρόβλεψη ή γνώση της ακριβούς τιμής της δεν είναι εύκολη χωρίς να έχει προηγηθεί κάποια πειραματική μέτρηση.

Η κατανομή πλάτους του θορύβου 1/f είναι συνήθως μη-κανονική (non-Gaussian distribution).

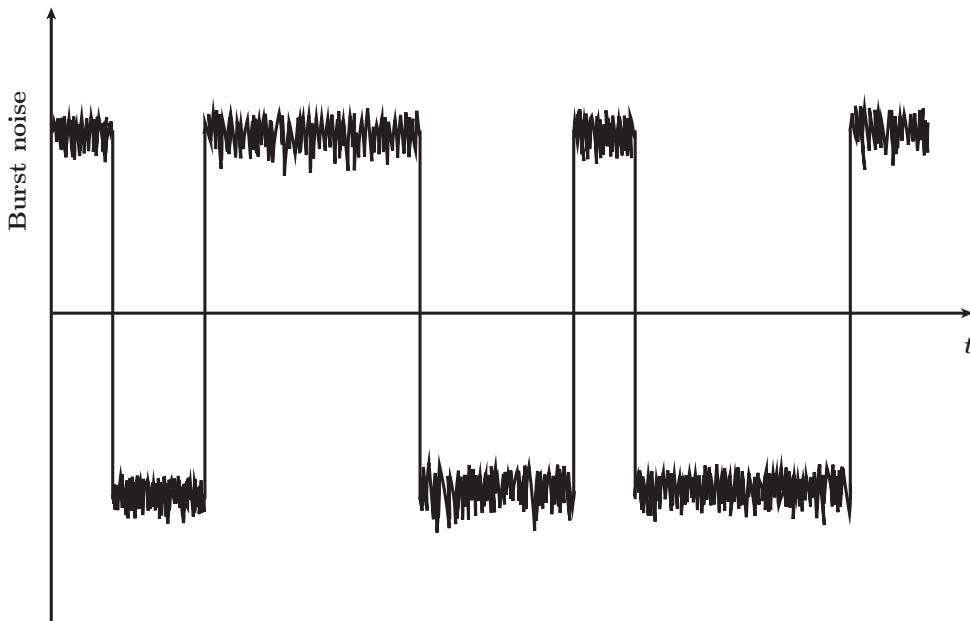


Σχήμα 2.4: Προσεγγιστική PSD θερμικού θορύβου, θορύβου βολής και 1/f

Δεδομένης της μορφής του, ο θόρυβος $1/f$ αποτελεί το βασικότερο περιοριστικό παράγοντα για την ομαλή επεξεργασία χαμηλόσυχων ασθενών σημάτων στον πολλαπλασιαστή μας.

2.1.4 Θόρυβος Ριπής

Ο αποκαλούμενος θόρυβος ριπής (burst ή popcorn noise) είναι ένας διαφορετικής φύσεως θόρυβος που απαντάται σε ICs και διακριτά τρανζίστορ [2]. Τα αίτια ύπαρξής του δεν έχουν αποσαφηνιστεί ακόμα πλήρως, αν και υπάρχει ισχυρή ένδειξη ότι σχετίζεται με την παρουσία πρόσμιξης ιόντων βαρέων μετάλλων. Το όνομά του οφείλεται στη μορφή του, η οποία αποτελείται από διακριτές στάθμες πλάτους με τυχαίες μεταβάσεις μεταξύ τους (Σχήμα 2.5).



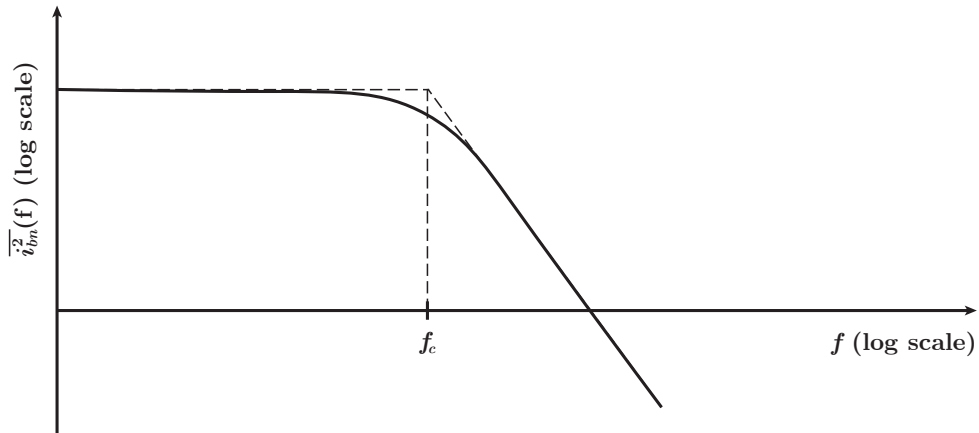
Σχήμα 2.5: Θόρυβος ριπής

Η PSD του θορύβου ριπής είναι:

$$\overline{i_{bn}^2}(f) = \frac{K'I^c}{1 + \left(\frac{f}{f_c}\right)^2} \quad (2.7)$$

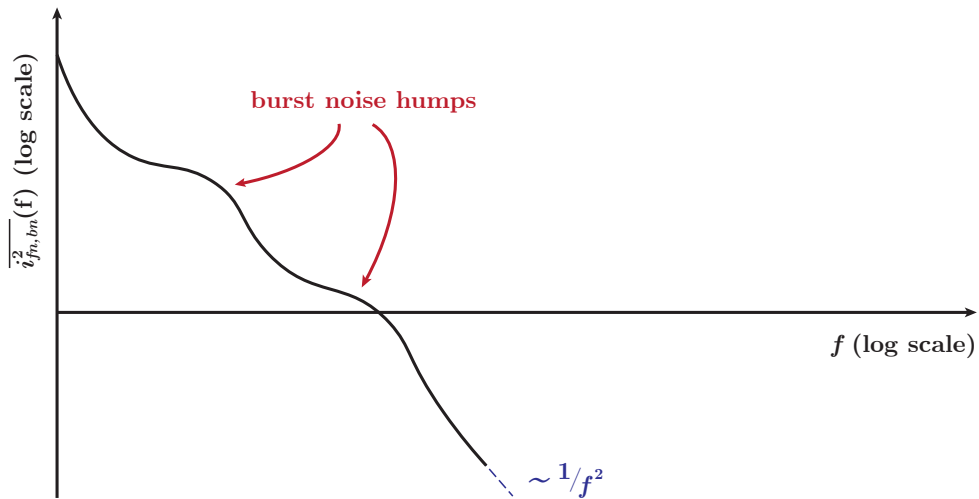
Έχουμε ξανά εξάρτηση από τη συχνότητα, αν και αυτή τη φορά πολυπλοκότερη. Η K' είναι χαρακτηριστική σταθερά του στοιχείου, I είναι το dc ρεύμα που το διαρρέει, c σταθερά που κυμαίνεται στο εύρος τιμών 0.5 έως 2 και, τέλος, f_c χαρακτηριστική τιμή συχνότητας για μία δεδομένη συμπεριφορά θορύβου – ο θόρυβος ριπής συνήθως παρουσιάζει διάφορες σταθερές χρόνου, γεγονός το οποίο γεννά περισσότερα του ενός σημεία καμπής στη συνολική PSD [2]. Για $f \gg f_c$, η PSD πέφτει με ρυθμό ανάλογο του $1/f^2$, επιδεικνύοντας τη συμπεριφορά του Σχήματος 2.6. Ομοίως με το θόρυβο $1/f$, το πλάτος του θορύβου ριπής ακολουθεί μη-κανονική κατανομή και έχει άμεσο συσχετισμό με την παρουσία ρεύματος.

Ο θόρυβος ριπής είναι και αυτός χαμηλόσυχνος θόρυβος, επομένως συνυπάρχει με το θόρυβο



Σχήμα 2.6: PSD θορύβου ριπής για μία σταθερά χρόνου

$1/f$. Ο συνδυασμός των δύο δίνει σαν αποτέλεσμα μία φασματική πυκνότητα ισχύος η οποία μειώνεται με την αύξηση της συχνότητας κατά πολύπλοκο τρόπο, εμφανίζοντας πολλαπλά σημεία καμψής (Σχήμα 2.7). Στις περισσότερες περιπτώσεις ο θόρυβος $1/f$ υπερिशύει του θορύβου ριπής, με την παράλειψη του τελευταίου να μην εισάγει ουσιαστικό σφάλμα στην όλη ανάλυση (αν και φυσικά σημαντικό ρόλο παίζει η εκάστοτε τεχνολογία και οι τιμές που λαμβάνουν οι K και K'). Ωστόσο, δεδομένου ότι και οι δύο θόρυβοι συγκεντρώνουν την ενέργειά τους σε χαμηλές συχνότητες, η καθαρή διάκρισή τους δεν μας δίνει κάποιο ιδιαίτερο εφόδιο. Τους αντιμετωπίζουμε ως ενιαία οντότητα.



Σχήμα 2.7: PSD θορύβου $1/f$ και ριπής

2.1.5 Θόρυβος Χιονοστιβάδας

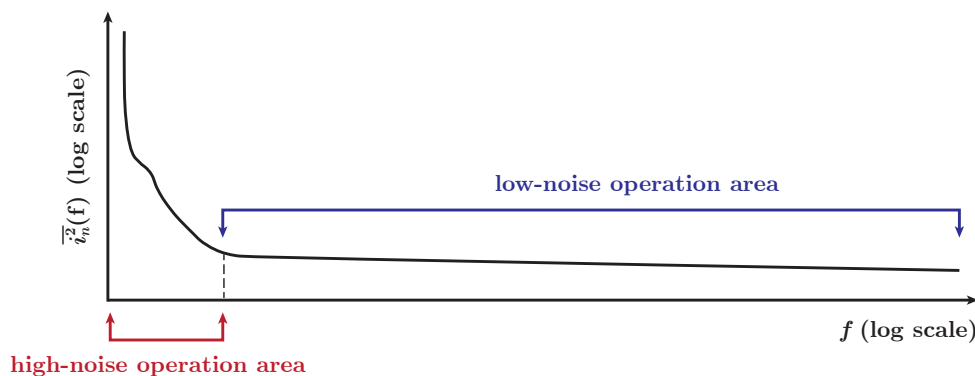
Κλείνουμε με το θόρυβο χιονοστιβάδας (avalanche noise) [2]. Ο θόρυβος αυτός προκαλείται από τη διάσπαση χιονοστιβάδας ή διάσπαση Zener (avalanche ή Zener breakdown) σε μία ανάστροφα πολωμένη επαφή $p-n$. Ο μηχανισμός της από αλυσιδωτές συγκρούσεις φορέων είναι συσσωρευτικός,

με αποτέλεσμα την παραγωγή τυχαίων σειρών από ισχυρές ριπές ρεύματος.

Σαν θόρυβος προσεγγιστικά μπορεί να θεωρηθεί λευκός, αλλά με μη-κανονική κατανομή πλάτους, ενώ είναι σημαντικά ισχυρότερος από το θερμικό θόρυβο και το θόρυβο βολής. Αν και από αυτή την πρόταση φαίνεται ότι ο θόρυβος χιονοστιβάδας αποτελεί έναν εκ των βασικών παραγόντων ανησυχίας, η ύπαρξή του υπό φυσιολογικές συνθήκες λειτουργίας προϋποθέτει την ύπαρξη διόδων Zener στο κύκλωμα, από τα χαρακτηριστικά των οποίων (δομή και ομοιομορφία του κρυσταλλικού πυριτίου) εξαρτάται και η έντασή του [2]. Για το λόγο αυτό, αποφεύγεται η χρήση τους σε διατάξεις χαμηλού θορύβου και ο θόρυβος χιονοστιβάδας δεν θα μας απασχολήσει περαιτέρω.

2.2 Συνολική Εικόνα

Έχοντας εξετάσει τις εγγενείς πηγές θορύβου στα ICs, μπορούμε να συνδυάσουμε τα αποτελέσματα των όσων προηγήθηκαν για να πάρουμε την πραγματική συμπεριφορά του συνολικού θορύβου μέσω της PSD του Σχήματος 2.8:



Σχήμα 2.8: PSD συνολικού θορύβου

Η εικόνα είναι αρκετά παρόμοια με την απλοποιημένη του Σχήματος 2.4 – παρατηρούμε μία σχεδόν επίπεδη ζώνη που ευνοεί τη λειτουργία του κυκλώματος και μία πρακτικά απαγορευτική, στις χαμηλές συχνότητες. Φυσικά, αυτό δεν αποτελεί πηγή προβληματισμού εάν η διάταξη προορίζεται για επεξεργασία ασθενών υψίσυχνων σημάτων. Εάν ωστόσο αντιμετωπίζουμε ασθενή χαμηλόσυχνα σήματα, καλούμαστε να βρούμε μία ικανοποιητική λύση αντιμετώπισης. Ιδανικά θα θέλαμε να εξαλείψουμε το τμήμα ισχυρού θορύβου της παραπάνω καμπύλης, κάτι το οποίο δεν δύναται να συμβεί. Μία άλλη ιδέα θα ήταν με κάποιο τρόπο να οδηγήσουμε τη λειτουργία του κυκλώματος σε υψηλότερες συχνότητες, εκεί όπου τα επίπεδα θορύβου είναι χαμηλά. Όπως θα δούμε αμέσως, αυτή η επιλογή είναι εφικτή μέσω της σταθεροποίησης chopper.

3

Σταθεροποίηση Chopper

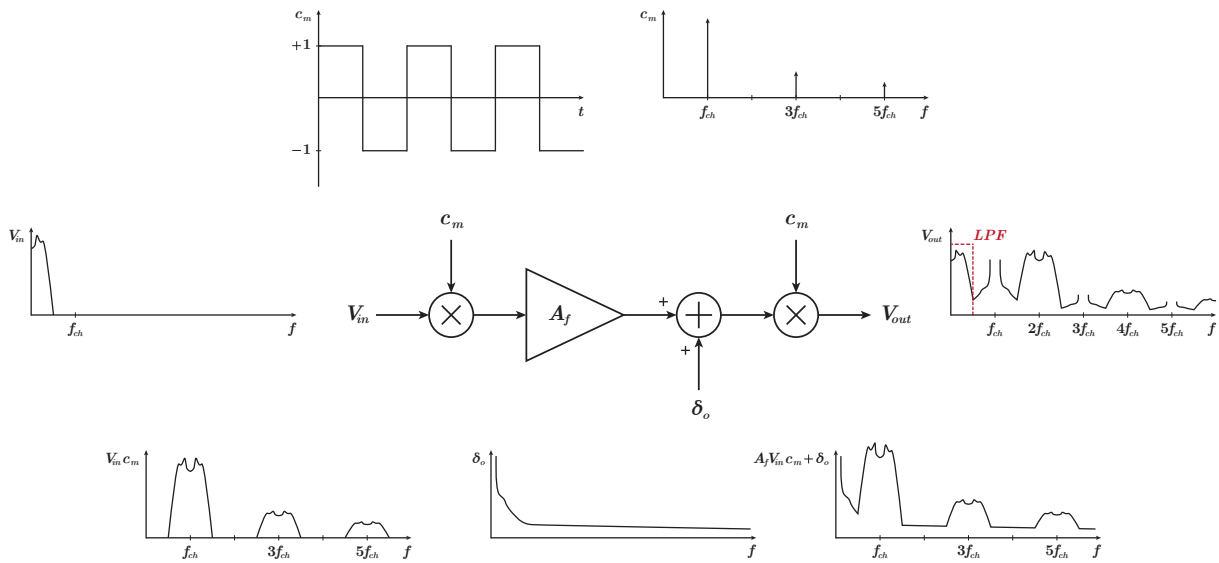
Ο όρος σταθεροποίηση chopper (chopper stabilization – CHS) ή chopping αναφέρεται σε ένα συγκεκριμένο είδος τεχνικής για την εξάλειψη και καταπίεση θορύβου χαμηλών συχνοτήτων [3], η οποία θα αποτελέσει τη βασική αρχή σχεδίασης του πολλαπλασιαστή της παρούσας εργασίας. Όπως ήδη είδαμε, ο εγγενής θόρυβος των ηλεκτρονικών στοιχείων στις χαμηλές συχνότητες είναι αρκετά ισχυρός και μπορεί να γίνει συγκρίσιμος ή και ισχυρότερος των σημάτων που καλούμαστε να επεξεργαστούμε, με τις δυσμενείς επιπτώσεις που κάτι τέτοιο συνεπάγεται. Είναι συνεπώς αναγκαστική η καίρια αντιμετώπισή του.

Προς αυτή την κατεύθυνση υπάρχουν και άλλες διαθέσιμες τεχνικές, όπως το autozeroing (AZ) ή το correlated double sampling (CDS). Η βασική διαφορά που ξεχωρίζει τη σταθεροποίηση chopper από αυτές είναι η φύση της – η ίδια είναι πρακτικά τεχνική διαμόρφωσης (modulation technique) ενώ οι προαναφερθείσες είναι τεχνικές δειγματοληψίας (sampling techniques), γεγονός το οποίο γίνεται εμφανές και από το αποτέλεσμα που έχει η κάθε μία στο θόρυβο πάνω στον οποίο επενεργεί. Αν και η χρησιμοποίηση της CHS ταυτόχρονα με AZ ή CDS δεν αποτελεί σπάνιο φαινόμενο (ούτως ώστε να εκμεταλλευτούν τα πλεονεκτήματά της κάθε τεχνικής), θα χρησιμοποιήσουμε μόνο chopping στο CCM.

3.1 Chopping σε Ενισχυτές

Μία από τις σημαντικότερες και πιο συχνές εφαρμογές της τεχνικής συναντάται σε τελεστικούς ενισχυτές (operational amplifiers – opamps). Αποτελούμενοι στη συντριπτική πλειοψηφία των στοιχείων τους από τρανζίστορ, η συμπεριφορά τους από άποψη θορύβου είναι όμοια με αυτή του Σχήματος 2.8. Η όλη λογική της CHS έγκειται στο να μεταφέρουμε το σήμα εισόδου σε υψηλότερη συχνότητα μέσω διαμόρφωσης και η όλη επεξεργασία του να γίνει εκεί (όπου ο θόρυβος παραμένει σε χαμηλά επίπεδα), ενώ στην έξοδο με νέα διαμόρφωση να επιστρέψουμε στο baseband [3]. Η διαδικασία απεικονίζεται στο Σχήμα 3.1.

Στην περίπτωση που εξετάζουμε το φέρον σήμα, c_m , είναι τετραγωνική κυματοσειρά πλάτους ± 1 , duty cycle 50% και συχνότητας f_{ch} , η οποία καλείται συχνότητα chopping. Το φάσμα του αποτελείται συνεπώς από κρουστικές (diracs) στις περιττές αρμονικές της f_{ch} , ενώ η dc συνιστώσα



Σχήμα 3.1: CHS σε ενισχυτές

του είναι (ιδανικά) μηδενική. Αυτή η μορφή του c_m κάνει την υλοποίησή του άμεση σε CMOS ICs μέσω της χρήσης διακοπτών MOS σε δύο κλάδους, όπου η κάθε διαδρομή αναπαριστά την εναλλαγή προσήμου του φέροντος. Περισσότερα επί αυτού του θέματος θα δοθούν παρακάτω.

Η έξοδος της διάταξης που περιγράφουμε ισούται με:

$$\begin{aligned} V_{out} &= (A_f V_{in} c_m + \delta_o) c_m \\ &= A_f V_{in} + \delta_o c_m \end{aligned} \quad (3.1)$$

καθώς με την επιλογή που έχουμε κάνει για το φέρον ισχύει $c_m c_m = 1$. Επιλέγοντας τη f_{ch} τουλάχιστον ίση με το διπλάσιο της υψηλότερης φασματικής συνιστώσας του σήματος εισόδου, V_{in} , που θα καλεστούμε να επεξεργαστούμε ώστε να αποφευχθεί πιθανό aliasing, αντίγραφο του φάσματος του V_{in} δημιουργούνται στις θέσεις των κρουστικών του φέροντος, δίνοντας το διαμορφωμένο σήμα $V_{in} c_m$ που οδηγείται στον ενισχυτή και ενισχύεται επί A_f . Στην έξοδο αθροίζεται με τις μοντελοποιημένες μη-ιδανικότητες του ενισχυτή (δ_o , offset και θόρυβος) και πολλαπλασιάζεται εκ νέου με το φέρον, διαχωρίζοντας την πληροφορία, η οποία επαναφέρεται συχνοτικά στο baseband, από τον ανεπιθύμητο θόρυβο που μεταφέρεται πλέον σε υψηλότερες συχνότητες (περιττές αρμονικές της f_{ch}), αφήνοντας την έξοδο του ενισχυτή χωρίς offset και χαμηλόσυχο θόρυβο. Τελικά, με τη χρήση ενός βαθυπερατού φίλτρου (low-pass filter – LPF) απορρίπτουμε τα υπολειπόμενα παράγωγα που προκύπτουν από τη δεύτερη διαμόρφωση.

Στην παραπάνω περιγραφή έχουμε σιωπηλά υποθέσει ότι ο ενισχυτής κέρδους A_f συμπεριφέρεται ιδανικά, παρουσιάζοντας μηδενική καθυστέρηση (delay) και διαθέτοντας άπειρο bandwidth. Φυσικά, οι δύο αυτές υποθέσεις δεν ισχύουν στην πραγματικότητα. Για την πρώτη μη-ιδανικότητα στην συμπεριφορά του, η πιο απλή λύση αντιμετώπισης είναι τα δύο φέροντα να μην είναι σε φάση, εισάγοντας στο φέρον της εξόδου καθυστέρηση ίση με αυτή που προκαλεί ο ενισχυτής. Τότε, η

έξοδος αποδιαμορφώνεται σε φάση με το αρχικά διαμορφωμένο σήμα, ενώ το κέρδος της διάταξης διατηρείται στο μέγιστο δυνατό ¹ [3]. Όσον αφορά στο bandwidth του ενισχυτή, είναι άμεσα αντιληπτό ότι εφόσον είναι πεπερασμένο θα υπάρχει αρμονική παραμόρφωση (harmonic distortion) στην ενίσχυση του διαμορφωμένου σήματος, η οποία δυσχεραίνεται λόγω της δεύτερης διαμόρφωσης που ακολουθεί. Πλέον θα έχουμε αντίγραφα πληροφορίας και στις άρτιες αρμονικές της f_{ch} , γεγονός που μας αναγκάζει να χρησιμοποιήσουμε ένα ιδανικότερο LPF.

Μέχρι στιγμής ο μοναδικός περιορισμός στην εκλογή της f_{ch} που έχουμε αναφέρει είναι να έχει τιμή τουλάχιστον διπλάσια από τη μέγιστη συχνότητα που μπορεί να παρουσιάσει το εύρος σημάτων εισόδου, ενώ περαιτέρω αύξησή της βοηθά στον καλύτερο διαχωρισμό του θορύβου. Το πεπερασμένο bandwidth του ενισχυτή δίνει ένα άνω όριο για τη f_{ch} , καθώς θα πρέπει να κυμαίνεται εντός ενός διαστήματος που θα αποδίδει ικανοποιητική και πιστή λειτουργία στη διάταξη. Αποδεικνύεται ότι ο εναπομένον θόρυβος στο baseband μετά τη CHS ισούται με [3]:

$$\overline{n_{baseband}^2}(f) \simeq \overline{n_{wn}^2} \left(1 + 0.8525 \frac{f_{cr}}{f_{ch}} \right) \quad (3.2)$$

όπου $\overline{n_{wn}^2}$ είναι η συνολική PSD του λευκού θορύβου της δ_o με αναφορά στην είσοδο. Συνεπώς, ο θόρυβος στο συχνοτικό εύρος ενδιαφέροντος μετά την CHS είναι πρακτικά λευκός. Μία καλή επιλογή για τη f_{ch} είναι να ισούται με τη συχνότητα corner, f_{cr} , που είδαμε στην Παράγραφο 2.1.3, εφόσον αυτή βρίσκεται υψηλότερα από το μέγιστο φασματικό περιεχόμενο εισόδου. Αν και δεν είναι πάντα γνωστή εκ των προτέρων, είναι δυνατή μία εκτίμησή της δεδομένης της τεχνολογίας που χρησιμοποιείται και έπειτα μία βελτιστοποίηση της τιμής της f_{ch} μέσω πειραματικών μετρήσεων.

3.2 Chopping σε Πολλαπλασιαστές

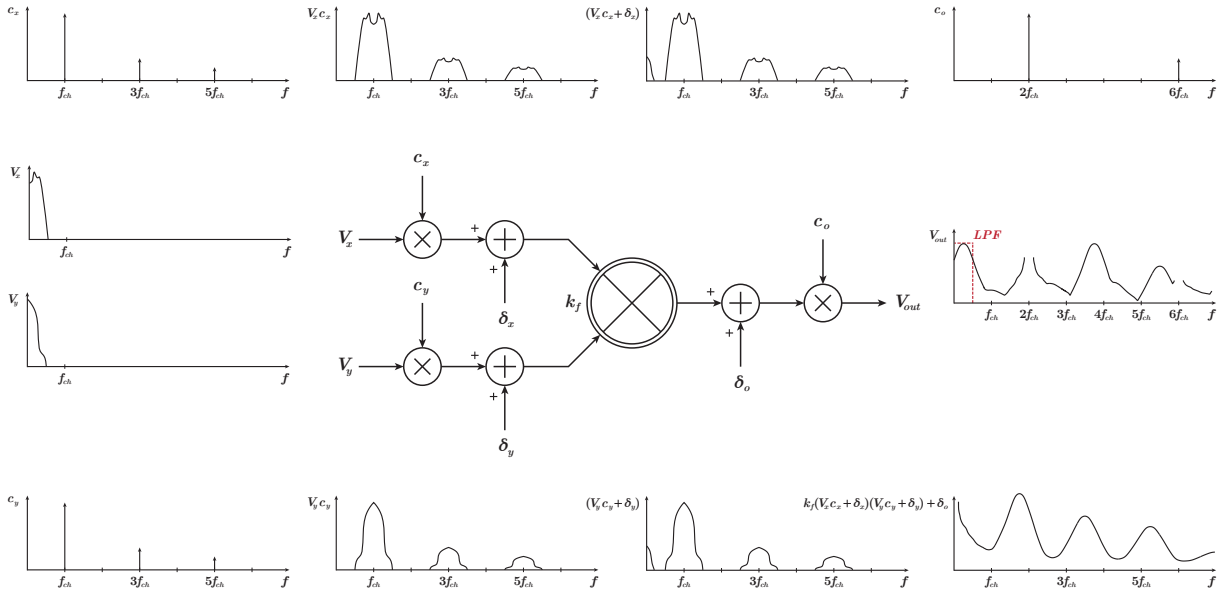
Η CHS μπορεί να εφαρμοστεί επιτυχώς και σε πολλαπλασιαστές, με την όλη διαδικασία να απαιτεί περισσότερη προσοχή λόγω της πολυπλοκότερης φύσης που παρουσιάζει η πράξη του πολλαπλασιασμού δύο αναλογικών σημάτων [4]. Η συνολική εικόνα δίνεται στο Σχήμα 3.2.

Στην περίπτωση του αναλογικού πολλαπλασιαστή, η μοντελοποίηση του offset και του θορύβου γίνεται μέσω τριών ξεχωριστών σημάτων, των δ_x , δ_y και δ_o , στα σημεία που απεικονίζονται [5]. Τα φέροντα c_x και c_y διαμορφώνουν τα σήματα εισόδου V_x και V_y , αντίστοιχα, ενώ το c_o αποδιαμορφώνει το γινόμενο στην έξοδο. Θεωρώντας πολλαπλασιαστική σταθερά k_f , η έξοδος εδώ ισούται με:

$$\begin{aligned} V_{out} &= (k_f(V_x c_x + \delta_x)(V_y c_y + \delta_y) + \delta_o) c_o \\ &= k_f V_x V_y c_x c_y c_o + k_f V_x \delta_y c_x c_o + k_f V_y \delta_x c_y c_o + k_f \delta_x \delta_y c_o + \delta_o c_o \end{aligned} \quad (3.3)$$

Από τη μορφή της (3.3) είναι εμφανές ότι για να ανακτήσουμε το επιθυμητό $k_f V_x V_y$ το γινόμενο $c_x c_y c_o$ πρέπει να ισούται με 1. Παράλληλα, τα γινόμενα $c_x c_o$, $c_y c_o$ και το φέρον c_o πρέπει να είναι συχνοτικά μακριά από το baseband. Έχοντας αυτούς τους περιορισμούς υπόψιν, για τις εισόδους

¹Η συγκεκριμένη υπόθεση μπορεί εύκολα να αποδειχτεί θεωρώντας την περίπτωση όπου η V_{in} είναι dc σήμα και ο ενισχυτής έχει άπειρο bandwidth αλλά παρουσιάζει σταθερή καθυστέρηση ίση με $T_{ch}/4$.



Σχήμα 3.2: CHS σε πολλαπλασιαστές

μπορούμε να χρησιμοποιήσουμε όπως και στην περίπτωση της CHS σε ενισχυτές δύο τετραγωνικές κυματοσειρές πλάτους ± 1 , duty cycle 50% και συχνότητας f_{ch} , οι οποίες όμως θα έχουν διαφορά φάσης 90° (quadrature square-waves) και για την έξοδο το γινόμενο αυτών, το οποίο έχει όμοια υπόλοιπα χαρακτηριστικά και συχνότητα $2f_{ch}$. Τα εν λόγω σήματα διαγράφονται στο Σχήμα 3.3.

Βάσει αυτών, είναι εύκολο να δειχτεί ότι τα φέροντα ικανοποιούν και τις σχέσεις:

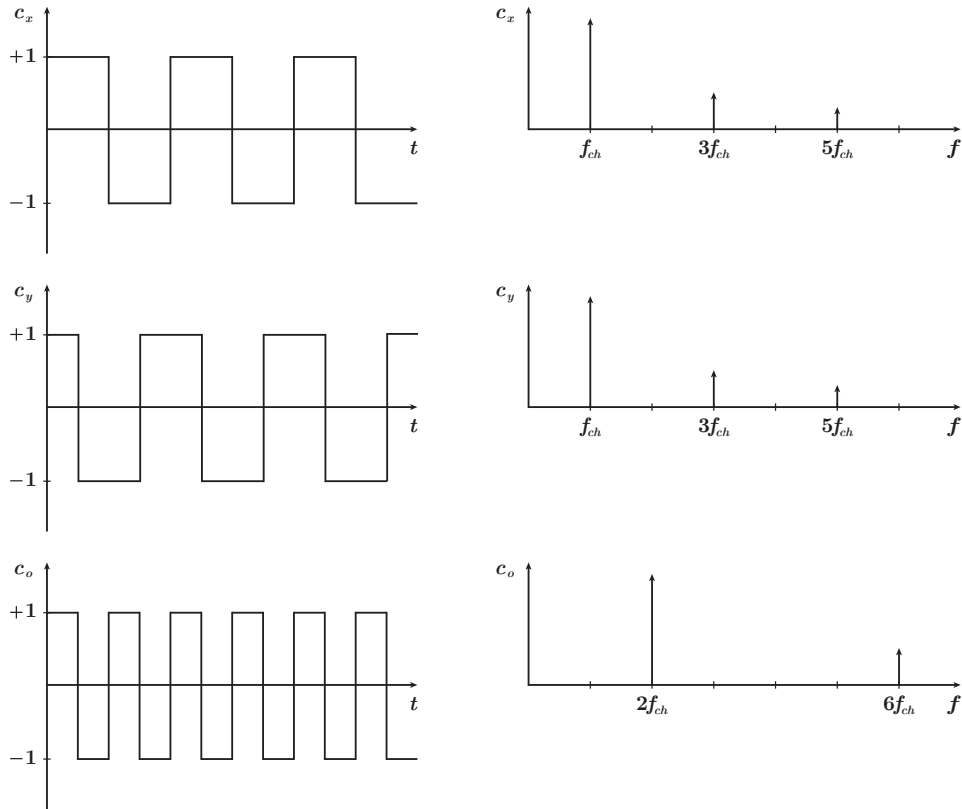
$$\begin{aligned} c_x c_x &= c_y c_y = c_o c_o = 1 \\ c_x c_o &= c_y \\ c_y c_o &= c_x \end{aligned} \quad (3.4)$$

με τη χρήση των οποίων η (3.3) ξαναγράφεται ως:

$$V_{out} = k_f V_x V_y + k_f V_x \delta_y c_y + k_f V_y \delta_x c_x + k_f \delta_x \delta_y c_o + \delta_o c_o \quad (3.5)$$

Έχουμε επομένως πετύχει το ζητούμενο διαχωρισμό σήματος πληροφορίας από offset και θόρυβο, ενώ, σε πλήρη αντιστοιχία με προηγουμένως, χρησιμοποιώντας ένα LPF στην έξοδο εξαλείφουμε τα μη-επιθυμητά προϊόντα της συνολικής διαμόρφωσης.

Σε συνέχεια των όσων αναφέραμε νωρίτερα, λαμβάνοντας υπόψιν τη μη-ιδανική συμπεριφορά του κυκλώματος του πολλαπλασιαστή, πρέπει να φροντίσουμε ώστε το c_o να έχει καθυστέρηση ίση με αυτή την οποία κληρονομεί το επεξεργασμένο σήμα κατά τη διαδρομή του για να έχουμε σωστή αποδιαμόρφωση και ανακατασκευή. Δεδομένου του πεπερασμένου bandwidth, πάλι αναμένουμε παραμόρφωση στην έξοδο, η οποία θα είναι δριμύτερη από εκείνη της περίπτωσης ενός ενισχυτή λόγω της μη-γραμμικής φύσης του πολλαπλασιασμού – εκτός από αρμονική παραμόρφωση θα έχουμε και παραμόρφωση ενδοδιαμόρφωσης (intermodulation distortion).



Σχήμα 3.3: Φέροντα σε CHS πολλαπλασιαστών

Η τιμή της f_{ch} υπόκεινται και εδώ σε ανάλογους περιορισμούς με αυτούς της προηγούμενης Παραγράφου. Τα διαμορφωμένα σήματα $V_x c_x$ και $V_y c_y$ δίνουν το γινόμενο $c_x c_y$, το οποίο είδαμε ότι είναι διπλάσιας συχνότητας των c_x , c_y . Για ίδια f_{ch} συνεπώς, η απαίτηση bandwidth για τον πολλαπλασιαστή είναι διπλάσια. Στον αντίποδα, θέλουμε πάλι f_{ch} τουλάχιστον δύο φορές μεγαλύτερη από τη μέγιστη συχνότητα των σημάτων εισόδου, ενώ περαιτέρω αύξησή της έχει ως αποτέλεσμα καλύτερο φασματικό διαχωρισμό. Αν και η ακριβής περιγραφή του εναπομένοντος θορύβου στο baseband ξεπερνάει τον σκοπό αυτής της εργασίας, μπορεί να αποδειχτεί και πάλι ότι η εκλογή της f_{ch} ίσης με τη f_{cr} υπόσχεται καλή συμπεριφορά της CHS.

3.3 Καταπολέμηση της Αρμονικής Παραμόρφωσης

Σε αυτό το σημείο αξίζει να αναφερθεί ένα πρόσθετο πλεονέκτημα της CHS. Εκτός από την καταπίεση του offset και του χαμηλόσυχνου θορύβου στο baseband, η CHS καταπολεμά την αρμονική παραμόρφωση που προκύπτει από τη μη-ιδανική συμπεριφορά των πραγματικών κυκλωμάτων.

Το σήμα εξόδου ενός πραγματικού ενισχυτή μπορεί να γραφτεί ως ένα άπειρο άθροισμα αρμονικών του σήματος εισόδου, με κατάλληλα βάρη ανά αρμονική:

$$V_{out} = \sum_{n=0}^{\infty} (a_n V_{in}^n) \quad (3.6)$$

Για το Σχήμα 3.1, η (3.6) τροποποιείται ως εξής:

$$\begin{aligned} V_{out} &= \left(\sum_{n=0}^{\infty} \left(a_n (V_{in} c_m)^n \right) + \delta_o \right) c_m \\ &= \left(\sum_{n=0}^{\infty} \left(a_n V_{in}^n c_m^n \right) + \delta_o \right) c_m \end{aligned} \quad (3.7)$$

Για τον όρο c_m^n έχουμε δύο πιθανές τιμές:

$$c_m^n = \begin{cases} c_m, & \text{αν } n \text{ περιττός} \\ 1, & \text{αν } n \text{ άρτιος} \end{cases} \quad (3.8)$$

Όταν ο n είναι άρτιος, μέσω της δεύτερης διαμόρφωσης στην έξοδο οι αντίστοιχοι όροι της (3.7) παραμένουν μακριά από το baseband και τελικά αποκόπτονται από το LPF.

Για την περίπτωση του πραγματικού πολλαπλασιαστή, γράφουμε το σήμα εξόδου ως [4]:

$$V_{out} = \sum_{i=0}^{\infty} \sum_{j=0}^{\infty} \left(m_{ij} V_x^i V_y^j \right) \quad (3.9)$$

και βάσει του Σχήματος 3.2 έχουμε τη σχέση:

$$\begin{aligned} V_{out} &= \left(\sum_{i=0}^{\infty} \sum_{j=0}^{\infty} \left(m_{ij} (V_x c_x + \delta_x)^i (V_y c_y + \delta_y)^j \right) + \delta_o \right) c_o \\ &= \left(\sum_{i=0}^{\infty} \sum_{j=0}^{\infty} \left(m_{ij} \left(\sum_{k=0}^i \binom{i}{k} V_x^{i-k} c_x^{i-k} \delta_x^k \right) \left(\sum_{l=0}^j \binom{j}{l} V_y^{j-l} c_y^{j-l} \delta_y^l \right) \right) + \delta_o \right) c_o \end{aligned} \quad (3.10)$$

Εδώ, σχηματίζονται γινόμενα με τον όρο $c_x^{i-k} c_y^{j-l}$, ο οποίος μπορεί να λάβει τις ακόλουθες τιμές:

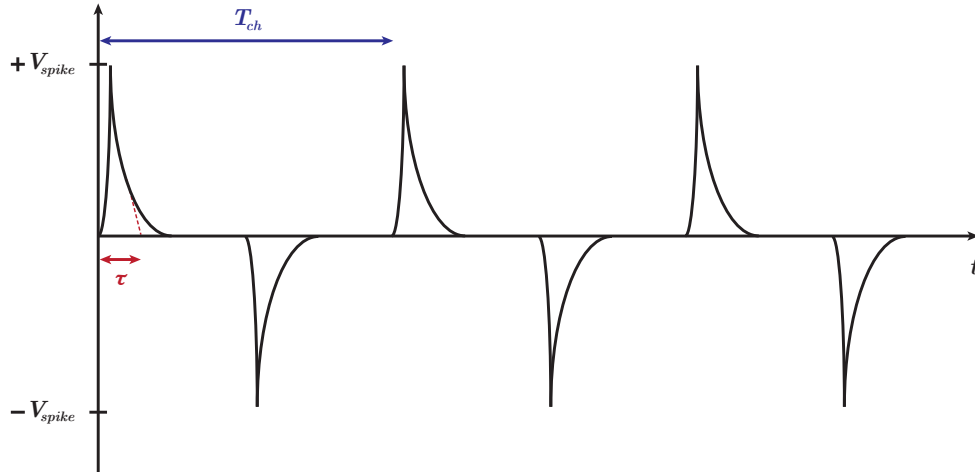
$$c_x^{i-k} c_y^{j-l} = \begin{cases} c_x, & \text{αν } i-k \text{ περιττός και } j-l \text{ άρτιος} \\ c_y, & \text{αν } i-k \text{ άρτιος και } j-l \text{ περιττός} \\ c_o, & \text{αν } i-k \text{ περιττός και } j-l \text{ περιττός} \\ 1, & \text{αν } i-k \text{ άρτιος και } j-l \text{ άρτιος} \end{cases} \quad (3.11)$$

Στα τρία από τα τέσσερα σενάρια, με τη διαμόρφωση από το c_o έχουμε ένα από τα τρία φέροντα να διαχωρίζει τα μη-επιθυμητά αρμονικά παράγωγα. Και στις δύο περιπτώσεις συνεπώς έχουμε βελτίωση της συνολικής αρμονικής παραμόρφωσης (total harmonic distortion – THD).

3.4 Παραμένον Offset

Παρά την κομψή λειτουργία της CHS, πάντα θα υπάρχει κάποιο offset στην τελική έξοδο της διάταξης. Ο κυριότερος κοινός υπαίτιος για το φαινόμενο αυτό, είναι spikes που δημιουργούνται

από μη-ιδανικότητες στους διαμορφωτές εισόδου [3]. Καθώς υλοποιούνται από διακόπτες MOS, φαινόμενα όπως το clock feedthrough λόγω των παρασιτικών χωρητικοτήτων και η έγχυση φορτίου (charge injection) δημιουργούν spikes, δίνοντας τελικά ένα παραμένον offset. Η χρονική σταθερά, τ , των spikes είναι πολύ μικρότερη από $T_{ch}/2$ (το μισό της περιόδου chopper) και συνεπώς το μεγαλύτερο μέρος της ενέργειάς τους βρίσκεται σε υψηλότερες συχνότητες της f_{ch} (Σχήμα 3.4).



Σχήμα 3.4: Spikes στους διαμορφωτές εισόδου

Για τον ενισχυτή, τα spikes (s_{pm}) αθροίζονται στην είσοδο με το διαμορφωμένο σήμα $V_{in}c_m$:

$$V_{out} = \left(A_f(V_{in}c_m + s_{pm}) + \delta_o \right) c_m \quad (3.12)$$

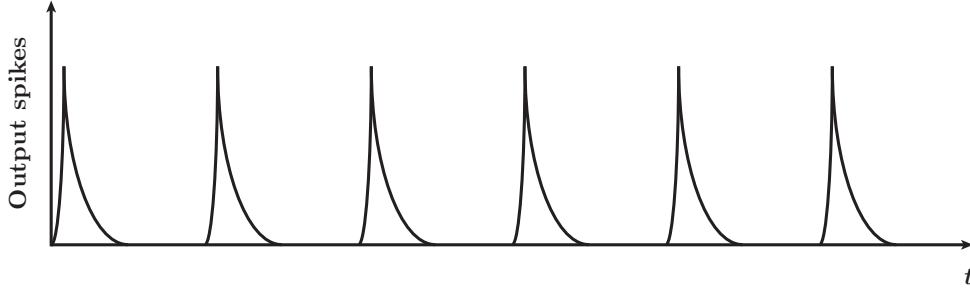
και ανορθώνονται στην έξοδο, καθώς ακολουθούν το χρονικό παράθυρο του φέροντος. Η ανόρθωση αυτή μεταφράζεται σε offset (Σχήμα 3.5):

$$V_{out_{sp}} = A_f s_{pm} c_m \quad (3.13)$$

Για $\tau \ll T_{ch}/2$ το προκύπτον offset με αναφορά στην είσοδο ισούται με [3]:

$$V_{os_{ir}} = \frac{2\tau}{T_{ch}} V_{spike} = 2\tau f_{ch} V_{spike} \quad (3.14)$$

και προϋποθέτει άπειρο bandwidth από πλευράς του ενισχυτή – η (3.14) είναι συνεπώς η μέγιστη δυνατή τιμή του offset για μία δεδομένη f_{ch} και κυκλώματα διαμορφωτών. Καθώς το bandwidth θα είναι μικρότερο και η ενέργεια των spikes κατανέμεται σε υψηλές συχνότητες, το πραγματικό offset θα είναι μικρότερο από αυτή τη τιμή. Μία άλλη επιλογή για περαιτέρω μείωση του offset είναι φυσικά η χρήση μικρότερης f_{ch} , αλλά πρέπει να λάβουμε υπόψιν την επίδραση που θα έχει κάτι τέτοιο στα όσα αναφέρθηκαν νωρίτερα. Η μείωση της χρονικής σταθεράς τ είναι επίσης μία επιλογή και μπορεί να επιτευχθεί με προσεκτική σχεδίαση των διακοπών MOS που θα υλοποιούν το chopping. Μάλιστα, εφόσον η σχεδίαση γίνει με γνώμονα και την ελαχιστοποίηση του charge injection στους διακοπτόμενους κλάδους, θα υπάρξει σημαντική βελτίωση.



Σχήμα 3.5: Spikes στην έξοδο της ενισχυτικής διάταξης

Η κατάσταση είναι πιο περίπλοκη για τον πολλαπλασιασμό. Εδώ, σε αντίθεση με προηγουμένως, το παραμένον offset εξαρτάται άμεσα και από τις εισόδους [4]. Όπως είναι αναμενόμενο, έχουμε δύο διαφορετικά σετ από spikes, ένα για κάθε κυματομορφή chopping στους διαμορφωτές εισόδου του πολλαπλασιαστή. Αν τα θεωρήσουμε ως s_{px} , s_{py} , τα οποία προστίθενται στα διαμορφωμένα $V_x c_x$ και $V_y c_y$, λαμβάνουμε την ακόλουθη σχέση για την έξοδο:

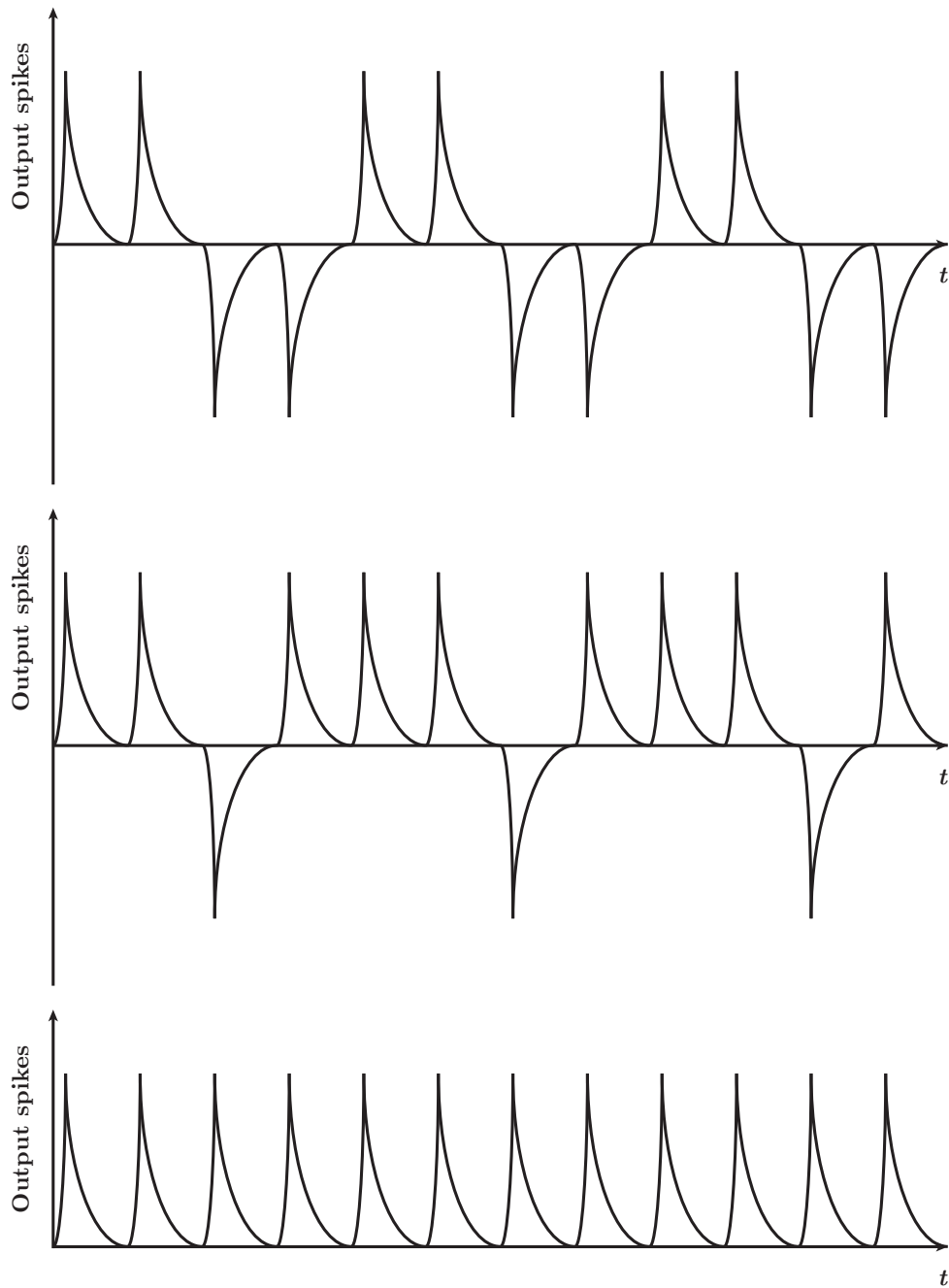
$$V_{out} = (k_f(V_x c_x + s_{px} + \delta_x)(V_y c_y + s_{py} + \delta_y) + \delta_o) c_o \quad (3.15)$$

Τα s_{px} και s_{py} εμφανίζονται τελικά ως:

$$\begin{aligned} V_{out_{sp}} &= k_f(V_x c_x s_{py} c_o + V_y c_y s_{px} c_o + \delta_x s_{py} c_o + \delta_y s_{px} c_o + s_{px} s_{py} c_o) \\ &= k_f(V_x c_y s_{py} + V_y c_x s_{px} + \delta_x s_{py} c_o + \delta_y s_{px} c_o + s_{px} s_{py} c_o) \end{aligned} \quad (3.16)$$

Αγνοώντας τον όρο $s_{px} s_{py} c_o$, ο οποίος για $\tau \ll T_{ch}/2$ είναι θεωρητικά μηδενικός, για την περίπτωση $V_x = V_y = 0$, μένουν μόνο οι $\delta_x s_{py} c_o$ και $\delta_y s_{px} c_o$. Δεδομένου ότι το c_o είναι συχνότητας $2f_{ch}$, δεν έχουμε ανόρθωση κανενός από τα s_{px} , s_{py} και εξαιτίας της περιττής συμμετρίας τους ως σήματα δεν υπάρχει offset. Αν $V_x \neq 0$ και $V_y = 0$ (ή $V_x = 0$ και $V_y \neq 0$), εμφανίζεται και ο όρος $V_x c_y s_{py}$ ($V_y c_x s_{px}$, αντίστοιχα), ο οποίος δίνει το s_{py} (s_{px}) ανορθωμένο. Πλέον χάνουμε την περιττή συμμετρία στην έξοδο, με τη συνεπαγόμενη δημιουργία offset. Στην περίπτωση που και οι δύο εισοδοί είναι μη-μηδενικές, $V_x \neq 0$ και $V_y \neq 0$, όλοι οι όροι της (3.16) είναι ενεργοί, με αποτέλεσμα πλήρη ανόρθωση των spikes και μέγιστη τιμή offset. Οι εν λόγω περιπτώσεις φαίνονται στο Σχήμα 3.6. Για τη γενική ελαχιστοποίηση του offset, ισχύουν όλα όσα προηγήθηκαν στο αντίστοιχο κομμάτι που αφορούσε την ενισχυτική διάταξη.

Μία άλλη πηγή offset είναι η πιθανή ύπαρξη dc component στις κυματομορφές chopping, η οποία οφείλεται σε χρονική διαφορά μεταξύ των rise και fall times των παλμών των ρολογιών που ελέγχουν το chopping στους διαμορφωτές ή και σε clock skewing. Σε αυτή την κατάσταση κάθε ένας από τους μη-επιθυμητούς όρους της εξόδου των (3.1) και (3.3) θα έχει κάποια συνεισφορά στο baseband. Ένας τρόπος αντιμετώπισης είναι η μείωση του μέσου σφάλματος που αθροίζεται κατά τη διάρκεια ενός κύκλου ρολογιού μέσω της μείωσης της f_{ch} [4], με τα trade-offs φυσικά που κάτι τέτοιο συνεπάγεται. Επιπρόσθετα, λαμβάνοντας υπόψιν ότι όλα τα παραπάνω (συμπεριλαμβανομένων και των spikes) οφείλουν τη δημιουργία τους σε ένα μεγάλο βαθμό σε mismatches των στοιχείων



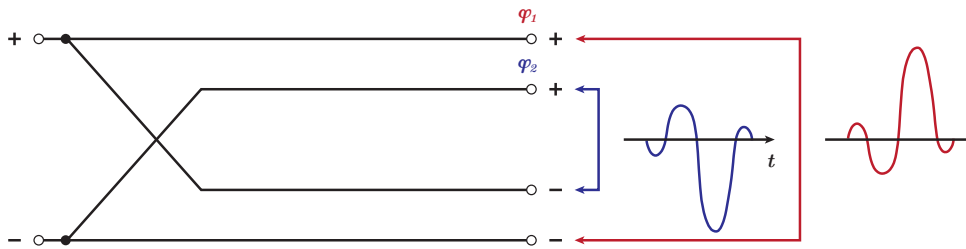
Σχήμα 3.6: Spikes στην έξοδο της πολλαπλασιαστικής διάταξης

του κυκλώματος, το συμμετρικό layout συμβάλει καθοριστικά στην εξάλειψη του παραμένουστος offset.

Για τον πολλαπλασιαστή, υπάρχει και άλλη μία παράμετρος που χρίζει προσοχής. Crosstalk μεταξύ των εισόδων του θα έχει ως επακόλουθο τον τετραγωνισμό των σημάτων στην έξοδο του πολλαπλασιαστή, όπου μετά την τελική διαμόρφωση θα δώσουν κάποιο ανεπιθύμητο φασματικό παράγωγο. Συνεπώς, η απομόνωση των δύο εισόδων είναι επιτακτική.

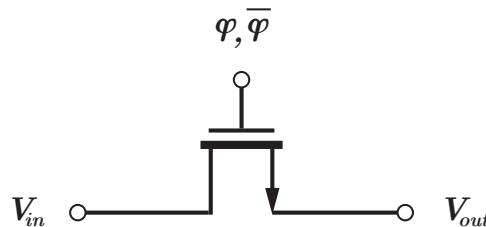
3.5 Υλοποίηση Διαμορφωτών Chopper σε CMOS ICs

Η επιλογή των κυματομορφών chopping που έχουμε κάνει (τετραγωνικές κυματοσειρές πλάτους ± 1 και duty cycle 50%) κάνει αρκετά άμεση την υλοποίηση των διαμορφωτών σε CMOS ICs. Πρακτικά, θέλουμε το σήμα εισόδου να εναλλάσσει το πρόσημό του μία φορά ανά περίοδο με σταθερή συχνότητα – αρκούν συνεπώς δύο αντίθετες διαδρομές που θα οδηγούν το σήμα στην είσοδο της διάταξης, κάθε μία εκ των οποίων θα ενεργοποιείται για το μισό της περιόδου (Σχήμα 3.7):



Σχήμα 3.7: Λογική διαμόρφωσης chopper

Είναι λογικό λοιπόν να χρησιμοποιήσουμε διακόπτες MOS που θα επιτρέπουν τη διέλευση κατά την ορθή και ανεστραμμένη φορά ελεγχόμενοι από ρολόι συχνότητας f_{ch} . Η απλούστερη μορφή ενός τέτοιου διακόπτη παρουσιάζεται στο Σχήμα 3.8.



Σχήμα 3.8: Απλός διακόπτης MOS

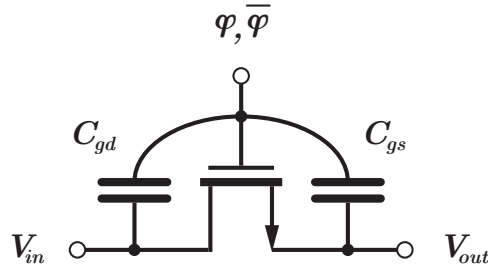
Το NMOS λειτουργεί στην περιοχή τριόδου (triode region), παρουσιάζοντας μία χαμηλή τιμή αντίστασης (on-resistance) όταν το σήμα ελέγχου είναι στο λογικό 1 (ϕ) και μία υψηλή (off-resistance) όταν πέσει στο λογικό 0 ($\bar{\phi}$), με τα δυαδικώς αντίθετα να ισχύουν για την περίπτωση χρήσης ενός PMOS. Στη φάση ϕ η είσοδος περνάει στην έξοδο, ενώ στη $\bar{\phi}$ απομονώνεται. Η αντίσταση του διακόπτη είναι μη-γραμμική ως προς την τάση ακροδεκτών του², δίνοντας μη-μηδενική on-resistance και πεπερασμένη off-resistance, ενώ η εκάστοτε τιμή της εξαρτάται από την τιμή της V_{in} και του επιλεγμένου πλάτους του σήματος ρολογιού. Παράλληλα, παρουσιάζονται οι παρασιτικές χωρητικότητες C_{gd} και C_{gs} (Σχήμα 3.9), οι οποίες αποτελούνται από ένα γραμμικό και ένα μη-γραμμικό ως προς τάση μέρος [6]. Οι χωρητικότητες αυτές είναι υπεύθυνες για clock feedthrough

²Η εξίσωση ρεύματος στην περιοχή τριόδου για ένα NMOS είναι:

$$I_{ds} = \mu_n C_{ox} \frac{W}{L} ((V_{gs} - V_{th})V_{ds} - \frac{V_{ds}^2}{2})$$

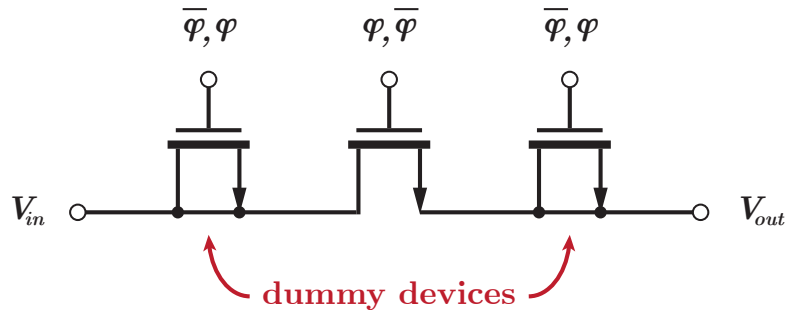
παρουσιάζοντας μη-γραμμική σχέση τάσης-ρεύματος.

στην έξοδο κατά τη διάρκεια του chopping στους διαμορφωτές, με επακόλουθο όπως ήδη αναφέραμε τη δημιουργία offset. Για το λόγο αυτό, είναι επιθυμητή η χρήση στοιχείων ελαχίστων διαστάσεων (minimum-sized devices) [6] ούτως ώστε να ελαχιστοποιηθούν οι παρασιτικές χωρητικότητες και, συνεπώς, το clock feedthrough. Η ταυτόχρονη χρήση μικρότερου πλάτους ρολογιού (αλλά ικανού για την ομαλή λειτουργία των διακοπτών) βοηθάει επίσης.



Σχήμα 3.9: Παρασιτικές χωρητικότητες διακόπτη MOS

Μία άλλη μη-ιδανική κατάσταση στους διακόπτες MOS είναι το charge injection. Όταν το MOSFET μπει σε κατάσταση off και απομονώσει την είσοδο, τα φορτία στο κανάλι του ελευθερώνονται και απομακρύνονται από την υποδοχή και την πηγή του, με το διαχωρισμό αυτό να εξαρτάται από τις σύνθετες αντιστάσεις που εμφανίζονται στους δύο κόμβους. Η ανισορροπία αυτή προκαλεί offset.

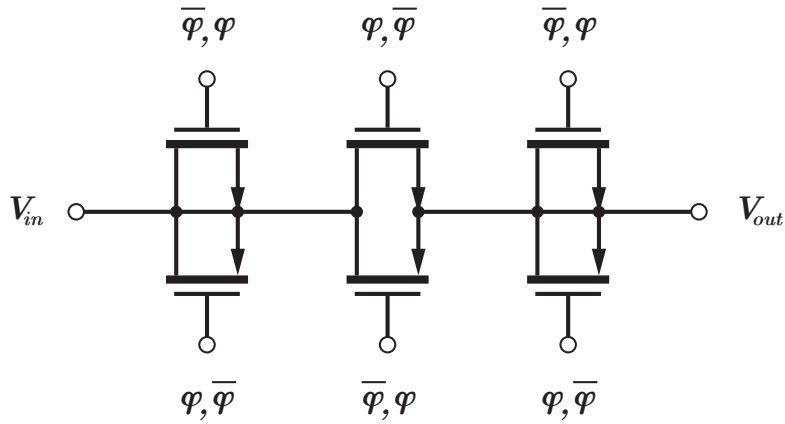


Σχήμα 3.10: Διακόπτης MOS με dummy στοιχεία

Η χρήση δύο επιπλέον dummy στοιχείων (με τα άκρα τους βραχυκυκλωμένα, όπως φαίνεται στο Σχήμα 3.10), μισού πλάτους από αυτού του διακόπτη και εκατέρωθέν του διασφαλίζουν σε μία πρώτη προσέγγιση ότι το φορτίο θα μοιραστεί ισόποσα στις δύο κατευθύνσεις, καθώς εγγυούνται ίδιες σύνθετες αντιστάσεις στους κόμβους της υποδοχής και της πηγής. Τα dummy στοιχεία ελέγχονται από τις συμπληρωματικές φάσεις ρολογιού που ελέγχουν το διακόπτη. Η επιλογή ρολογιού με μικρό transition time ενισχύει ακόμη περισσότερο την ισοκατανομή φορτίου.

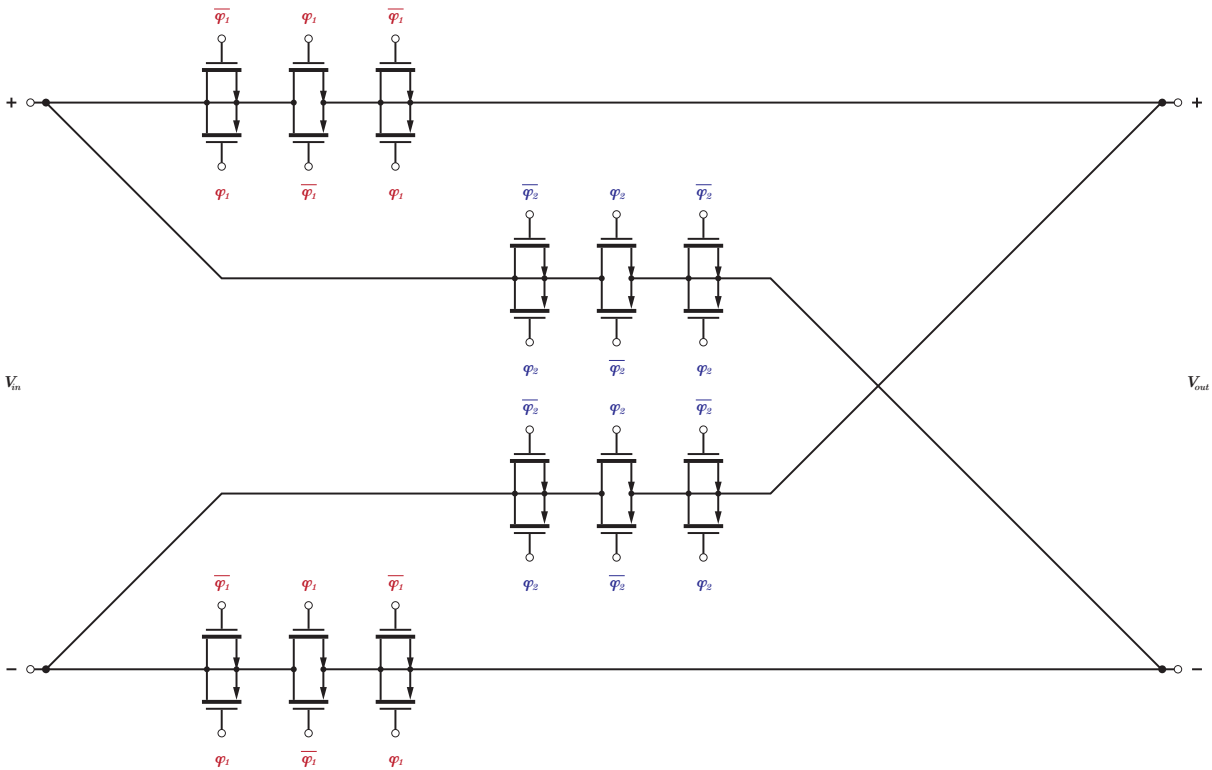
Εφόσον δουλεύουμε σε τεχνολογία CMOS, είναι σχεδόν επιτακτικό να αντικαταστήσουμε τον απλό NMOS ή PMOS διακόπτη με μία πύλη μετάδοσης (transmission gate). Έτσι, κερδίζουμε στο εύρος τιμών τάσεων εισόδου που δύναται να περάσουν στην έξοδο (εν ολίγοις, ελέγχουμε την on-resistance σε λογικά επίπεδα τιμών ως προς την είσοδο) και σε συμμετρία του κλάδου, η οποία βελτιώνει τόσο το clock feedthrough όσο και το charge injection. Φυσικά, αντικαθιστούμε και τα

dummy στοιχεία με αντίστοιχα πυλών μετάδοσης (Σχήμα 3.11).



Σχήμα 3.11: Πύλη μετάδοσης με dummy στοιχεία

Καθώς η κάθε διαδρομή του σήματος απαιτεί δύο κλάδους (η τάση εισόδου εφαρμόζεται διαφορικά), καταλήγουμε στην πλήρως-διαφορική (fully-differential) διάταξη του Σχήματος 3.12, μειώνοντας ακόμη περισσότερο οποιοδήποτε πιθανό offset. Για να τεθεί κάτι τέτοιο σε ισχύ ωστόσο, απαιτείται συμμετρικό layout, παράγοντα που έχουμε ήδη σημειώσει ως καθοριστικό. Οι φάσεις ϕ_1 και ϕ_2 δρουν για $T_{ch}/2$ έκαστη, χωρίς να υπάρχει χρονικό τμήμα αλληλοεπικάλυψής τους [6].



Σχήμα 3.12: CMOS διαμορφωτής chopper

4

Translinear Κυκλώματα

Ο όρος translinear κυκλώματα αναφέρεται σε κυκλωματικές διατάξεις των οποίων τα στοιχεία έχουν διαγωγιμότητα (**transconductance**) γραμμική (**linear**) ως προς ένα άλλο ηλεκτρικό μέγεθός τους και εκμεταλλεύονται αυτή τη σχέση για να επιτελέσουν την κύρια λειτουργία τους, όπου οι εισοδοί και οι έξοδοι είναι σε μορφή ρεύματος [7]. Βάσει της αρχικής απαίτησης, προκύπτουν δύο διακριτές κατηγορίες στοιχείων. Στην πρώτη, η διαγωγιμότητα, g_m , είναι γραμμική ως προς ρεύμα:

$$\begin{aligned}g_m &= \frac{\partial I}{\partial V} = \alpha I \\ I &= \beta e^{\alpha V}\end{aligned}\tag{4.1}$$

Η (4.1) στην ολοκληρωτική της μορφή είναι όμοια με την εκθετική σχέση που διέπει το ρεύμα συλλέκτη, I_c , ως προς την τάση βάσης-εκπομπού, V_{be} , ενός διπολικού τρανζίστορ (bipolar junction transistor - BJT). Συνεπώς, σε αυτή την κατηγορία τα στοιχεία δύναται να είναι διπολικά τρανζίστορ και τα αντίστοιχα κυκλώματα καλούνται τύπου bipolar-translinear (BTL).

Αν η διαγωγιμότητα είναι γραμμική ως προς τάση:

$$\begin{aligned}g_m &= \frac{\partial I}{\partial V} = \alpha V \\ I &= \alpha V^2 + \beta\end{aligned}\tag{4.2}$$

έχουμε τη δεύτερη κατηγορία translinear στοιχείων. Θεωρώντας την περίπτωση $\beta = 0$, η (4.2) μπορεί να ταυτιστεί με τον τετραγωνικό νόμο ενός τρανζίστορ MOS που λειτουργεί στην περιοχή κορεσμού (saturation ή strong-inversion region) μεταξύ του ρεύματος που το διαρρέει, I_{ds} και της ενεργού του τάσης, $V_{eff} = V_{gs} - V_{th}$. Σε μία τέτοια περίπτωση, όπου χρησιμοποιούμε MOSFETs, τα κυκλώματα είναι τύπου MOS-translinear (MTL).

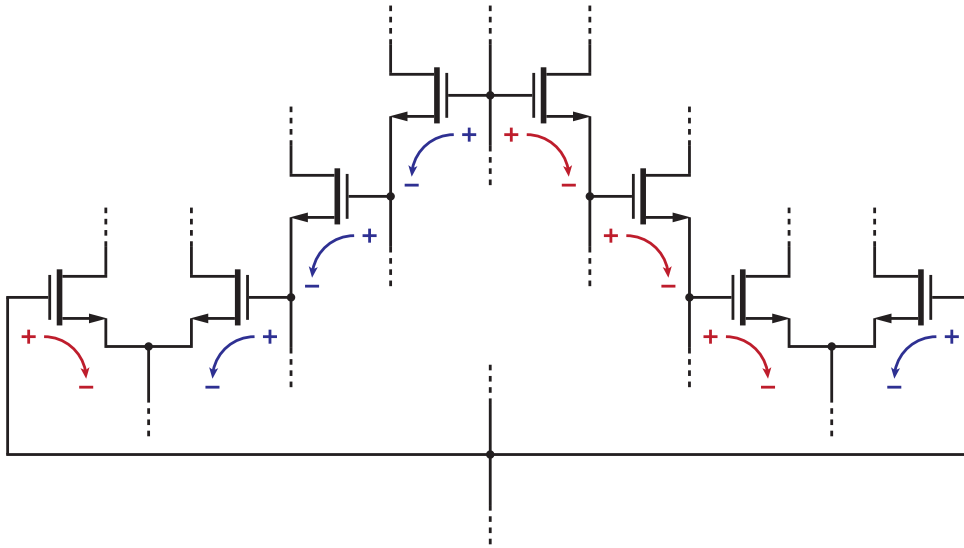
Σε αυτό το σημείο έχει αξία να αναφέρουμε το ότι ένα τρανζίστορ MOS παρουσιάζει εκθετική συμπεριφορά ρεύματος-τάσης όταν βρίσκεται στην περιοχή της ασθενούς αναστροφής (weak-inversion ή subthreshold region). Επομένως, θα μπορούσε να αξιοποιηθεί και ως στοιχείο της πρώτης κατηγορίας. Ωστόσο, το δυναμικό εύρος εισόδου-εξόδου για το οποίο το τρανζίστορ παραμένει σε ασθενή αναστροφή είναι σημαντικά περιορισμένο, γεγονός που δεν κάνει ελκυστική τη συγκεκρι-

μένη περιοχή λειτουργίας σε συνήθεις εφαρμογές.

Η χρησιμοποίηση στοιχείων με την παραπάνω ιδιότητα μας δίνει τη δυνατότητα να υλοποιήσουμε μέσω κατάλληλης τοπολογίας αλγεβρικές εκφράσεις που διαφορετικά θα φάνταζαν δύσκολο έργο προς επίτευξη. Όπως θα δούμε παρακάτω, με ένα σχετικά απλό κύκλωμα μπορούμε να παράξουμε την πράξη του πολλαπλασιασμού και συνεπώς τον πυρήνα του CCM.

4.1 Το MOS Translinear Principle

Για την αποτύπωση του MOS Translinear Principle, ας θεωρήσουμε το βρόχο (loop) του Σχήματος 4.1, ο οποίος αποτελείται από τρανζίστορ NMOS¹:



Σχήμα 4.1: Translinear βρόχος NMOS στοιχείων

Όλα τα MOSFETs είναι πολωμένα με τέτοιο τρόπο ώστε να διασφαλίζεται η λειτουργία τους στην περιοχή κορεσμού. Έχουμε άρτιο αριθμό στοιχείων, τα οποία συνδέονται δημιουργώντας δύο ομάδες τάσεων V_{gs} – μία κατά τη θετική φορά των δεικτών του ρολογιού (clockwise – cw) και μία αντίθετα από αυτή (counter-clockwise – ccw) [7]. Εφαρμόζοντας το Νόμο Τάσεων Kirchhoff, έπεται αμέσως ότι:

$$\sum_{cw} V_{gs} = \sum_{ccw} V_{gs} \quad (4.3)$$

Στην περιοχή κορεσμού, το ρεύμα ενός NMOS δίνεται από τη σχέση:

$$I_{ds} = \frac{1}{2} \mu_n C_{ox} \frac{W}{L} (V_{gs} - V_{th})^2$$

$$V_{gs} = \sqrt{\frac{2I_{ds}}{\mu_n C_{ox} \frac{W}{L}}} + V_{th} \quad (4.4)$$

¹Τα όσα θα ειπωθούν στη συνέχεια ισχύουν και για τρανζίστορ PMOS, υποθέτοντας αντίστοιχη συνδεσμολογία και μεγέθη.

Αντικαθιστώντας τη δεύτερη μορφή της (4.4) στην (4.3) λαμβάνουμε:

$$\sum_{cw} \left(\sqrt{\frac{2I_{ds}}{\mu_n C_{ox} \frac{W}{L}}} + V_{th} \right) = \sum_{ccw} \left(\sqrt{\frac{2I_{ds}}{\mu_n C_{ox} \frac{W}{L}}} + V_{th} \right) \quad (4.5)$$

Υποθέτοντας κοινές σταθερές κινητικότητας φορέων, μ_n , χωρητικότητας οξειδίου πύλης, C_{ox} και απόλυτα ταιριασμένες τάσεις κατωφλίου, V_{th} , καταλήγουμε στην έκφραση:

$$\sum_{cw} \sqrt{\frac{I_{ds}}{\frac{W}{L}}} = \sum_{ccw} \sqrt{\frac{I_{ds}}{\frac{W}{L}}} \quad (4.6)$$

Με κατάλληλη επιλογή των λόγων W/L (τους οποίους σε πολλές περιπτώσεις λαμβάνουμε κοινούς στον translinear βρόχο) μπορούμε να εκλέξουμε κάποιο ή κάποια από τα ρεύματα ως είσοδο και έξοδο και με αντίστοιχο εξαναγκασμό τιμών των υπολοίπων να κατασκευάσουμε την αλγεβρική έκφραση που επιθυμούμε.

4.2 Φαινόμενα 2^{ης} Τάξης

Στην ανάλυση που προηγήθηκε θεωρήσαμε την ιδανική μορφή του τετραγωνικού νόμου της περιοχής κορεσμού. Αν και ως 1^{ης} τάξης έκφραση είναι ακριβής, πρέπει να συμπεριλάβουμε φαινόμενα 2^{ης} τάξης που δημιουργούν αποκλίσεις στην (4.4) ούτως ώστε να αποκτήσουμε καλύτερη εικόνα της πραγματικής συμπεριφοράς ενός translinear βρόχου. Τα σημαντικότερα εξ αυτών καταγράφονται στις επόμενες Παραγράφους.

4.2.1 Διαμόρφωση Μήκους Καναλιού

Καθώς η τάση υποδοχής-πηγής, V_{ds} , αυξάνεται, το ενεργό μήκος του καναλιού (channel) αγωγής ενός MOSFET μειώνεται. Το φαινόμενο αυτό καλείται διαμόρφωση μήκους καναλιού (channel-length modulation) και επηρεάζει τον τετραγωνικό νόμο του ρεύματος. Σε ένα NMOS, η πλήρης έκφραση για το I_{ds} τροποποιείται από την πρώτη μορφή της (4.4) ως ακολούθως² [1]:

$$I_{ds} = \frac{1}{2} \mu_n C_{ox} \frac{W}{L} (V_{gs} - V_{th})^2 \left(1 + \lambda (V_{ds} - V_{eff}) \right) \quad (4.7)$$

Η σταθερά λ είναι η σταθερά της αντίστασης εξόδου του τρανζίστορ και ορίζεται συνολικά από τις σχέσεις:

$$\lambda = \frac{k_{ds}}{2L\sqrt{V_{ds} - V_{eff} + \Phi_0}} \quad (4.8)$$

$$k_{ds} = \sqrt{\frac{2k_{Si}\epsilon_0}{qN_A}} \quad (4.9)$$

² Αξίζει να αναφερθεί ότι ακόμα και η (4.7) έχει 1^{ης} τάξης ισχύ – εφόσον η V_{ds} αυξηθεί πολύ, λαμβάνουν χώρα μηχανισμοί γνωστοί ως φαινόμενα μικρού καναλιού (short-channel effects) και η ανωτέρω εξίσωση λαμβάνει νέα, πολυπλοκότερη μορφή.

$$\Phi_0 = \frac{kT}{q} \ln \left(\frac{N_D N_A}{n_i^2} \right) \quad (4.10)$$

Το Φ_0 είναι το εσωτερικό δυναμικό (built-in potential) και k_{ds} σταθερά. Στις (4.8)–(4.10), N_D και N_A είναι οι συγκεντρώσεις δοτών και αποδεκτών, αντίστοιχα, k_{Si} η σχετική διαπερατότητα του πυριτίου (Si), ϵ_0 η διαπερατότητα του κενού και n_i η ενδογενής συγκέντρωση φορέων σε καθαρό δείγμα ημιαγωγού.

Μέσω της (4.7) και θεωρώντας κοινά τα μεγέθη με τα οποία καταλήξαμε στην (4.6), η (4.5) γίνεται:

$$\sum_{cw} \sqrt{\frac{I_{ds}}{\frac{W}{L} (1 + \lambda(V_{ds} - V_{eff}))}} = \sum_{ccw} \sqrt{\frac{I_{ds}}{\frac{W}{L} (1 + \lambda(V_{ds} - V_{eff}))}} \quad (4.11)$$

Είναι εμφανές ότι για διαφορετικές τιμές του παράγοντα $V_{ds} - V_{eff}$ εισάγεται σφάλμα στους όρους των ρευμάτων και κατά συνέπεια στην εκάστοτε αλγεβρική έκφραση. Εφόσον επιβάλουμε την ίδια τιμή $V_{ds} - V_{eff}$ για όλα τα MOSFETs του βρόχου, το σφάλμα μηδενίζεται. Ωστόσο, μία τέτοια συνεχής απαίτηση δεν είναι πάντα εύκολη και αναμένουμε μία απόκλιση από την ιδανική μορφή της (4.5).

Ένας άλλος τρόπος μείωσης της επίδρασης της διαμόρφωσης μήκους καναλιού είναι η ελαχιστοποίηση του παραπάνω παράγοντα, αλλά κάτι τέτοιο σημαίνει ότι τα τρανζίστορ πλησιάζουν στην περιοχή ασθενούς αναστροφής. Το γεγονός αυτό θα προκαλέσει σημαντικά προβλήματα στον translinear βρόχο [7], ενώ παύει και η ισχύς του τετραγωνικού νόμου στον οποίο στηρίζεται όλη η ανάλυση που εξετάζουμε. Προς διασφάλιση του ότι όλα τα τρανζίστορ θα λειτουργούν στην περιοχή κορεσμού, απαιτείται να διαρρέονται από ένα ελάχιστο ρεύμα, τιμής [7]:

$$I_{ds_{min}} = 16\mu_n C_{ox} \frac{W}{L} A \left(\frac{kT}{q} \right)^2 \quad (4.12)$$

Η σταθερά A είναι ο παράγοντας κλίσης της περιοχής ασθενούς αναστροφής (weak-inversion slope factor) και δίνεται σαν χαρακτηριστικό της τεχνολογίας CMOS. Στη σχεδίαση του CCM, η (4.12) θα ορίζει το κάτω όριο ρεύματος.

4.2.2 Φαινόμενο Σώματος

Το φαινόμενο σώματος (body-effect) είναι η συμβολή της τάσης του σώματος (body) ενός MOSFET στο κανάλι του. Μοντελοποιείται μέσω μεταβολής της τιμής της V_{th} ανάλογα με την τετραγωνική ρίζα της διαφοράς δυναμικού των ακροδεκτών της πηγής και του σώματος, V_{sb} [1]:

$$V_{th} = V_{th0} + \gamma \left(\sqrt{V_{sb} + 2\Phi_F} - \sqrt{2\Phi_F} \right) \quad (4.13)$$

Ο παράγοντας γ (συχνά αναφέρεται ως σταθερά του φαινομένου σώματος) και η στάθμη Fermi, Φ_F , ορίζονται αντίστοιχα ως:

$$\gamma = \frac{\sqrt{2qN_A k_{Si} \epsilon_0}}{C_{ox}} \quad (4.14)$$

$$\Phi_F = \frac{kT}{q} \ln \left(\frac{N_A}{n_i} \right) \quad (4.15)$$

Πλέον, με την (4.13) να περιγράφει τη συμπεριφορά της τάσης κατωφλίου, κάνοντας τις ίδιες υποθέσεις με πριν και θεωρώντας κοινή V_{th0} , η (4.5) τροποποιείται σε:

$$\sum_{cw} \left(\sqrt{\frac{I_{ds}}{\frac{W}{L}}} + \gamma \left(\sqrt{V_{sb} + 2\Phi_F} - \sqrt{2\Phi_F} \right) \right) = \sum_{ccw} \left(\sqrt{\frac{I_{ds}}{\frac{W}{L}}} + \gamma \left(\sqrt{V_{sb} + 2\Phi_F} - \sqrt{2\Phi_F} \right) \right) \quad (4.16)$$

Η κατάσταση είναι και εδώ παρόμοια – πιθανή διαφορά στις τιμές των τάσεων V_{sb} επιφέρει πρόσθετους όρους στην ιδανική (4.5), οι οποίοι μπορούν να αποδώσουν σημαντικό σφάλμα. Μία άμεση λύση για την αποφυγή αυτής της κατάστασης είναι η εξάλειψη του φαινομένου σώματος με σύνδεση της πηγής και του σώματος στο ίδιο δυναμικό. Κάτι τέτοιο μπορεί να επιτευχθεί καθολικά μέσω της χρήσης ξεχωριστού πηγαδιού (well) στον ακροδέκτη της πηγής σε triple-well τεχνολογίες.

Η συνεισφορά των V_{sb} , όπως θα δούμε παρακάτω, μπορεί επίσης να ακυρωθεί ανά ζεύγη τρανζίστορ μέσω κατάλληλης τοπολογίας, μηδενίζοντας θεωρητικά τη συνεισφορά του φαινομένου στην ακρίβεια του βρόχου.

4.2.3 Υποβάθμιση Κινητικότητας

Ένα άλλο φαινόμενο που προκαλεί ανισορροπία στα ιδανικά μέλη της (4.5) είναι η υποβάθμιση της κινητικότητας φορέων (mobility degradation) λόγω ισχυρών ηλεκτρικών πεδίων στο κανάλι ενός MOSFET. Οι φορείς στο κανάλι υπό την παρουσία ενός τέτοιου κάθετου πεδίου έλκονται εντονότερα προς την επιφάνεια του πυριτίου, με αποτέλεσμα συχνότερες συγκρούσεις που εμποδίζουν συνολικά την κίνηση του ρεύματος. Παράλληλα, η ύπαρξη ισχυρού οριζόντιου πεδίου προκαλεί κορεσμό στην ταχύτητα των φορέων, τους οποίους επιταχύνει έως μία μέγιστη τιμή. Και τα δύο φαινόμενα εκφράζονται μέσω μίας μείωσης της ενεργούς κινητικότητας ως εξής [1]:

$$\mu_{n_{eff}} = \frac{\mu_n}{\left(1 + \theta V_{eff}^m\right)^{\frac{1}{m}}} \quad (4.17)$$

Οι σταθερές θ και m είναι παράμετροι της εκάστοτε τεχνολογίας, με τη θ να είναι αντιστρόφως ανάλογη του πάχους του οξειδίου της πύλης, t_{ox} . Τώρα, με τα όσα υποθέσαμε πριν να ισχύουν ξανά, η (4.5) αλλάζει σε:

$$\sum_{cw} \sqrt{\frac{I_{ds} \left(1 + \theta V_{eff}^m\right)^{\frac{1}{m}}}{\frac{W}{L}}} = \sum_{ccw} \sqrt{\frac{I_{ds} \left(1 + \theta V_{eff}^m\right)^{\frac{1}{m}}}{\frac{W}{L}}} \quad (4.18)$$

Βλέπουμε και πάλι πως αποκλίνουμε από την επιθυμητή ισότητα των ρευμάτων στο βρόχο. Για να ελαχιστοποιήσουμε το εισαγόμενο σφάλμα μπορούμε να εξασφαλίσουμε λειτουργία με μικρές τιμές V_{eff} στα τρανζίστορ, ή εξαιρετικά κοντινές ούτως ώστε σε κάθε περίπτωση ο παρονομαστής της (4.17) να τείνει στη μονάδα.

4.2.4 Μη-Ταιριασμένα Στοιχεία

Κλείνουμε την αναφορά των φαινομένων 2^{ος} τάξης καταργώντας την υπόθεση ότι τα τρανζίστορ του βρόχου είναι απόλυτα ταιριασμένα. Κάτι τέτοιο συνεπάγεται μη-ταίριασμα στις V_{th} τους ή στους επιθυμητούς λόγους W/L . Ενώ η περίπτωση των λόγων έχει σαν αποτέλεσμα ένα στατικό σφάλμα στα πλάτη των ρευμάτων (σε αντίθεση με ό,τι έχουμε δει έως τώρα, όπου έχουμε δυναμική εξάρτηση από κάποια τάση), η περίπτωση των τάσεων κατωφλίου προσδίδει έναν πρόσθετο όρο τάσης [7]:

$$V_{th_{mis}} = \sum_{cw} V_{th} - \sum_{ccw} V_{th} \quad (4.19)$$

Η ισότητα του βρόχου συνεπώς είναι:

$$\sum_{cw} \sqrt{\frac{I_{ds}}{W/L}} + V_{th_{mis}} = \sum_{ccw} \sqrt{\frac{I_{ds}}{W/L}} \quad (4.20)$$

Η μη-επιθυμητή ποσότητα στην (4.20) θα αντισταθμιστεί από μείωση ή αύξηση των ρευμάτων ούτως ώστε να ικανοποιείται η ισότητα, από την έκταση της οποίας θα εξαρτηθεί και η τελική απόκλιση της προς υλοποίηση σχέσης.

Η αντιμετώπιση εδώ βασίζεται αφενός σε προσεκτικό layout του κυκλώματος, χρησιμοποιώντας παράλληλα πολλά τρανζίστορ-μονάδες (unit-transistors) για τη δημιουργία καθενός από τα βασικά τρανζίστορ του βρόχου, αφετέρου σε επιλογή τεχνολογίας με μικρή διακύμανση στις V_{th} ως προς την τάση τροφοδοσίας.

4.3 Τοπολογίες Translinear Βρόχων

Στο σημείο αυτό θα δούμε τις τρεις κατηγορίες τοπολογίας translinear βρόχων που μπορούμε να χρησιμοποιήσουμε. Κάθε μία από αυτές έχει πλεονεκτήματα να προτάξει, μαζί φυσικά με τομείς όπου υστερεί των υπολοίπων. Για το λόγο αυτό, η επιλογή τοπολογίας πρέπει να γίνεται με γνώμονα την εκάστοτε εφαρμογή για την οποία προορίζεται και τις ανάγκες της.

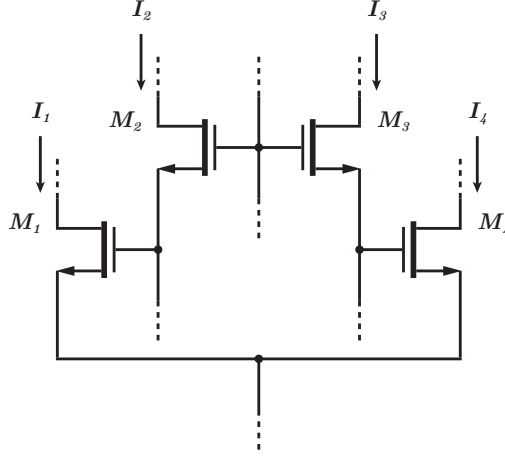
Όλες οι τοπολογίες παρουσιάζονται σε βρόχους αποτελούμενους από τέσσερα MOSFETs (χάριν απλότητας, αλλά και αποτελώντας την πιο συχνή επιλογή), υλοποιώντας την κοινή σχέση:

$$\sqrt{\frac{I_{ds1}}{W_1/L_1}} + \sqrt{\frac{I_{ds2}}{W_2/L_2}} = \sqrt{\frac{I_{ds3}}{W_3/L_3}} + \sqrt{\frac{I_{ds4}}{W_4/L_4}} \quad (4.21)$$

4.3.1 Τοπολογία Stacked Loop

Η τοπολογία stacked loop απεικονίζεται στο Σχήμα 4.2. Αποτελεί την πιο ευέλικτη τοπολογία από τις τρεις, δίνοντας στο σχεδιαστή τη δυνατότητα να κατασκευάσει σχεδόν οποιαδήποτε αλγεβρική έκφραση [7]. Η ευελιξία της έγκειται στο γεγονός ότι παρουσιάζει πολλούς εύκολους τρόπους για τον εξαναγκασμό συγκεκριμένων τιμών σε ρεύματα του translinear βρόχου, ελαχιστοποιώντας

την ανάγκη πρόσθετης κυκλωματικής υποστήριξης. Με αυτό τον τρόπο δίνει απλά και συμπαγή (compact) κυκλώματα τα οποία παρουσιάζουν μεγάλη ακρίβεια στην πράξη που υλοποιούν.



Σχήμα 4.2: Τοπολογία τύπου stacked loop

Πιο συγκεκριμένα, η μορφολογία της είναι η μοναδική που επιτρέπει την ύπαρξη συνδέσεων υποδοχής-πηγής και πύλης-πηγής των MOSFETs που την αποτελούν. Έχουμε συνεπώς αρκετές λύσεις για να ορίσουμε τις τιμές των ρευμάτων στο βρόχο και να εμφανίσουμε την εκάστοτε έκφραση. Επιπλέον, πιθανές συνδέσεις πύλης-πύλης εμπλουτίζουν τις ήδη εκτενείς σχεδιαστικές επιλογές.

Ένα ακόμα πλεονέκτημα που παρουσιάζει η stacked loop είναι το γεγονός ότι μπορεί να σχεδιαστεί με τέτοιο τρόπο ώστε να υπάρχει μόνο μία σύνδεση πηγής-πηγής, όπως αυτή του κατώτατου άκρου του Σχήματος 4.2. Η σύνδεση τότε είναι εύκολο να καταλήξει σε μία τάση αναφοράς (ή την ίδια τη γείωση). Κάτι τέτοιο λύνει το γενικό πρόβλημα που παρουσιάζουν οι συνδέσεις πηγής-πηγής σε translinear βρόχους, όπου πρέπει να ληφθεί ιδιαίτερη προσοχή στον καθορισμό του ρεύματος των αντίστοιχων κόμβων καθώς υπάρχει ροή ρευμάτων από δύο αντίθετες φορές τρανζίστορ.

Μία συχνή κατάσταση σε stacked loop τοπολογίες είναι η εμφάνιση των παρακάτω όρων στην εξίσωση του βρόχου [7]:

$$\begin{aligned} \dots + \sqrt{\frac{I_{sum} + I_{diff}}{2}} + \sqrt{\frac{I_{sum} - I_{diff}}{2}} = \dots \\ \dots + \sqrt{\frac{I_{sum} + I_{diff}}{2}} = \sqrt{\frac{I_{sum} - I_{diff}}{2}} + \dots \end{aligned} \quad (4.22)$$

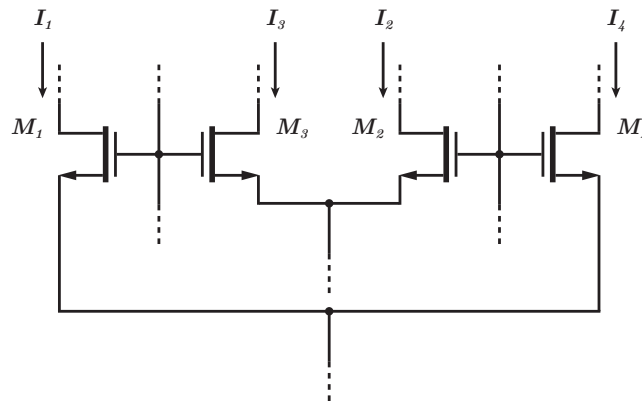
Η πρώτη μορφή της (4.22) υποδηλώνει ότι το άθροισμα και η διαφορά των ρευμάτων δύο τρανζίστορ ίδιας φοράς ισούνται με τις ποσότητες I_{sum} και I_{diff} , αντίστοιχα, οι οποίες μπορούν να αποτελούν εισόδους ή/και εξόδους για το translinear κύκλωμα. Το δεύτερο μέρος της δείχνει το ίδιο, απλά για τρανζίστορ με αντίθετη φορά στο βρόχο. Αν και σαν ιδιότητα φαίνεται περισσότερο με απλή επιβεβαίωση των ρευμάτων στους εμπλεκόμενους κλάδους και κόμβους, μπορεί να αποτελέσει την αρχή υλοποίησης κυκλωμάτων τετραγωνισμού (και όπως θα δούμε σύντομα, πολλαπλασιασμού), διαίρεσης, τετραγωνικής ρίζας και απόλυτης τιμής.

Στα αρνητικά της συγκεκριμένης τοπολογίας έχουμε την ισχυρή επίδραση του φαινομένου σώ-

ματος, καθώς δεν υπάρχει καμία εγγύηση ότι αντίθετα ζεύγη τρανζίστορ θα έχουν αντίστοιχες τάσεις V_s για να πετύχουμε διαφορική εξάλειψή του. Αντίθετα, πρέπει να απαιτήσουμε την ισότητα $V_s = V_b$ μέσω ξεχωριστού πηγαδιού για τις πηγές των MOSFETs. Ο αντίκτυπος (πέραν από την ενδεχομένως ακριβότερη τεχνολογία) είναι η δημιουργία μεγάλων χωρητικοτήτων από το πηγάδι στο υπόστρωμα μέσω της σύνδεσής τους και συνεπώς η μείωση του bandwidth της διάταξης. Για εφαρμογές υψηλών συχνοτήτων, η stacked loop δεν προτείνεται σαν τοπολογία.

4.3.2 Τοπολογία Up-Down Loop

Η δεύτερη τοπολογία που συναντάται σε translinear κυκλώματα είναι η up-down loop [7], η μορφή της οποίας δίνεται στο Σχήμα 4.3:



Σχήμα 4.3: Τοπολογία τύπου up-down loop

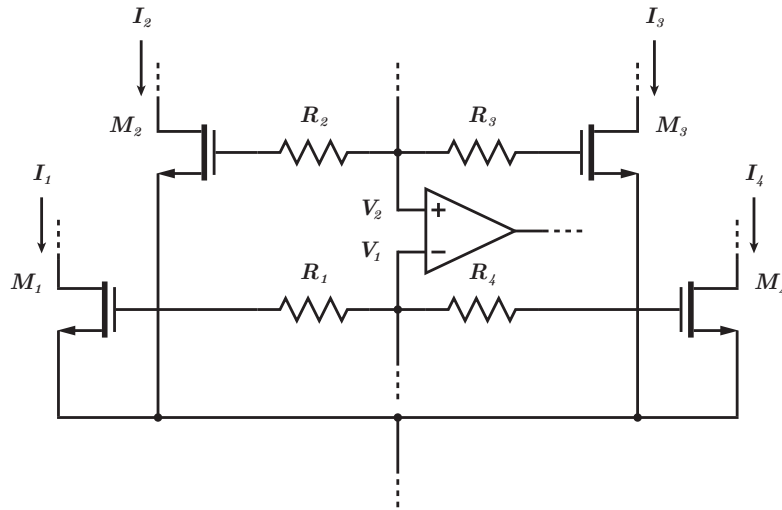
Εδώ έχουμε μόνο³ συνδέσεις πύλης-πύλης και πηγής-πηγής. Όπως αναφέραμε και στη stacked loop, επειδή οι δεύτερες χρειάζονται προσεκτική διαχείριση, προτιμούμε να χρησιμοποιήσουμε τις πρώτες για τον απαιτούμενο εξαναγκασμό ρευμάτων του βρόχου. Παρ' όλα αυτά, δεν είναι δυνατό να ορίσουμε όλα τα ρεύματα υποδοχής με αυτό τον τρόπο, περιορισμός που μας αναγκάζει να χρησιμοποιήσουμε τελικά και συνδέσεις πηγής-πηγής. Κάτι τέτοιο απαιτεί τη χρήση πρόσθετου κυκλώματος για την τελική υλοποίηση της έκφρασης που θέλουμε να εξαγάγουμε, επομένως η πολυπλοκότητα που απαιτεί η up-down loop, τόσο από άποψη αριθμού στοιχείων όσο και από άποψη σχεδίασης, είναι γενικά αυξημένη σε σχέση με αυτή της stacked loop. Σαν ακρίβεια έκφρασης υπολείπεται της stacked loop, όντας βέβαια ικανή να πετύχει πολύ καλή με προσεκτική σχεδίαση.

Στον αντίποδα, ένα μεγάλο προτέρημα της up-down loop είναι ότι σε 1^{ης} τάξης προσέγγιση παρουσιάζεται «αναίσθητη» στο φαινόμενο σώματος, καθώς κάθε ζεύγος τρανζίστορ αντίθετης φοράς έχει κοινή V_s . Έχουμε συνεπώς διαφορική ακύρωση των πρόσθετων όρων σφάλματος στην εξίσωση του βρόχου και δεν είναι αναγκαία η ύπαρξη ξεχωριστού πηγαδιού για τα MOSFETs. Έτσι, η διάταξη δεν επιβαρύνεται από τις μεγάλες χωρητικότητες που τονίσαμε προηγουμένως. Το πλεονέκτημα αυτό καθιστά τη συγκεκριμένη τοπολογία την πρώτη επιλογή σχεδίασης όταν απαιτείται μεγάλο bandwidth [7].

³Εκτός από την περίπτωση που χρησιμοποιούμε και NMOS και PMOS στο βρόχο αντί για τρανζίστορ αποκλειστικά του ενός τύπου.

4.3.3 Electronically Simulated Loop

Κλείνουμε την Παράγραφο με την τοπολογία γνωστή ως electronically simulated loop [7]. Είναι η λιγότερο δημοφιλής από τις τρεις και, όπως φαίνεται στο Σχήμα 4.4, απαιτεί πρόσθετη κυκλωματική διάταξη για να μπορέσει να υποστηρίξει την εξίσωση βρόχου. Ο τελεστικός ενισχυτής διατηρεί τη μέση τάση V_{gs} των M_1 και M_4 ίση με τη μέση V_{gs} των M_2 και M_3 , οι οποίες ανιχνεύονται από τα ωμικά δίκτυα R_1 - R_4 και R_2 - R_3 .



Σχήμα 4.4: Electronically simulated loop

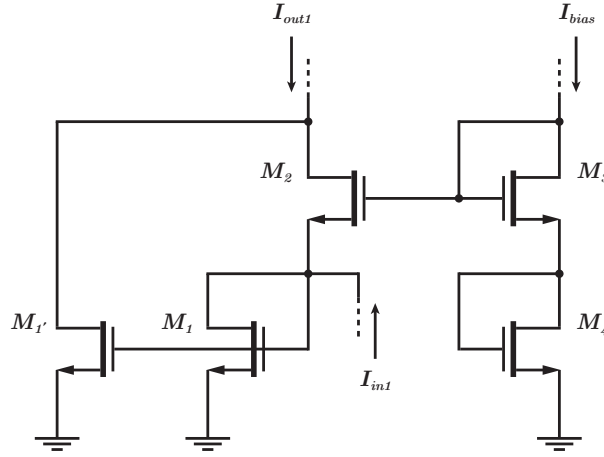
Όπως είναι άμεσα αντιληπτό, το συνολικό bandwidth του translinear βρόχου περιορίζεται από το bandwidth του ενισχυτή, ενώ η συνολική πολυπλοκότητα είναι σημαντικά μεγαλύτερη των άλλων δύο τοπολογιών. Επίσης, η ακρίβεια της τελικής αλγεβρικής έκφρασης είναι η χειρότερη δυνατή. Ωστόσο, υπάρχουν εφαρμογές με πολύ χαμηλή τάση τροφοδοσίας [7] όπου η electronically simulated loop έχει θέση σαν τοπολογία σχεδίασης.

4.4 Υλοποίηση της Πράξης του Πολλαπλασιασμού

Έχοντας δει την αρχή λειτουργίας και εξετάσει τις διάφορες τοπολογίες των translinear βρόχων, προχωρούμε στη σχεδίαση ενός που θα μπορέσει να μας δώσει την πράξη του πολλαπλασιασμού. Θα χρησιμοποιήσουμε τη stacked loop σαν τοπολογία για την απλότητα που θα προκύψει στη διάταξη και την ακρίβεια της έκφρασης. Ο αναγκαστικός περιορισμός του bandwidth δεν μας επηρεάζει δεδομένου του ότι ο CCM προορίζεται για επεξεργασία χαμηλόσυχων σημάτων.

Ας αρχίσουμε με τη διάταξη του Σχήματος 4.5. Τα M_1 - M_4 αποτελούν έναν translinear βρόχο τετραγωνισμού [7]. Θεωρώντας όλα τα MOSFETs σε περιοχή κορεσμού, με ίσες V_{th} και κοινούς λόγους W/L , έχουμε την εξίσωση:

$$\begin{aligned} V_{gs1} + V_{gs2} &= V_{gs3} + V_{gs4} \\ \sqrt{I_{ds1}} + \sqrt{I_{ds2}} &= \sqrt{I_{ds3}} + \sqrt{I_{ds4}} \end{aligned} \quad (4.23)$$



Σχήμα 4.5: Translinear βρόχος τετραγωνισμού

Η (4.23) αναλύεται ως εξής:

$$\begin{aligned}
 \sqrt{I_1} + \sqrt{I_2} &= 2\sqrt{I_{bias}} \\
 I_1 + I_2 + 2\sqrt{I_1 I_2} &= 4I_{bias} \\
 2\sqrt{I_1 I_2} &= 4I_{bias} - (I_1 + I_2) \\
 4I_1 I_2 &= 16I_{bias}^2 + (I_1 + I_2)^2 - 8I_{bias}(I_1 + I_2) \\
 8I_{bias}(I_1 + I_2) &= 16I_{bias}^2 + I_1^2 + I_2^2 + 2I_1 I_2 - 4I_1 I_2 \\
 8I_{bias}(I_1 + I_2) &= 16I_{bias}^2 + (I_1 - I_2)^2 \\
 I_1 + I_2 &= 2I_{bias} + \frac{(I_1 - I_2)^2}{8I_{bias}}
 \end{aligned} \tag{4.24}$$

Το $M_{1'}$ αντιγράφει το ρεύμα του M_1 και μας δίνει τη δυνατότητα να πάρουμε το άθροισμα των I_1 και I_2 στην υποδοχή του M_2 . Θέτοντας λοιπόν σαν είσοδο και έξοδο τις ποσότητες:

$$\begin{aligned}
 I_1 + I_2 &= I_{out1} \\
 I_1 = I_2 + I_{in1} &\Rightarrow I_1 - I_2 = I_{in1}
 \end{aligned} \tag{4.25}$$

παίρνουμε την τελική έκφραση:

$$I_{out1} = 2I_{bias} + \frac{I_{in1}^2}{8I_{bias}} \tag{4.26}$$

Συνεπώς, ο βρόχος πράγματι δίνει σαν έξοδο το τετράγωνο της εισόδου του, συν ένα σταθερό όρο. Αν φαίνεται εκ πρώτης όψης περίεργο το πώς μπορεί να φανεί χρήσιμη μία σχέση σαν την (4.26) για την υλοποίηση πολλαπλασιασμού δύο ποσοτήτων, ας θυμηθούμε την ισότητα:

$$(\alpha + \beta)^2 - (\alpha - \beta)^2 = 4\alpha\beta \tag{4.27}$$

Η (4.27) είναι η σχέση την οποία θα εκμεταλλευτούμε για να παράξουμε τον πολλαπλασιασμό. Ας θεωρήσουμε επομένως σαν ποσότητες εισόδου τα ρεύματα I_x και I_y , με ζητούμενη έξοδο το γινόμενο $I_x I_y$ πολλαπλασιασμένο με κάποια σταθερά. Αν επεκτείνουμε το κύκλωμα του Σχήματος 4.5 με τα M_5 , M_6 και M_5' στις αντίστοιχες θέσεις των M_1 , M_2 και M_1' και με μία δεύτερη είσοδο, I_{in2} και έξοδο, I_{out2} , θα έχουμε επίσης τη σχέση:

$$I_{out2} = 2I_{bias} + \frac{I_{in2}^2}{8I_{bias}} \quad (4.28)$$

Αν τώρα ορίσουμε για εισόδους τις εκφράσεις:

$$\begin{aligned} I_{in1} &= I_x + I_y \\ I_{in2} &= I_x - I_y \end{aligned} \quad (4.29)$$

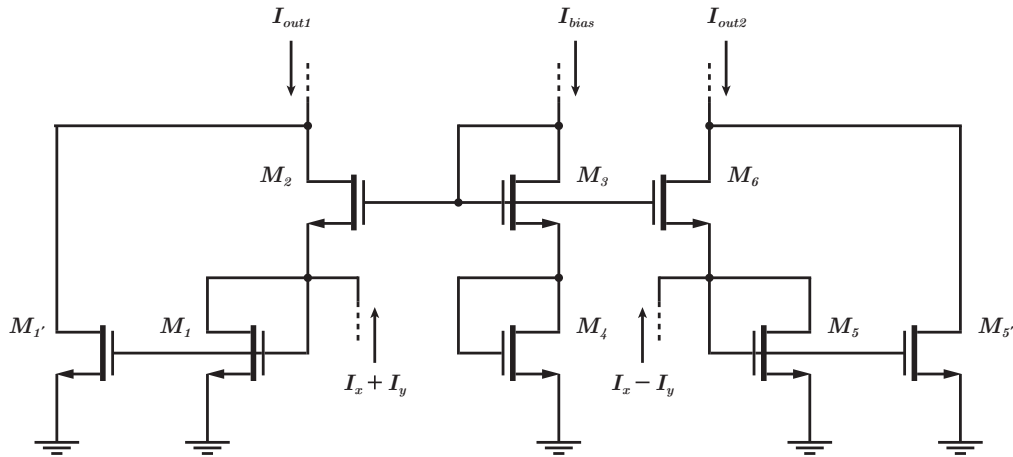
και για τελική έξοδο τη διαφορά:

$$I_{out} = I_{out1} - I_{out2} \quad (4.30)$$

παίρνουμε:

$$\begin{aligned} I_{out} &= \frac{(I_x + I_y)^2}{8I_{bias}} - \frac{(I_x - I_y)^2}{8I_{bias}} \\ &= \frac{I_x I_y}{2I_{bias}} \end{aligned} \quad (4.31)$$

Έχουμε συνεπώς καταφέρει να υλοποιήσουμε την πράξη του πολλαπλασιασμού με χρήση δύο απλών translinear βρόχων. Όπως αναμέναμε από τα χαρακτηριστικά της τοπολογίας που επιλέξαμε, η μορφή του είναι εξαιρετικά απλή. Το γεγονός αυτό θα βοηθήσει και στην εξαγωγή συμμετρικού layout, που όπως ήδη αναφέραμε είναι απαραίτητο για τη σημαντική μείωση σφαλμάτων που προέρχονται από μη-τάϊριασμα των στοιχείων – ήδη έχουμε υποθέσει όμοιες διαστάσεις τρανζίστορ, με τη διάταξή μας να είναι πλήρως-συμμετρική.



Σχήμα 4.6: Translinear κύκλωμα πολλαπλασιασμού

Το translinear κύκλωμα που μόλις περιγράψαμε εικονίζεται στο Σχήμα 4.6 και (με μία μικρή τροποποίηση η οποία θα δοθεί στο επόμενο Κεφάλαιο) θα αποτελέσει τον πυρήνα του CCM.

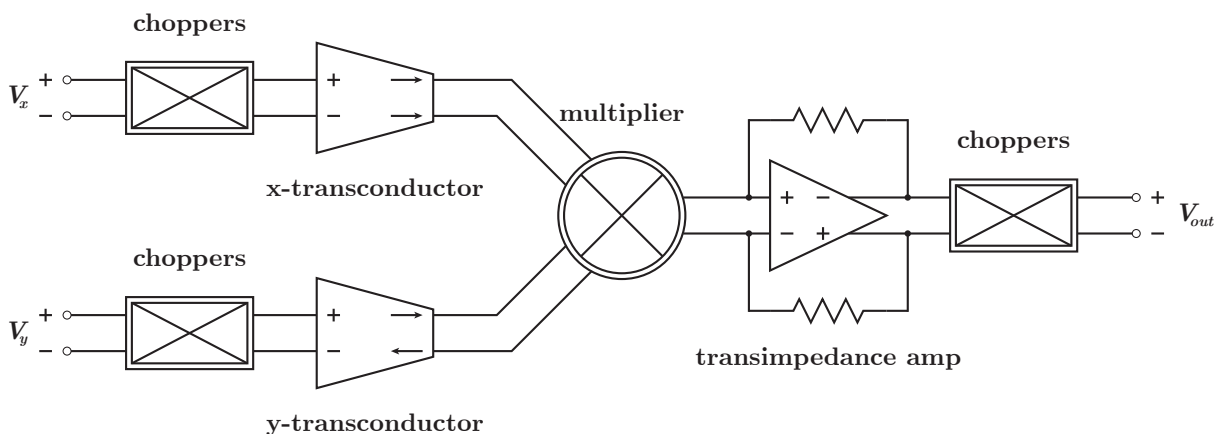
5

Αρχιτεκτονική του CCM

Στα προηγούμενα Κεφάλαια είδαμε τα δύο βασικά εργαλεία για τη σχεδίαση του CCM, τη σταθεροποίηση chopper και τα translinear κυκλώματα. Πλέον είμαστε σε θέση να δώσουμε την πλήρη αρχιτεκτονική του CCM.

5.1 Συνολική Αρχιτεκτονική

Η αρχιτεκτονική του CCM αποτυπώνεται στο Σχήμα 5.1. Όπως είδαμε, το translinear κύκλωμα που επιτελεί την πράξη του πολλαπλασιασμού δέχεται τις εισόδους του και αποδίδει την έξοδό του σε μορφή ρεύματος, ενώ οι εισόδους και έξοδοι των choppers είναι σε μορφή τάσης. Κάτι τέτοιο καθιστά αναγκαία την ύπαρξη μετατροπέων τάσης σε ρεύμα ($V-I$ converter) και ρεύματος σε τάση ($I-V$ converter), ως τους συνδετικούς κρίκους της αλυσίδας chopping-πολλαπλασιασμού-chopping. Οι πρώτοι υλοποιούνται μέσω διαγωγών (transconductors) και ο δεύτερος μέσω ενός ενισχυτή διαντίστασης (transimpedance amplifier).



Σχήμα 5.1: Αρχιτεκτονική του CCM

Από την παραπάνω δομή απουσιάζει το κύκλωμα πόλωσης, το οποίο θα δοθεί μαζί με όλα τα επιμέρους κυκλώματα του CCM αναλυτικά στις επόμενες Παραγράφους. Ακόμη, το φίλτρο στην έξοδο της διάταξης θεωρείται ξεχωριστό κομμάτι και θα χρησιμοποιηθεί μόνο στις προσομοιώσεις.

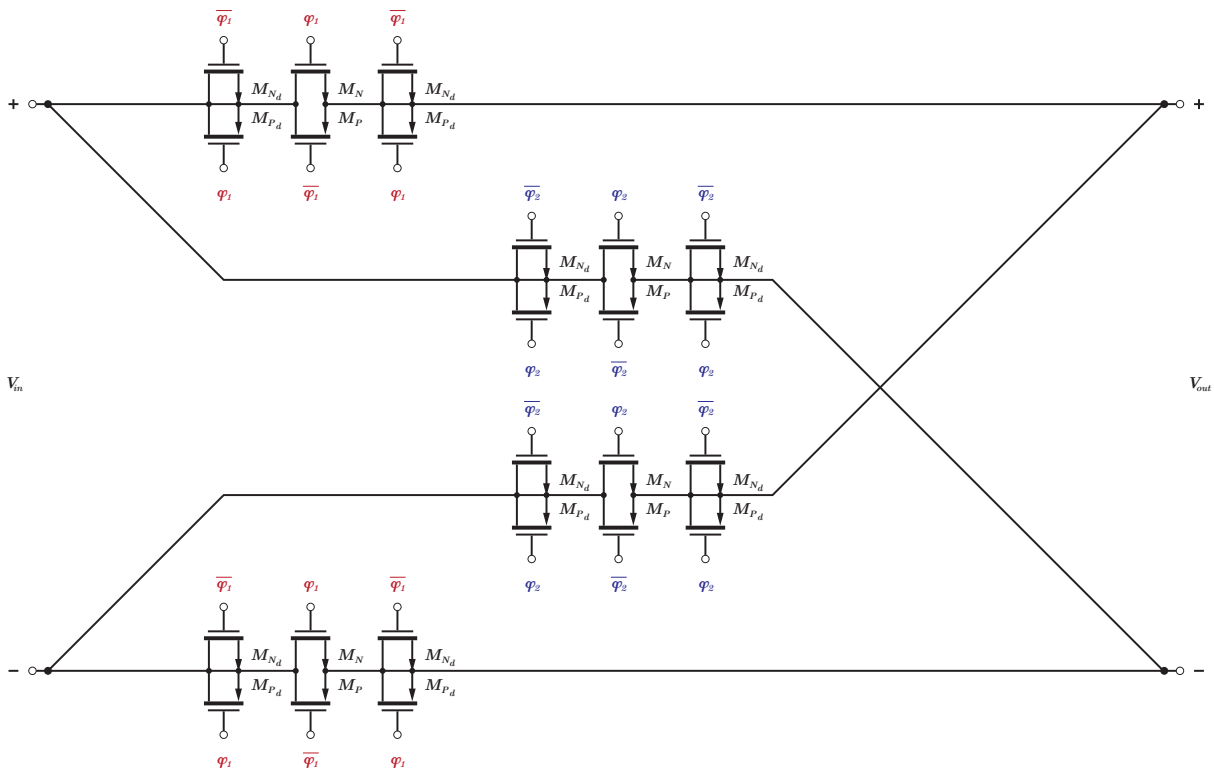
Έτσι κι αλλιώς, η ακριβής επιλογή της μορφής του μπορεί να τροποποιηθεί ανάλογα με την εκάστοτε εφαρμογή.

5.2 Chopper Blocks

Το κάθε chopper block αποτελείται από δύο ξεχωριστά κυκλώματα: τους διαμορφωτές chopper και τη γεννήτρια μη-αλληλοεπικαλυπτόμενων ρολογιών.

5.2.1 Διαμορφωτές Chopper

Στην Παράγραφο 3.5 είδαμε τη μορφή των διαμορφωτών chopper σε CMOS ICs, η οποία φαίνεται και στο Σχήμα 5.2, με σημειωμένα τα τρανζίστορ της πύλης μετάδοσης ως M_N και M_P και των dummy στοιχείων ως M_{N_d} και M_{P_d} .



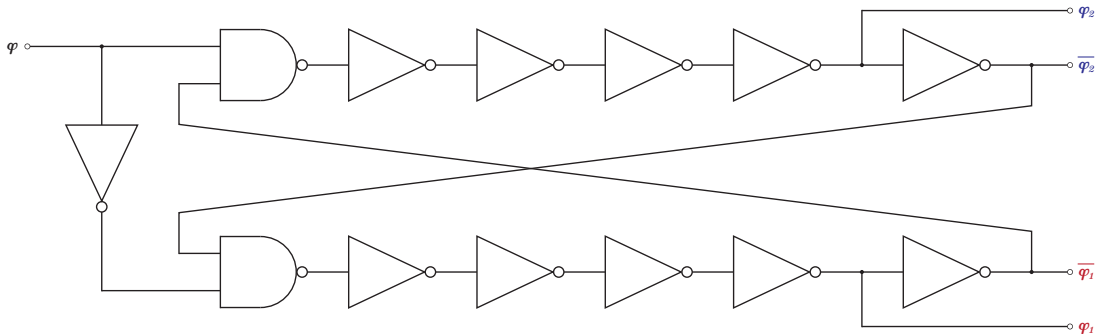
Σχήμα 5.2: Διαμορφωτές chopper

Έχουμε δύο διαδρομές του σήματος, με την ορθή φορά να πραγματοποιείται κατά τη διάρκεια της φάσης ϕ_1 και την ανεστραμμένη κατά τη φάση ϕ_2 . Κάθε μία δρα για χρονικό διάστημα ίσο με $T_{ch}/2$.

5.2.2 Γεννήτρια Μη-Αλληλοεπικαλυπτόμενων Ρολογιών

Για τη σωστή λειτουργία των διαμορφωτών, πρέπει να πιστοποιηθεί ότι οι ϕ_1 και ϕ_2 δεν θα είναι αλληλοεπικαλυπτόμενες, ότι δεν θα υπάρχει δηλαδή χρονικό διάστημα κατά το οποίο και οι δύο διαδρομές του σήματος θα είναι ενεργοποιημένες [6]. Μπορούμε να πετύχουμε αυτή την απαίτηση

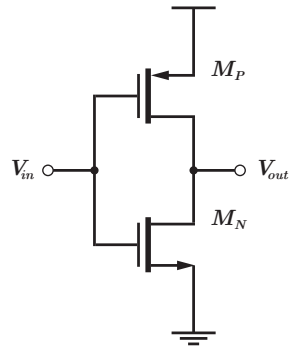
χρησιμοποιώντας το κύκλωμα του Σχήματος 5.3:



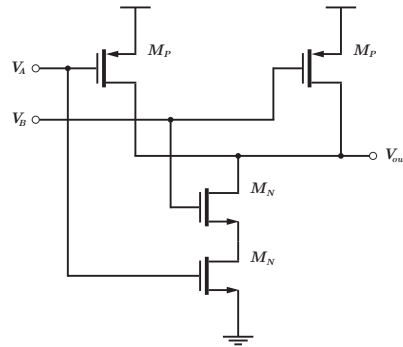
Σχήμα 5.3: Γεννήτρια μη-αλληλοεπικαλυπτόμενων ρολογιών

Τα στάδια καθυστέρησης των αντιστροφών (inverters, Σχήμα 5.4) σε συνδυασμό με την επίτρεψη των πυλών NAND (Σχήμα 5.5) και τον αρχικό αντιστροφέα εξασφαλίζουν ότι η κάθε φάση είναι συμπληρωματική της άλλης, αλλά και το ότι δεν συνυπάρχουν ποτέ στο ίδιο λογικό επίπεδο – η ϕ_1 «περιμένει» μία delayed ϕ_2 για να προχωρήσει στην έξοδο και αντίστοιχα η ϕ_2 μία delayed ϕ_1 , με αποτέλεσμα τη δημιουργία ενός κενού διαστήματος μεταξύ της εναλλαγής τους.

Για να αποφύγουμε την αλληλεπίδραση από τις θορυβώδεις γραμμές τροφοδοσίας των ψηφιακών πυλών (digital power lines) στους διαμορφωτές chopper, οι τελευταίοι αντιστροφείς της γεννήτριας είναι προτιμότερο να τροφοδοτούνται από τις γραμμές τροφοδοσίας του υπόλοιπου αναλογικού κυκλώματος (analog power lines) [6]. Στο design που κάνουμε, θεωρούμε κοινή τροφοδοσία για το πλήρες σύνολο του CCM.



Σχήμα 5.4: Αντιστροφέας



Σχήμα 5.5: Πύλη NAND

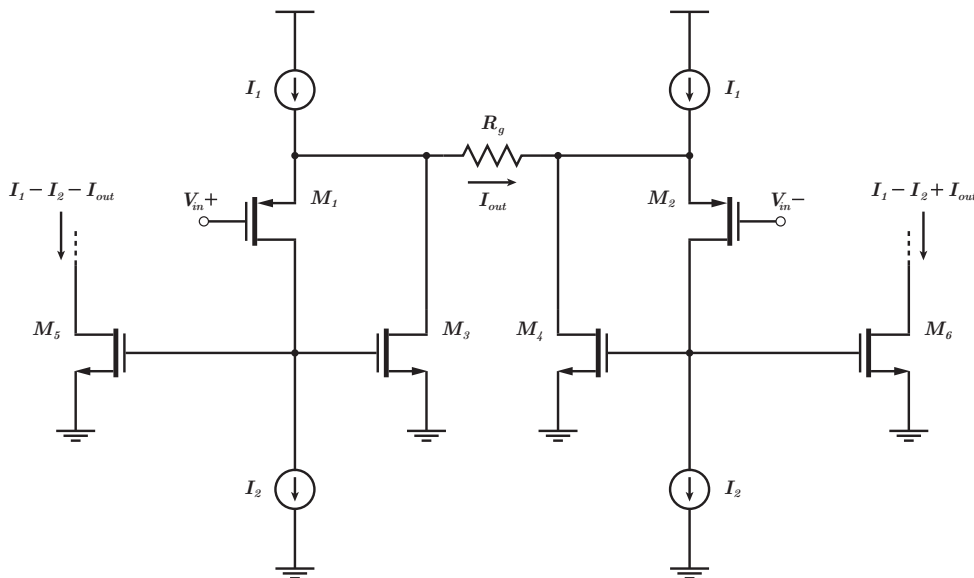
5.3 Διαγωγοί

Οι διαγωγοί αποτελούν τον αναγκαίο $V-I$ μετατροπέα έτσι ώστε ο translinear πυρήνας του πολλαπλασιαστή να μπορεί να τροφοδοτείται με τα αντίστοιχα ρεύματα εισόδου. Είδαμε νωρίτερα ότι χρειαζόμαστε τις εκφράσεις $I_x + I_y$ και $I_x - I_y$, επομένως θέλουμε ο διαγωγός της x-εισόδου να δίνει ρεύμα I_x σε δύο εξόδους και ο διαγωγός της y-εισόδου να δίνει ρεύμα I_y στη μία του έξοδο ενώ τραβάει την ίδια ποσότητα από την άλλη ($-I_y$).

5.3.1 Βασική Τοπολογία

Η βασική τοπολογία που θα χρησιμοποιηθεί για τους διαγωγούς δίνεται στο Σχήμα 5.6 [1]. Τα τρανζίστορ M_1 - M_2 διαρρέονται από σταθερό ρεύμα I_2 και μέσω της σταθερής V_{sg} που τους επιβάλλεται η τάση V_{in} εμφανίζεται στα άκρα της R_g , δίνοντας ρεύμα εξόδου I_{out} . Τα M_3 - M_4 δέχονται τη διαφορά μεταξύ των ρευμάτων πόλωσης, $I_1 - I_2$ και το ρεύμα εξόδου και τα καθρεπτίζουν στα τρανζίστορ εξόδου, M_5 - M_6 , με τον τρόπο που απεικονίζεται. Εφόσον τα M_5 - M_6 είναι ίδιου μεγέθους με τα M_3 - M_4 , η διαγωγιμότητα της διάταξης είναι:

$$G_m = \frac{I_{out}}{V_{in}} = \frac{1}{R_g} \quad (5.1)$$



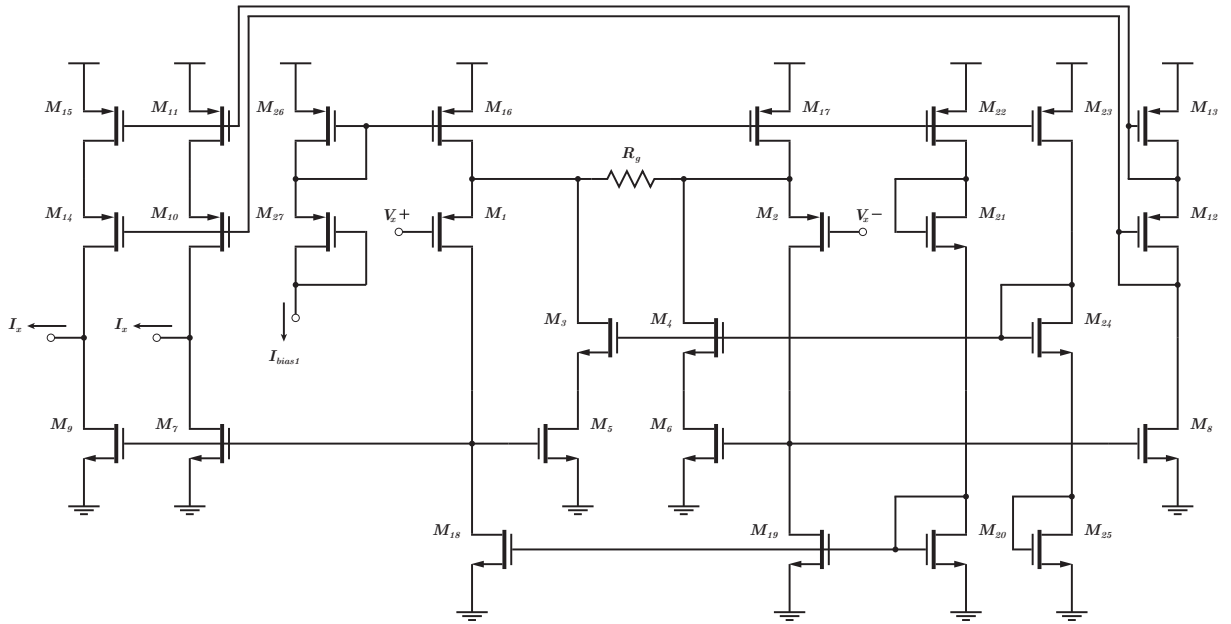
Σχήμα 5.6: Βασική τοπολογία διαγωγών

Έχουμε επιλέξει να χρησιμοποιήσουμε σταθερή διαγωγιμότητα μέσω της R_g για καλύτερη γραμμικότητα των διαγωγών. Εναλλακτικά, η R_g θα μπορούσε να αντικατασταθεί από ένα MOSFET σε τριόδο, δίνοντας τη δυνατότητα εξωτερικά ελεγχόμενης διαγωγιμότητας – θα παρουσίαζε ωστόσο χειρότερη γραμμική συμπεριφορά λόγω της φύσης της αντίστασης τριόδου.

5.3.2 Διαγωγός X-Εισόδου

Βάσει της τοπολογίας που μόλις είδαμε, κατασκευάζουμε τους απαιτούμενους διαγωγούς για το CCM. Στο Σχήμα 5.7 φαίνεται το πλήρες κύκλωμα του διαγωγού για τη x-είσοδο. Τα τρανζίστορ M_{16} , M_{17} και M_{18} , M_{19} αποτελούν τις πηγές των σταθερών ρευμάτων I_1 και I_2 , με τα δικτυώματα M_{26} - M_{27} και M_{20} - M_{22} να τους δημιουργούν τις κατάλληλες συνθήκες πόλωσης.

Τα cascodes M_3 και M_4 έχουν προστεθεί ώστε να υπάρχει καλύτερο ταίριασμα των τάσεων V_{ds} μεταξύ των M_5 - M_6 και των τρανζίστορ εξόδου M_7 - M_9 και συνεπώς πιο πιστή αντιγραφή των

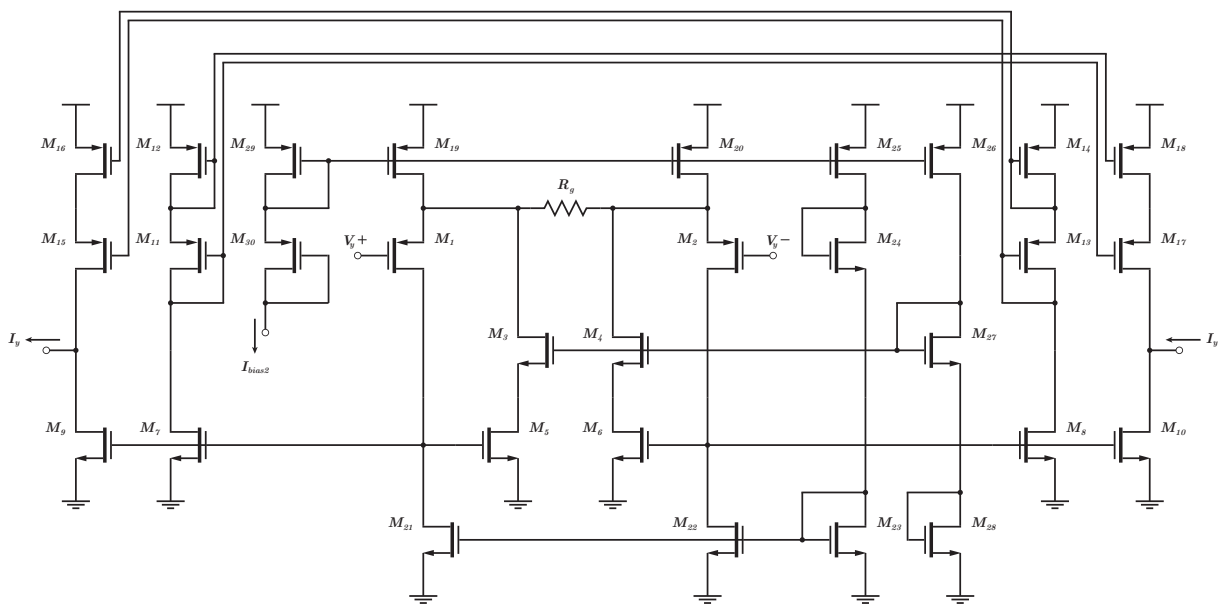


Σχήμα 5.7: Διαγωγός x-εισόδου

ρευμάτων τους. Το δικτύωμα $M_{23}-M_{25}$ παρέχει πόλωση στα cascodes. Η λήψη των επιθυμητών ρευμάτων I_x γίνεται μέσω των cascode καθρεπτών $M_{10}-M_{13}$ και $M_{12}-M_{15}$, όπου σε κάθε μία από τις εξόδους τους παρέχεται η διαφορά των ρευμάτων των M_6 και M_5 , ίση με $2G_m V_x$.

5.3.3 Διαγωγός Υ-Εισόδου

Σχεδόν όμοιος με το διαγωγό x-εισόδου, ο διαγωγός y-εισόδου παρουσιάζεται στο Σχήμα 5.8:

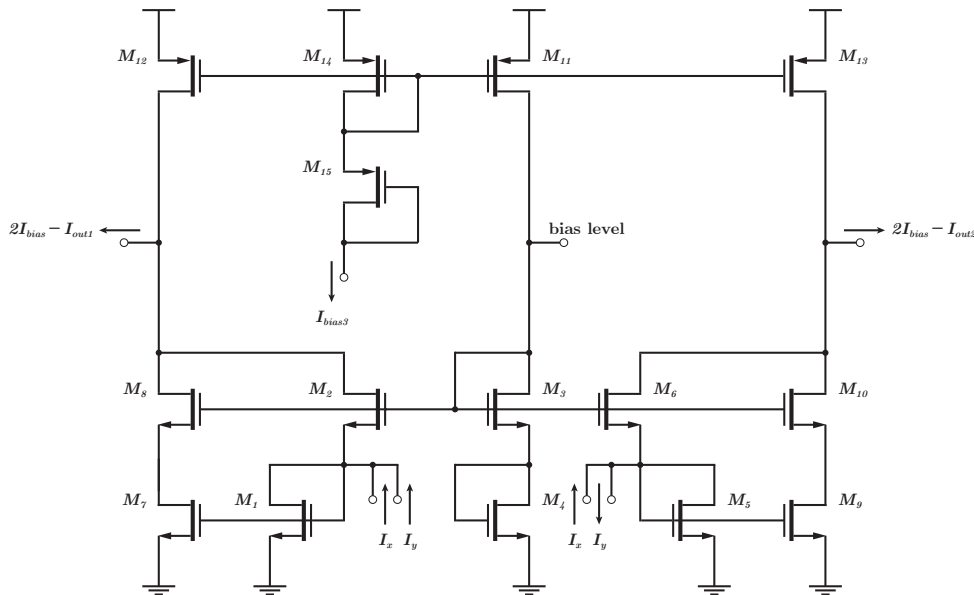


Σχήμα 5.8: Διαγωγός y-εισόδου

Η διαφοροποίησή τους έγκειται στο γεγονός ότι, όπως αναφέραμε, πλέον χρειαζόμαστε δύο αντίθετης φοράς ρεύματα εξόδου (I_y και $-I_y$) αντί για δύο ίδιες. Κάτι τέτοιο διασφαλίζεται μέσω των καθρεπτών $M_{13}-M_{16}$ και $M_{11}-M_{12}-M_{17}-M_{18}$, οι οποίοι αποδίδουν εξόδους $2G_m V_y$ και $-2G_m V_y$, αντίστοιχα.

5.4 Translinear Πολλαπλασιαστής

Το κύκλωμα που θα αποτελέσει τον πυρήνα του CCM είναι ο translinear πολλαπλασιαστής του Σχήματος 5.9. Η μοναδική τροποποίηση που έχει σε σχέση με το κύκλωμα που παρουσιάστηκε στην Παράγραφο 4.4, είναι η προσθήκη των cascodes M_8 και M_{10} που (όπως και στην περίπτωση των διαγωγών) διατηρούν καλύτερο ταιρίασμα μεταξύ των V_{ds} των M_1-M_7 και M_5-M_9 . Οι πηγές $M_{11}-M_{13}$ πολώνονται από τα $M_{14}-M_{15}$ και τροφοδοτούν τον πολλαπλασιαστή με τα αναγκαία ρεύματα για τη λειτουργία του.



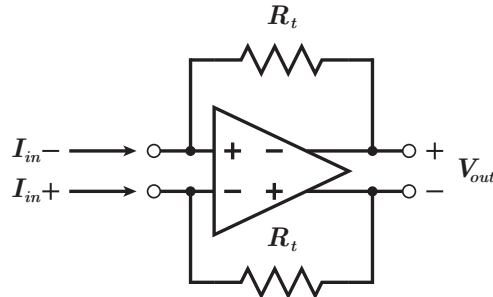
Σχήμα 5.9: Translinear πολλαπλασιαστής

Οι διαγωγοί δίνουν τις εξόδους τους στις υποδοχές των M_1 , M_5 και τελικά παράγονται οι εκφράσεις των I_{out1} , I_{out2} των (4.26), (4.28) και (4.29) που αφαιρούμενες υλοποιούν πολλαπλασιασμό των I_x και I_y . Οι αντίστοιχες έξοδοι του πολλαπλασιαστή παρέχουν τις τιμές των I_{out1} και I_{out2} ως υπολειπόμενες από τα σταθερά ρεύματα ηρεμίας $2I_{bias}$ των αντίστοιχων κλάδων.

5.5 Ενισχυτής Διαντίστασης

Ο ενισχυτής διαντίστασης είναι ο τελευταίος κρίκος της αλυσίδας μετατροπής $V-I-V$ που απαιτεί η επεξεργασία σήματος στο CCM. Πρακτικά αποτελεί έναν $I-V$ μετατροπέα, δεχόμενο σαν είσοδο ρεύμα και αποδίδοντας στην έξοδο γραμμικά τάση. Εφόσον τόσο το ρεύμα εξόδου του translinear

πολλαπλασιαστή του Σχήματος 5.9 όσο και οι εισόδους των διαμορφωτών chopper παρέχονται διαφορετικά, χρησιμοποιούμε τη μορφή του Σχήματος 5.10:



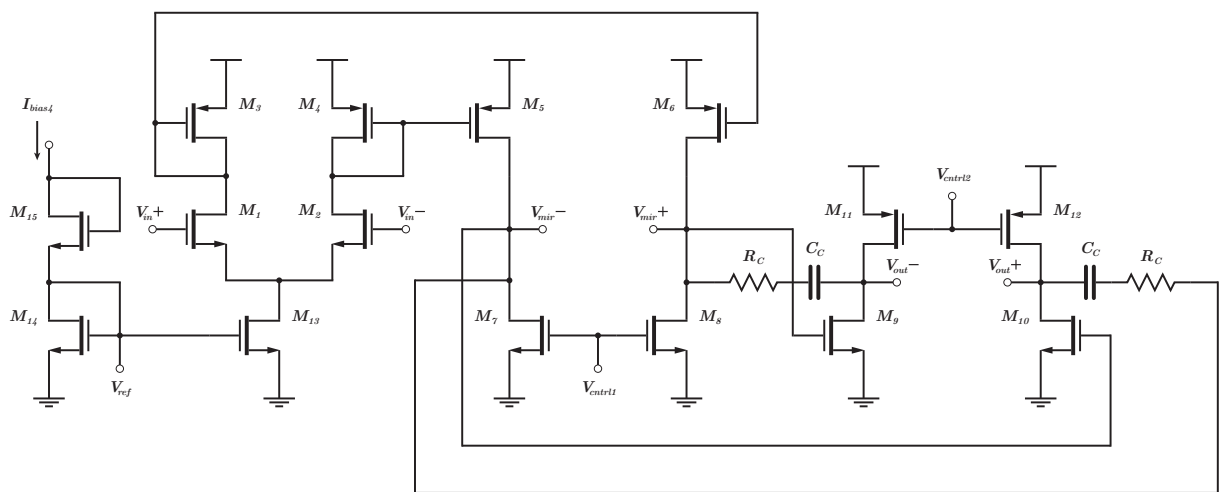
Σχήμα 5.10: Ενισχυτής διαντίστασης

Ο ενισχυτής διαντίστασης αποτελείται από έναν πλήρως-διαφορικό τελεστικό ενισχυτή, στον οποίο έχουμε συνδέσει τις εισόδους με τις αντίστοιχες εξόδους μέσω δύο αντιστάσεων R_t . Τα ρεύματα εισόδου ρέουν διαμέσου των R_t , προκαλώντας πτώση τάσης ανάλογη των ιδίων και της τιμής των αντιστάσεων. Καθώς η έξοδος λαμβάνεται διαφορικά στα σημεία από τα οποία εκρέουν τα I_{in+} και I_{in-} , θεωρούμε ως θετική φορά την αντίθετη από αυτή της εισόδου.

Δεδομένου του ότι ο τελεστικός ενισχυτής είναι πλήρως-διαφορικός, η χρήση του απαιτεί την ύπαρξη δικτυωμάτων ελέγχου, γνωστά ως δικτυώματα common-mode feedback (CMFB) [1]. Τα δικτυώματα CMFB διατηρούν μέσω τάσεων αναφοράς τις common-mode τάσεις του opamp σε συγκεκριμένες τιμές, καθώς οι τελευταίες δεν επηρεάζονται από κάποιο εφαρμοζόμενο feedback.

5.5.1 Πλήρως-Διαφορικός Τελεστικός Ενισχυτής

Ο τελεστικός ενισχυτής που θα χρησιμοποιηθεί για την υλοποίηση του ενισχυτή διαντίστασης είναι αυτός του Σχήματος 5.11. Η συγκεκριμένη γενική τοπολογία ενισχυτή είναι γνωστή ως current-mirror opamp [1].



Σχήμα 5.11: Πλήρως-διαφορικός τελεστικός ενισχυτής

Ο current-mirror opamp ανήκει σε μία κατηγορία τελεστικών ενισχυτών γνωστών ως operational transconductance amplifiers (OTAs), οι οποίοι προορίζονται για οδήγηση χωρητικών φορτίων και για το λόγο αυτό βασίζονται σε μεγάλες τιμές αντιστάσεων εξόδου ώστε να πετύχουν ικανές τιμές κέρδους ανοιχτού βρόχου (open-loop gain) [1]. Καθώς στην περίπτωση μας δεν θα οδηγούμε καθαρά χωρητικό φορτίο, είναι απαραίτητη η προσθήκη ενός σταδίου εξόδου, το οποίο θα μπορεί να οδηγήσει ωμικά φορτία χωρίς τη ραγδαία πτώση του open-loop gain που θα επιφέρει η μείωση των αντιστάσεων εξόδου.

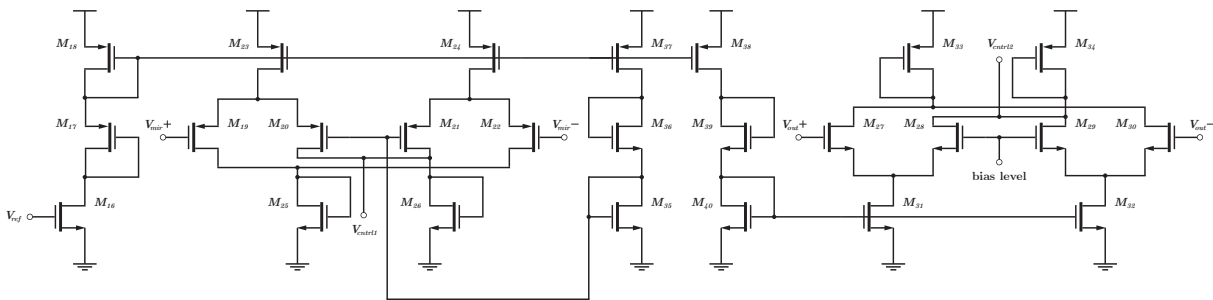
Το βασικό σώμα του τελεστικού, ο current-mirror opamp, αποτελείται από τα τρανζίστορ εισόδου M_1 - M_2 και τους καθρέπτες ρεύματος M_3 - M_6 και M_4 - M_5 (αναλογίας K), που οδηγούν τα ενεργά φορτία (active loads) M_7 , M_8 . Το κύκλωμα πολώνεται μέσω των M_{14} - M_{15} που εξαναγκάζουν το M_{13} να παραγάγει το αναγκαίο tail-current του διαφορικού ζεύγους.

Το στάδιο εξόδου υλοποιείται από τα M_9 - M_{12} , τα οποία σχηματίζουν ένα στάδιο κοινής-πηγής (common-source stage – CS). Αν και η πιο συνηθισμένη επιλογή για στάδιο εξόδου είναι η χρήση ενός απομονωτή (buffer ή common-drain stage – CD), το output swing της διάταξης περιορίζεται σημαντικά, ενώ η πόλωση του σταδίου και η αντιστάθμιση του συνολικού ενισχυτή είναι αρκετά πιο απαιτητική. Με τη χρήση του CS πετυχαίνουμε εύκολη πόλωση, μεγάλο output swing και η πτώση του open-loop gain υπό την οδήγηση ωμικών φορτίων αντισταθμίζεται εν μέρη από την αύξηση που επιφέρει το ίδιο το στάδιο.

Η συνολική αντιστάθμιση πετυχαίνεται μέσω αντιστάθμισης Miller (Miller compensation) στο στάδιο εξόδου, χρησιμοποιώντας τα δικτυώματα R_C - C_C . Η αμεσότητα που παρέχει η εν λόγω μέθοδος αντιστάθμισης αποτελεί ένα ακόμη κέρδος που προσφέρει η επιλογή του σταδίου CS ως στάδιο εξόδου¹.

5.5.2 Δικτυώματα CMFB

Τα δικτυώματα CMFB συνεχούς-χρόνου (continuous-time CMFB networks) [1] του Σχήματος 5.12 ολοκληρώνουν τον πλήρως-διαφορικό τελεστικό ενισχυτή:



Σχήμα 5.12: Δικτυώματα CMFB συνεχούς-χρόνου

Το κάθε δικτύωμα ελέγχου αποτελείται από δύο διαφορικά ζεύγη συνδεδεμένα σε σειρά (M_{19} - M_{20} και M_{21} - M_{22} , M_{27} - M_{28} και M_{29} - M_{30}), με τα εξωτερικά τρανζίστορ να συγκρίνουν τις τάσεις που

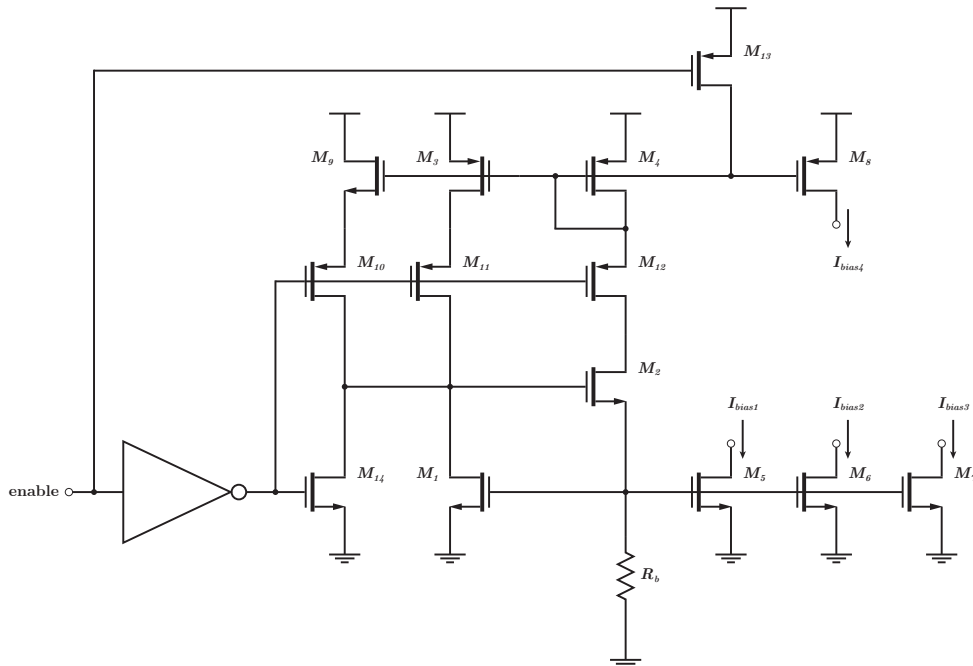
¹Φυσικά, όλα τα παραπάνω δεν υποδεικνύουν σε καμία περίπτωση ότι ένα στάδιο CS υπερτερεί ενός CD στην έξοδο, παρά μόνο το ότι για τη συγκεκριμένη εφαρμογή το CS παρουσιάζει περισσότερα σχεδιαστικά οφέλη.

αισθάνονται από τον ενισχυτή σε σχέση με μία σταθερή τάση αναφοράς. Εδώ, ελέγχουν τις εξόδους των καθρεπτών M_3-M_6 και M_4-M_5 (V_{mir+} και V_{mir-} , αντίστοιχα) και την τελική έξοδο (V_{out+} , V_{out-}). Οι εξόδοι των καθρεπτών συγκρίνονται με την τάση που παράγει το δικτύωμα $M_{35}-M_{37}$, η οποία είναι ορισμένη με γνώμονα τη σωστή πόλωση του σταδίου εξόδου. Η common-mode τάση της εξόδου ισοσταθμίζεται με την ένδειξη bias level, η οποία σηματοδοτεί την common-mode τάση των εξόδων του translinear πολλαπλασιαστή – η επιλογή αυτή γίνεται για να μην τραβάει ρεύμα ο ενισχυτής διαντίστασης από τον πολλαπλασιαστή σε κατάσταση ηρεμίας.

Εφόσον τα σήματα στα διαφορικά ζεύγη δεν τα οδηγούν σε κατάσταση αποκοπής, τα δικτυώματα επενεργούν πάνω στις πύλες των ενεργών φορτίων M_7-M_8 και $M_{11}-M_{12}$, ελέγχοντας τις V_{gs} και V_{sg} τους ούτως ώστε οι εξόδοι να διατηρούνται συνεχώς στα επιθυμητά επίπεδα. Αξίζει να σημειωθεί ότι κάθε ζεύγος ενεργού φορτίου ελέγχεται από δικτύωμα CMFB του αντίθετου τύπου τρανζίστορ για να διατηρείται αρνητική ανάδραση μεταξύ τους. Τα συνδεδεμένα ως δίοδοι $M_{25}-M_{26}$ και $M_{33}-M_{34}$ χρησιμοποιούνται ως level-shifters για το σωστό καθορισμό των επιπέδων τάσης στις υποδοχές των διαφορικών ζευγών. Τα $M_{23}-M_{24}$, $M_{31}-M_{32}$ είναι οι πηγές ρεύματος των διαφορικών ζευγών, πολωμένες από τα δικτυώματα $M_{16}-M_{18}$, $M_{38}-M_{40}$ και την τάση αναφοράς V_{ref} .

5.6 Κύκλωμα Πόλωσης

Κλείνουμε το παρόν Κεφάλαιο με το κύκλωμα πόλωσης του CCM (Σχήμα 5.13), το οποίο περιλαμβάνει και επιλογή εκκίνησης (σήμα enable). Η λειτουργία του βασίζεται στον εξαναγκασμό ισότητας του ρεύματος εισόδου με το αυτό της εξόδου σε μία πηγή ρεύματος αναφοράς [2].



Σχήμα 5.13: Κύκλωμα πόλωσης με επιλογή εκκίνησης

Τα ρεύματα των M_1 και M_2 εξαναγκάζονται σε ισότητα μέσω του καθρέπτη M_3-M_4 , ενώ η R_b

και το M_1 ορίζουν το ρεύμα του M_2 :

$$\begin{aligned} I_1 &= I_2 \\ I_2 &= \frac{V_{gs1}}{R_b} \end{aligned} \quad (5.2)$$

Η (5.2) δίνει δύο πιθανά σημεία τομής των συμπεριφορών των δύο κυκλωμάτων, εκ των οποίων το ένα είναι η περίπτωση $I_1 = I_2 = 0$, όπου κανένα κύκλωμα δεν λειτουργεί [2]. Για να αποφύγουμε αυτή τη στασιμότητα, χρησιμοποιούμε ένα κύκλωμα εκκίνησης το οποίο εγγυάται ότι κάθε φορά που δίνουμε εντολή λειτουργίας (enable στο λογικό 1) θα οδηγηθούμε στην επιθυμητή κατάσταση ρευμάτων.

Θεωρώντας το σήμα ελέγχου στο λογικό 1, οι διακόπτες M_{10} - M_{12} είναι κλειστοί, ενώ οι M_{13} - M_{14} ανοικτοί. Εάν βρισκόμαστε στην ανεπιθύμητη περίπτωση όπου $I_1 = I_2 = 0$, η πύλη του M_4 θα είναι κοντά στην τροφοδοσία, ενώ οι πύλες των M_1 και M_2 κοντά στη γη. Τότε, το M_9 θα αρχίσει να άγει, σηκώνοντας τον κόμβο της πύλης του M_2 , υποχρεώνοντας και αυτό σε αγωγή. Παράλληλα, ο κόμβος πύλης του M_4 τραβιέται κάτω και αυτός της πύλης του M_1 σηκώνεται πάνω, αναγκάζοντας τα δύο τρανζίστορ (μαζί και με το M_3) σε αγωγή μέχρι να φτάσουμε στην επιθυμητή κατάσταση ισορροπίας $I_1 = I_2 \neq 0$. Το M_9 κατά τη διάρκεια της αποκατάστασης κλείνει σταδιακά και τελικά τα ρεύματα αναφοράς αντιγράφονται στα M_5 - M_8 σύμφωνα με τις αναλογίες του εκάστοτε καθρέπτη.

Στην περίπτωση που δεν επιθυμούμε λειτουργία, το σήμα ελέγχου κατεβαίνει στο λογικό 0, ανοίγοντας τους M_{10} - M_{12} οι οποίοι διακόπτουν τη σύνδεση μεταξύ των M_3 - M_4 , M_9 και των M_1 - M_2 . Παράλληλα, τα M_{13} - M_{14} κλείνουν, ορίζοντας δυναμικό μη-λειτουργίας στις πύλες των M_2 - M_4 και M_8 - M_9 (οι πύλες των M_1 και M_5 - M_7 θέτονται στη γη μέσω της R_b) – αποφεύγονται έτσι καταστάσεις floating-gate.

6

Θεωρητική Υλοποίηση

Έχοντας το πλήρες κύκλωμα του CCM, προχωρούμε στη θεωρητική υλοποίησή του μέσω του Custom IC Design Tool της Cadence®.

6.1 Τεχνολογία και Μεγέθη Στοιχείων

Η υλοποίηση γίνεται στην τεχνολογία 0.18 μm της TSMC. Όλα τα τρανζίστορ έχουν συνδεδεμένο τον ακροδέκτη σώματος σε αυτόν της πηγής και δεν επηρεάζονται από το φαινόμενο σώματος, εκτός από αυτά των διαμορφωτών chopper. Εκεί αποφεύγουμε τη σύνδεση για να διατηρηθούν οι παρασιτικές χωρητικότητές τους στις ελάχιστες δυνατές τιμές. Οι υπόλοιπες σχεδιαστικές επιλογές έγιναν με γνώμονα τη βελτιστοποίηση της συμπεριφοράς του κάθε υποκυκλώματος, έπειτα από παραμετρικές δοκιμές και αντίστοιχους συμβιβασμούς.

Ακολουθούν πίνακες που καταγράφουν τα στοιχεία τροφοδοσίας και πόλωσης, καθώς και τα μεγέθη όλων των ηλεκτρονικών στοιχείων που χρησιμοποιούνται, ανά κυκλωματική μονάδα:

Τροφοδοσία και Πόλωση

Τροφοδοσία	(V)	Ρεύμα Πόλωσης	(μA)
Μονή	1.8	I_{bias_2}	30
Ρεύμα Πόλωσης	(μA)	I_{bias_3}	20
I_{bias_1}	30	I_{bias_4}	20

Πίνακας 6.1: Στοιχεία τροφοδοσίας και πόλωσης

Αντιστροφείς και Πύλες NAND

Τρανζίστορ	W/L (μm)	Τρανζίστορ	W/L (μm)
M_N	4.0/0.2	M_P	6.0/0.2

Πίνακας 6.2: Μεγέθη στοιχείων για τους αντιστροφείς και τις πύλες NAND

Διαμορφωτές Chopper

Τρανζίστορ	W/L (μm)	Τρανζίστορ	W/L (μm)
M_N	0.47/0.2	M_{Nd}	0.235/0.2
M_P	0.47/0.2	M_{Pd}	0.235/0.2

Πίνακας 6.3: Μεγέθη στοιχείων για τους διαμορφωτές chopper

Διαγωγός X-Εισόδου

Τρανζίστορ	W/L (μm)	Τρανζίστορ	W/L (μm)
M_{1-2}	$5 \times 10.0/5.0$	M_{22}	8.0/0.2
M_{3-9}	$2 \times 8.0/5.0$	M_{23}	$2 \times 8.0/2.0$
M_{10-15}	$8 \times 13.0/5.0$	M_{24-25}	5.0/2.0
$M_{16-17,26}$	$4 \times 10.0/2.0$	M_{27}	$8 \times 10.0/2.0$
M_{18-19}	$2 \times 3.0/2.0$	Αντίσταση	(kΩ)
M_{20-21}	4.0/2.0	R_g	19.16

Πίνακας 6.4: Μεγέθη στοιχείων για το διαγωγό x-εισόδου

Διαγωγός Y-Εισόδου

Τρανζίστορ	W/L (μm)	Τρανζίστορ	W/L (μm)
M_{1-2}	$5 \times 10.0/5.0$	M_{25}	8.0/2.0
M_{3-10}	$2 \times 8.0/5.0$	M_{26}	$2 \times 8.0/0.2$
M_{11-18}	$8 \times 13.0/5.0$	M_{27-28}	5.0/2.0
$M_{19-20,29}$	$4 \times 10.0/2.0$	M_{30}	$8 \times 10.0/2.0$
M_{21-22}	$2 \times 3.0/2.0$	Αντίσταση	(kΩ)
M_{23-24}	4.0/2.0	R_g	19.16

Πίνακας 6.5: Μεγέθη στοιχείων για το διαγωγό y-εισόδου

Translinear Πολλαπλασιαστής

Τρανζίστορ	W/L (μm)	Τρανζίστορ	W/L (μm)
M_{1-10}	$5 \times 10.0/5.0$	M_{12-13}	$16 \times 10.0/2.0$
M_{11}	$8 \times 10.0/2.0$	M_{14-15}	$4 \times 10.0/2.0$

Πίνακας 6.6: Μεγέθη στοιχείων για τον translinear πολλαπλασιαστή

Ενισχυτής Διαντίστασης

Τρανζίστορ	W/L (μm)	Τρανζίστορ	W/L (μm)
M_{1-4}	$2 \times 10.0/5.0$	M_{16}	$6.0/2.0$
M_{5-6}	$4 \times 10.0/5.0$	M_{17}	$4 \times 8.0/2.0$
M_{7-8}	$2 \times 5.0/5.0$	$M_{18,23-24,37-38}$	$2 \times 10.0/2.0$
M_{9-10}	$4 \times 5.0/5.0$	M_{19-22}	$2 \times 8.0/2.0$
M_{11-12}	$8 \times 10.0/5.0$	$M_{25-26,35}$	$3.0/2.0$
$M_{13-15,39}$	$2 \times 4.0/2.0$	$M_{27-32,40}$	$5.0/2.0$
Αντίσταση	(kΩ)	M_{33-34}	$2 \times 6.0/2.0$
R_C	7.86	M_{36}	$3 \times 3.0/2.0$
Πυκνωτής	(pF)	Αντίσταση	(kΩ)
C_C	8.73	R_t	150

Πίνακας 6.7: Μεγέθη στοιχείων για τον ενισχυτή διαντίστασης

Κύκλωμα Πόλωσης

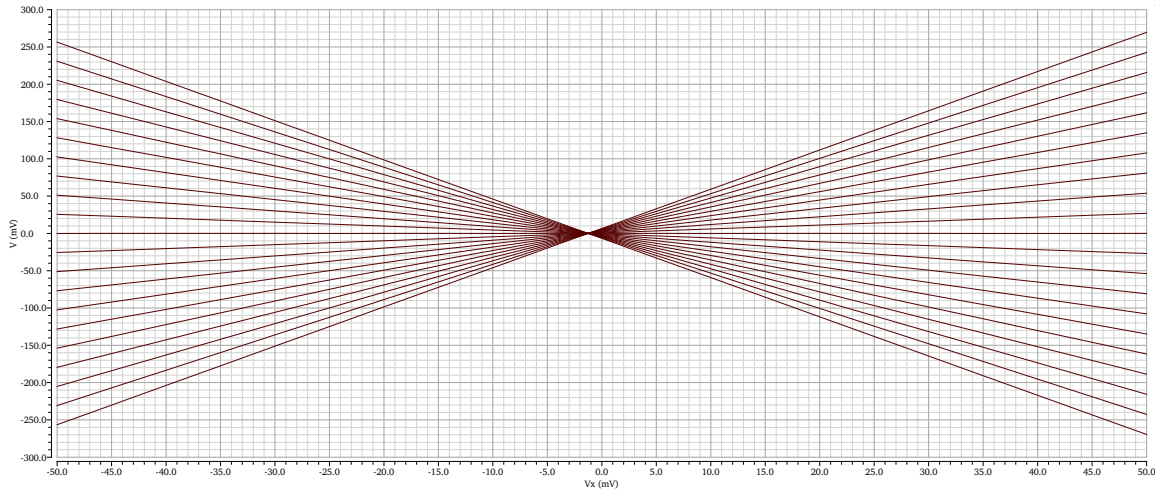
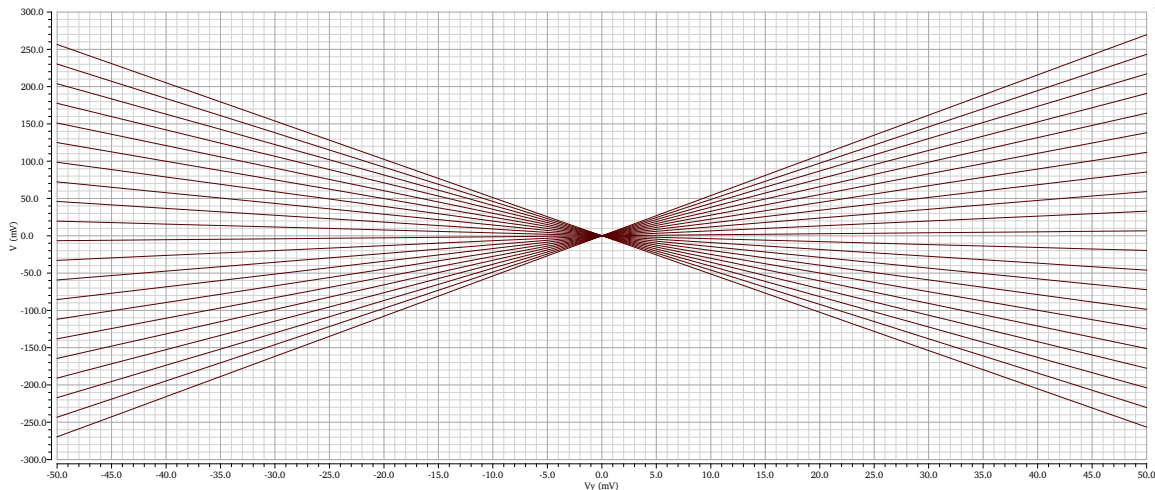
Τρανζίστορ	W/L (μm)	Τρανζίστορ	W/L (μm)
$M_{1-2,9}$	$6.0/2.0$	M_8	$4 \times 8.0/2.0$
M_{3-4}	$2 \times 8.0/2.0$	$M_{10-12,13-14}$	$0.47/0.2$
M_{5-6}	$3 \times 6.0/2.0$	Αντίσταση	(kΩ)
M_7	$2 \times 6.0/2.0$	R_b	60.5

Πίνακας 6.8: Μεγέθη στοιχείων για το κύκλωμα πόλωσης

6.2 Προσομοίωση και Συμπεριφορά

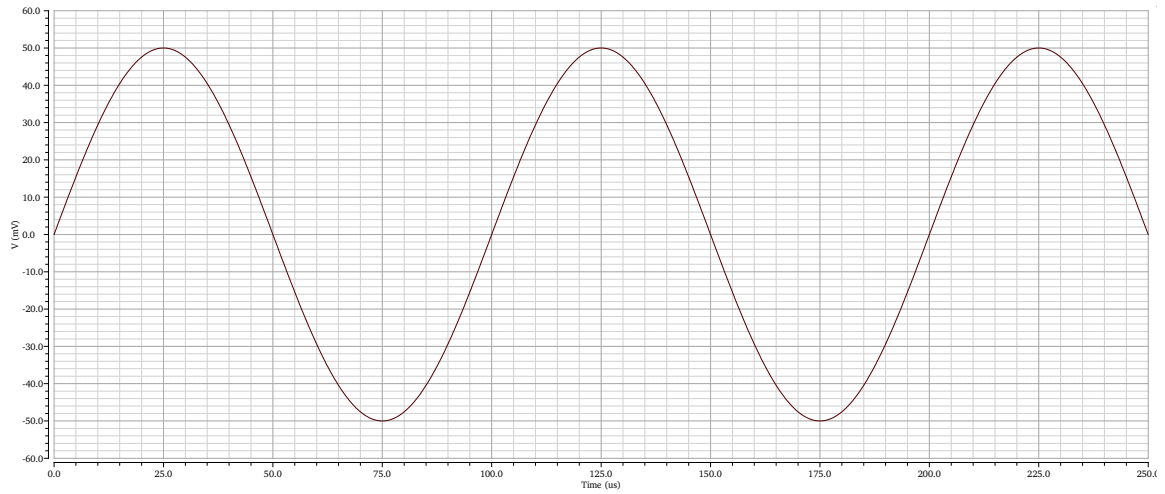
Με την πλήρη διάταξη ορισμένη, χρησιμοποιούμε το Analog Design Environment για να δούμε τη συμπεριφορά του πολλαπλασιαστή μέσω προσομοίωσης. Θέτουμε τη f_{ch} στα 100 kHz, κάτι το οποίο σημαίνει chopping στα 200 kHz στην έξοδο του CCM. Κάτω από αυτή την επιλογή, ο πολλαπλασιαστής μπορεί να επεξεργαστεί επιτυχώς σήματα συχνότητας έως 50 kHz. Φυσικά, η f_{ch} πρέπει να τροποποιείται ανάλογα με την εφαρμογή στην οποία χρησιμοποιούμε το κύκλωμα – εδώ την κρατάμε στα 100 kHz ως συχνότητα ικανά υψηλή για ένα μεγάλο πλήθος περιπτώσεων σημάτων εισόδου.

Ξεκινώντας από ανάλυση dc, βρίσκουμε την κατανάλωση του CCM να ανέρχεται στο 1.51 mW, με συνολικό ρεύμα ηρεμίας 840 μA. Εφαρμόζοντας dc sweep ± 50 mV στις τάσεις εισόδου V_x , V_y , λαμβάνουμε τις dc χαρακτηριστικές εξόδου των Σχημάτων 6.1–6.2. Η συμπεριφορά είναι εξαιρετικά γραμμική στο συγκεκριμένο εύρος τάσεων.

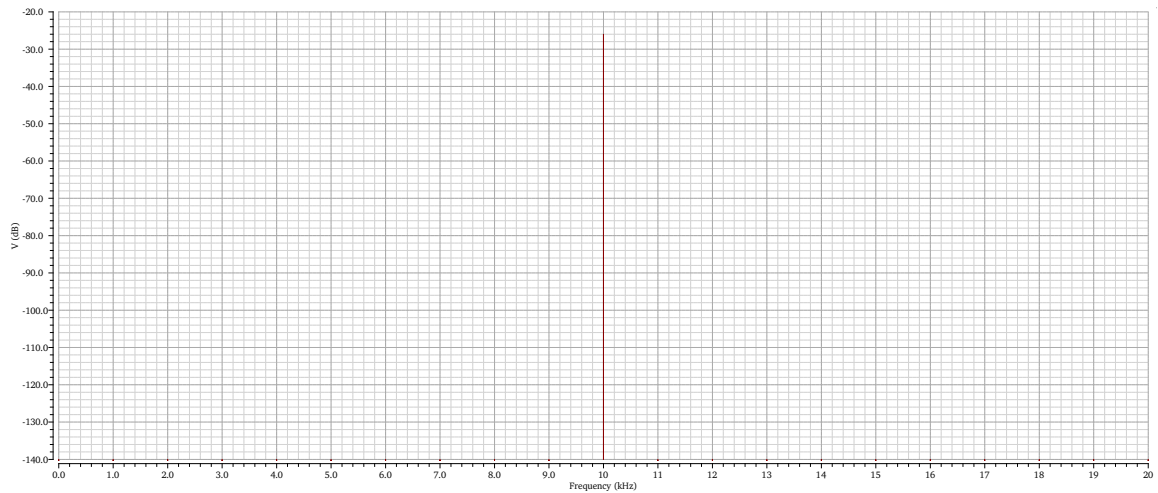
Σχήμα 6.1: DC χαρακτηριστική εξόδου ως προς V_x Σχήμα 6.2: DC χαρακτηριστική εξόδου ως προς V_y

Στη συνέχεια τρέχουμε ανάλυση pss (periodic steady-state) για να δούμε τη λειτουργία του πολλαπλασιαστή σε κάθε στάδιο επεξεργασίας των σημάτων, καθώς και την τελική έξοδο. Για εισόδους δίνουμε δύο ημίτονα συχνότητας 10 kHz και 11 kHz, για τη x- και y-είσοδο αντίστοιχα, κοινού πλάτους 50 mV. Οι συχνότητες των δύο σημάτων επιλέγονται κοντά η μία στην άλλη ώστε να ελαχιστοποιήσουμε κατά το δυνατόν το ενδεχόμενο η διαφορά $|f_x - f_y|$ και το άθροισμα $f_x + f_y$ που αναμένουμε στην έξοδο να ταυτίζονται με όρους που θα παραγάγει η παραμόρφωση ενδοδιαμόρφωσης. Παράλληλα, οι σχετικά υψηλές τιμές των 10 kHz και 11 kHz εκλέγονται ώστε να μειωθεί ο απαιτούμενος υπολογιστικός χρόνος της προσομοίωσης.

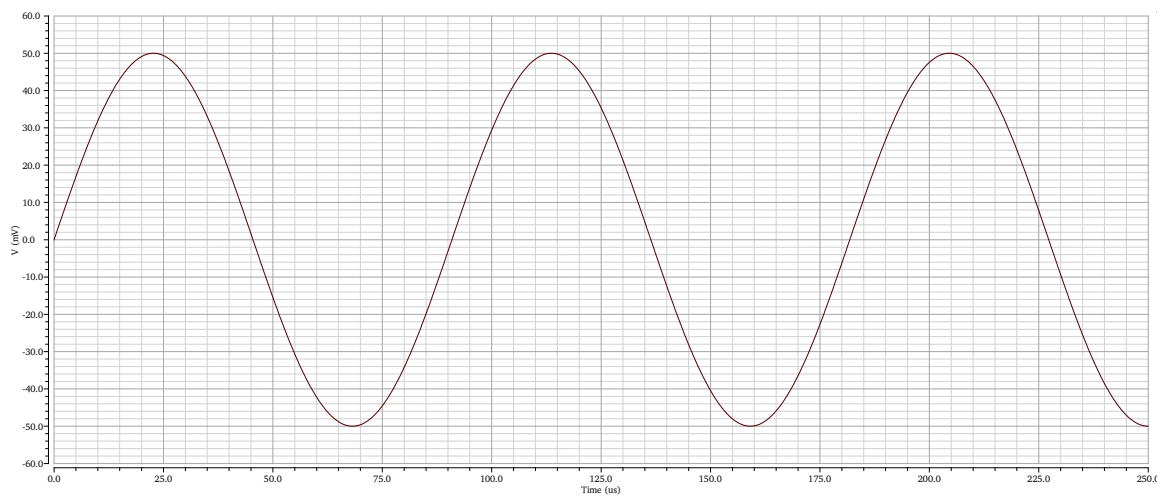
Μέσω της pss παρατηρούμε τα δύο σήματα εισόδου πριν και μετά την πρώτη διαμόρφωση, τα ρεύματα των διαγωγών, την έξοδο του translinear πολλαπλασιαστή, την έξοδο του ενισχυτή διαντίστασης και την τελική έξοδο που δίνει ο CCM μετά τη δεύτερη διαμόρφωση, μαζί με τα φάσματα καθενός από τα προαναφερθέντα σήματα. Τα αποτελέσματα που προκύπτουν παρουσιάζονται στα Σχήματα 6.3–6.23:



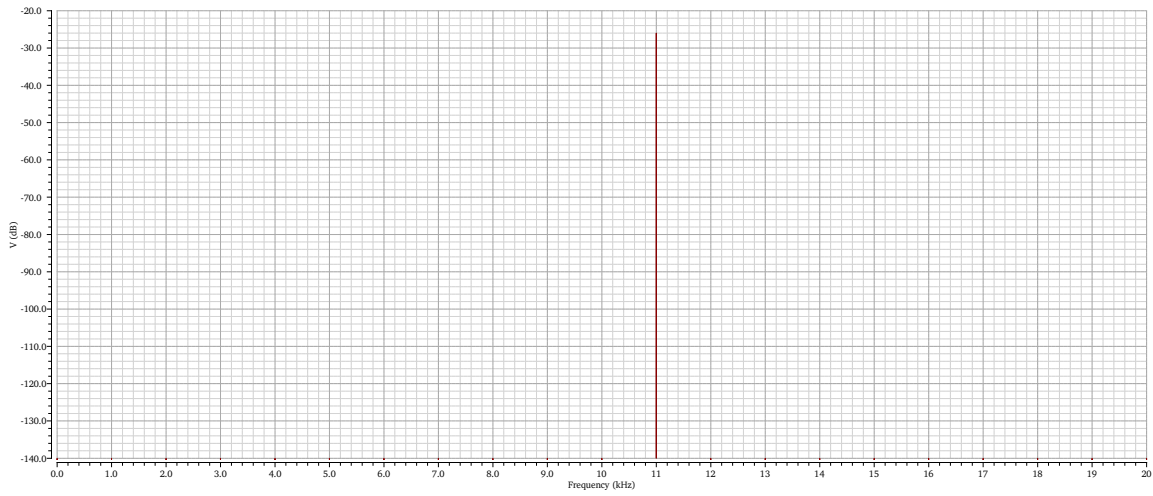
Σχήμα 6.3: Χ-είσοδος



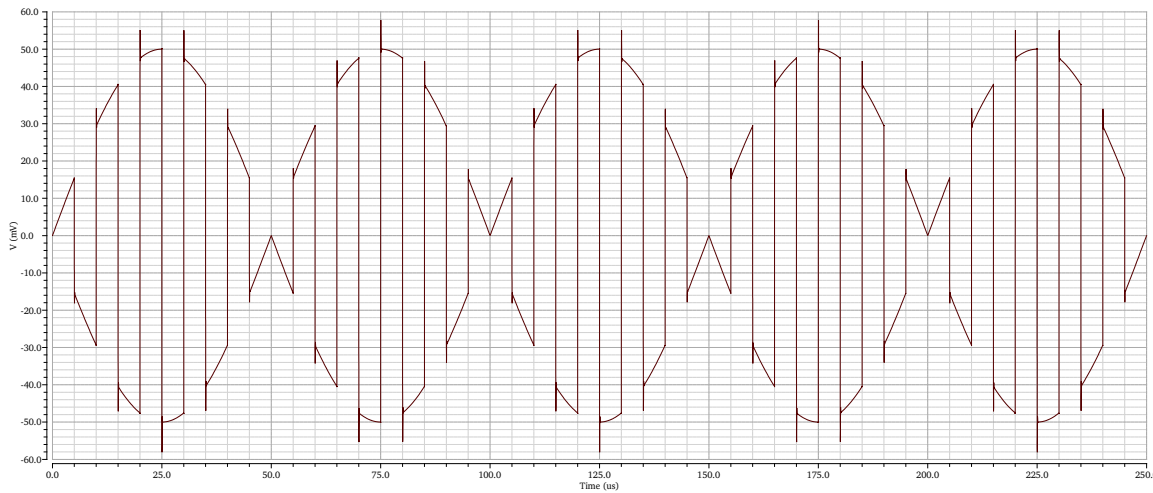
Σχήμα 6.4: Φάσμα χ-εισόδου



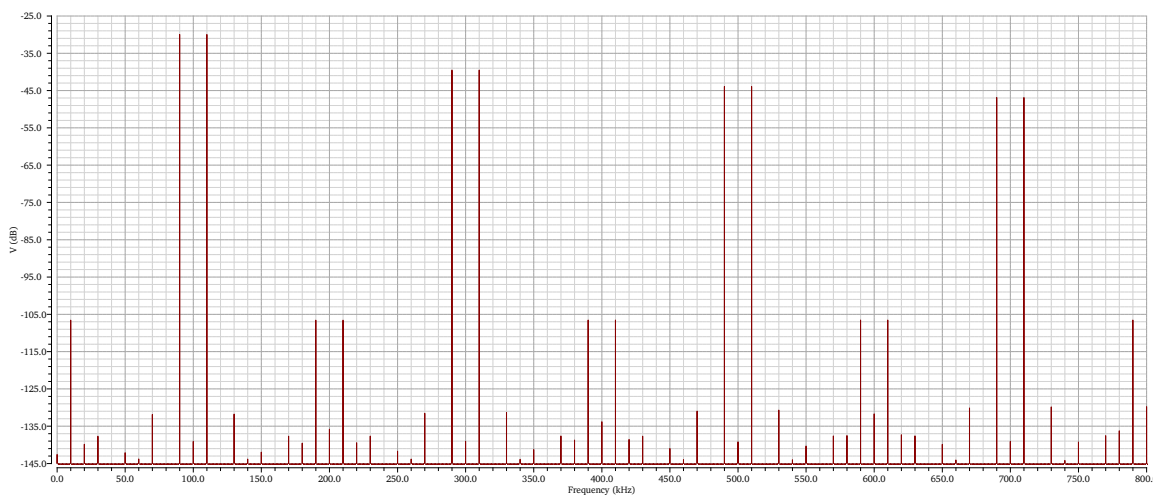
Σχήμα 6.5: Υ-είσοδος



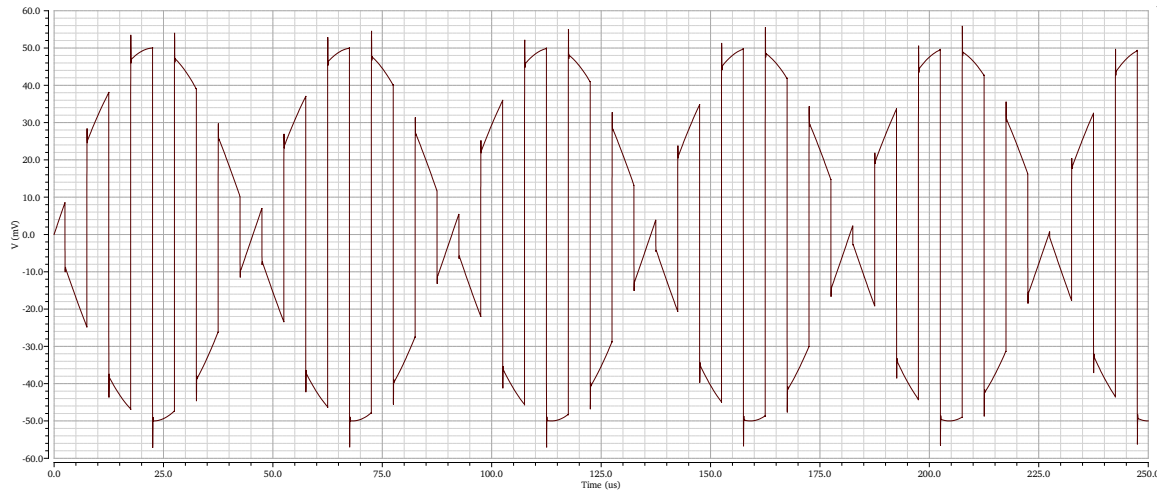
Σχήμα 6.6: Φάσμα γ-εισόδου



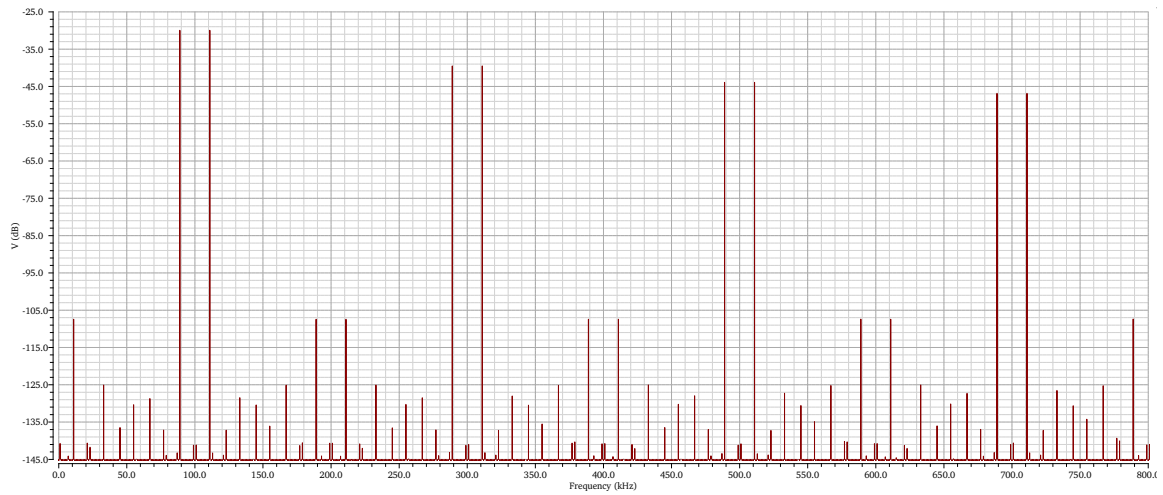
Σχήμα 6.7: Chopped x-εισόδος



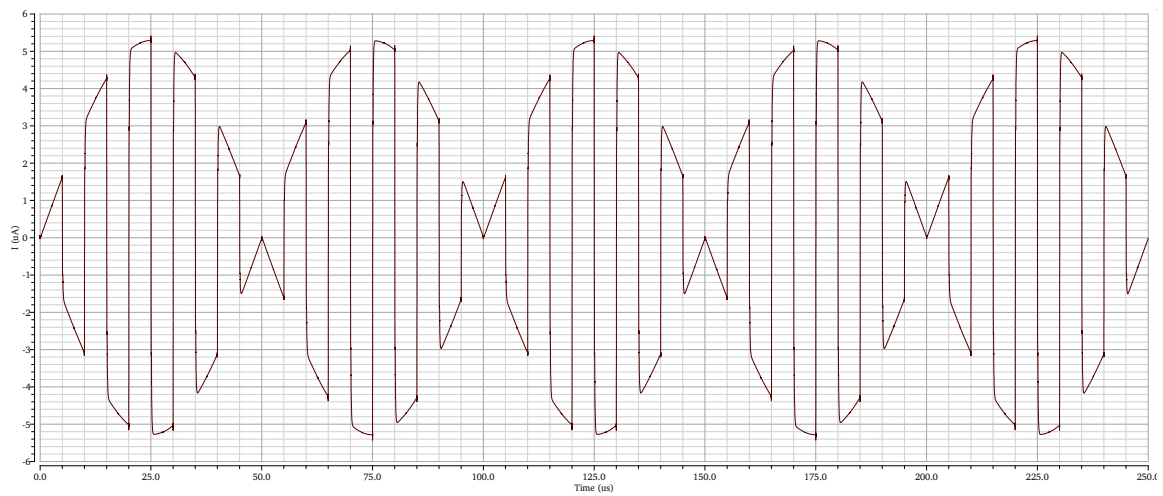
Σχήμα 6.8: Φάσμα chopped x-εισόδου



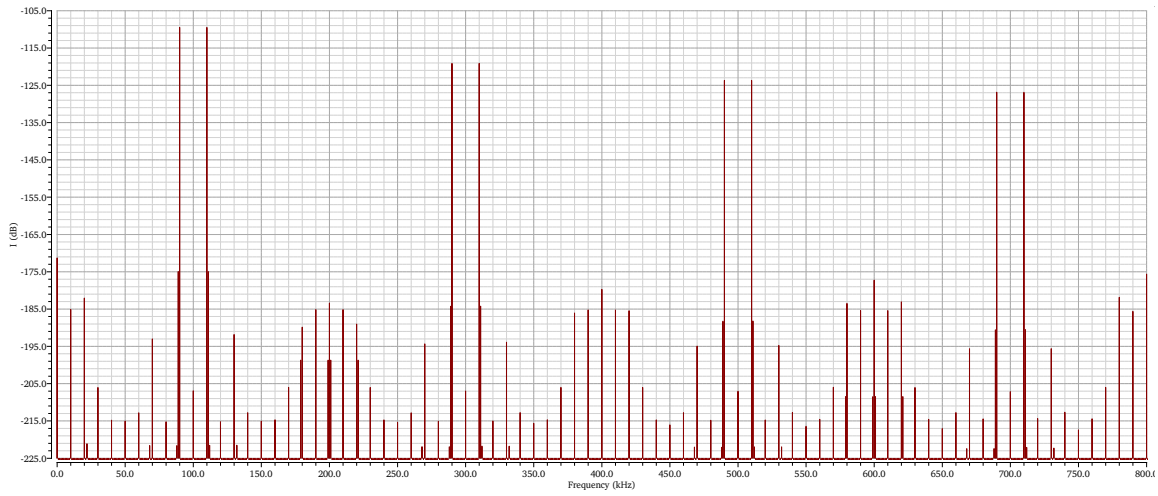
Σχήμα 6.9: Chopped γ-είσοδος



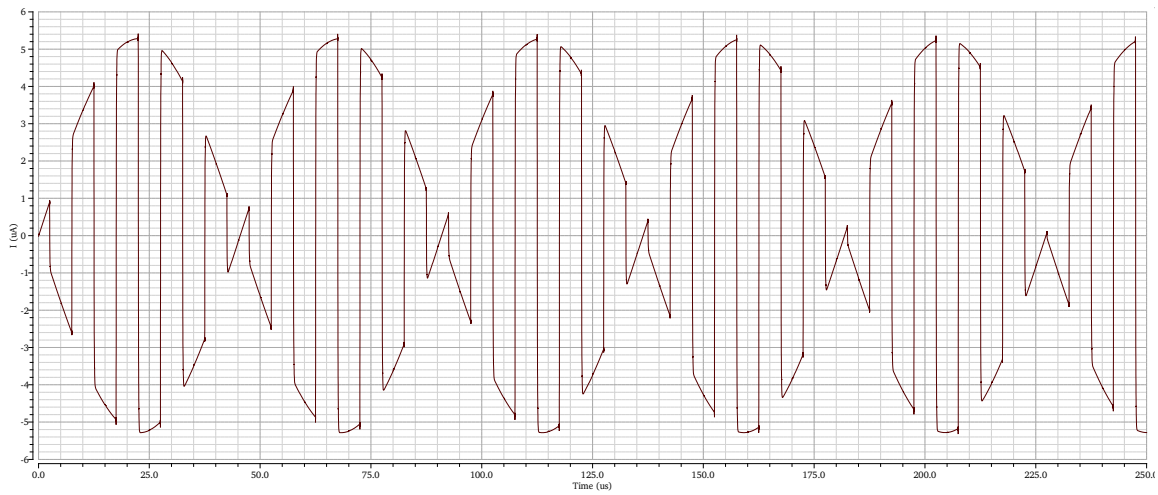
Σχήμα 6.10: Φάσμα chopped γ-εισόδου



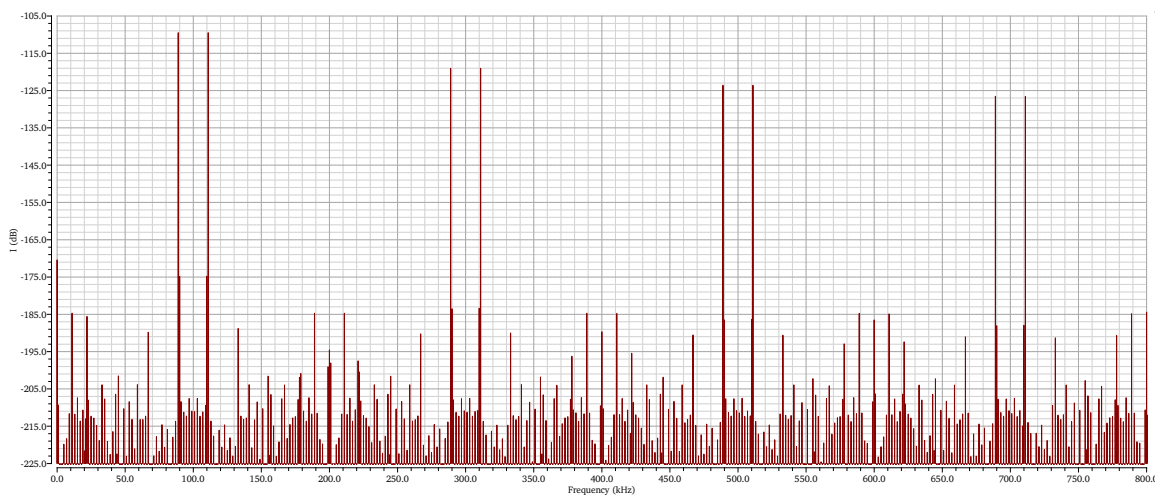
Σχήμα 6.11: Ρεύμα I_{x+} , I_{x-}



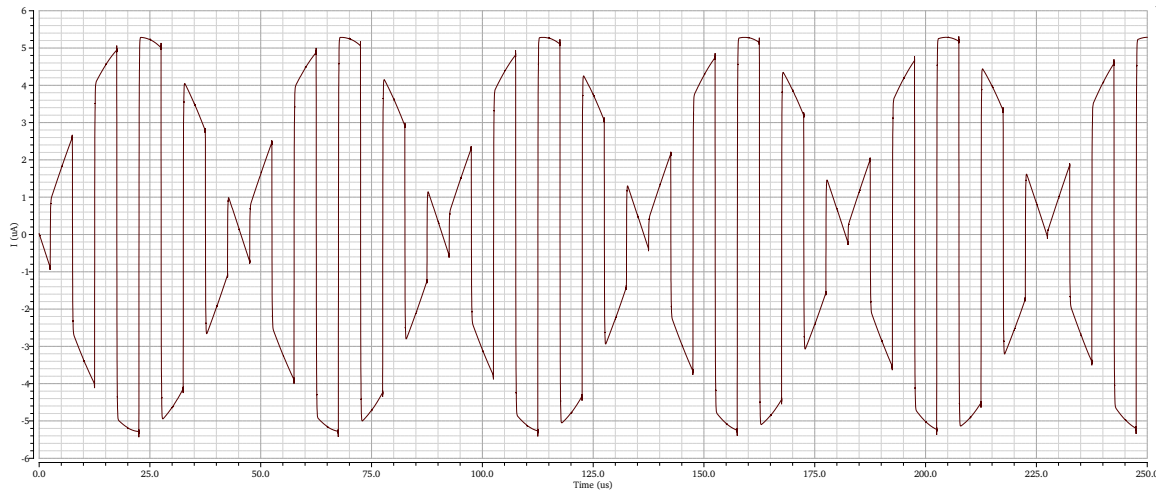
Σχήμα 6.12: Φάσμα ρεύματος I_{x+} , I_{x-}



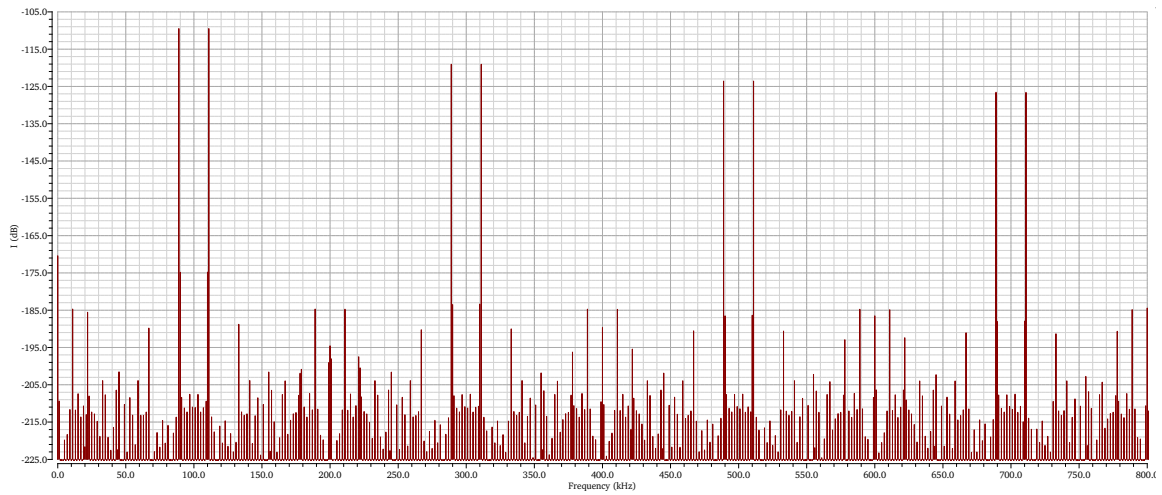
Σχήμα 6.13: Ρεύμα I_{y+}



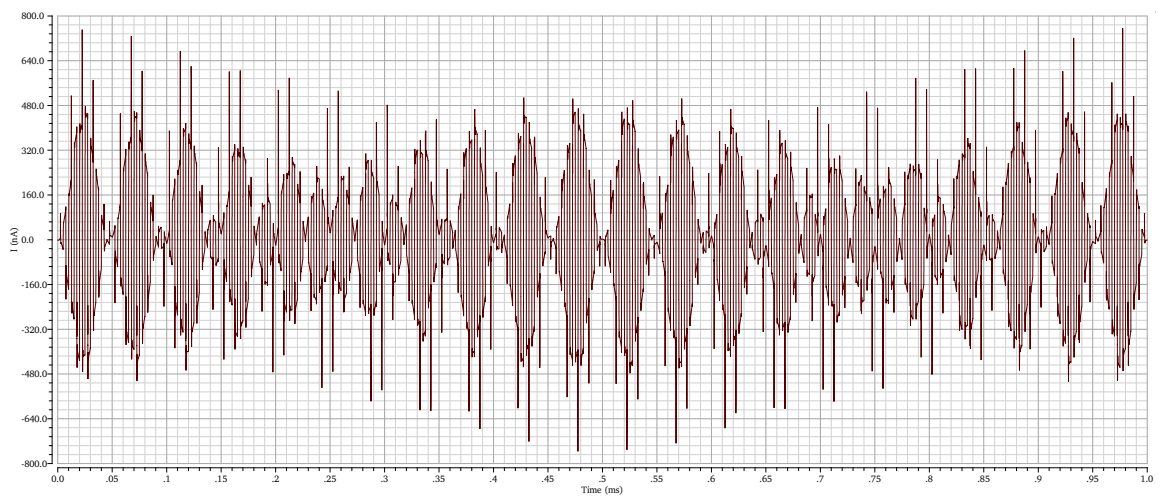
Σχήμα 6.14: Φάσμα ρεύματος I_{y+}



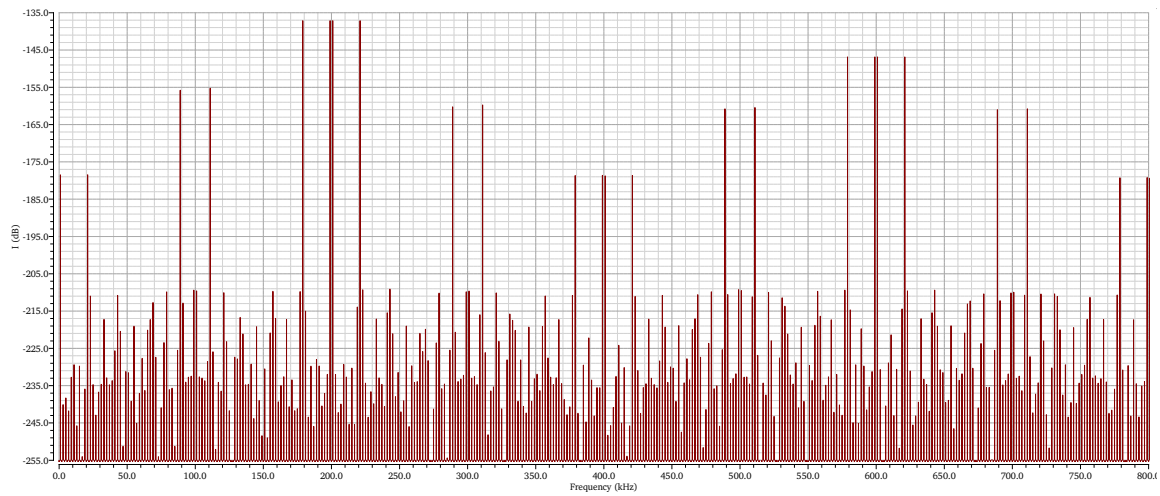
Σχήμα 6.15: Ρεύμα I_y



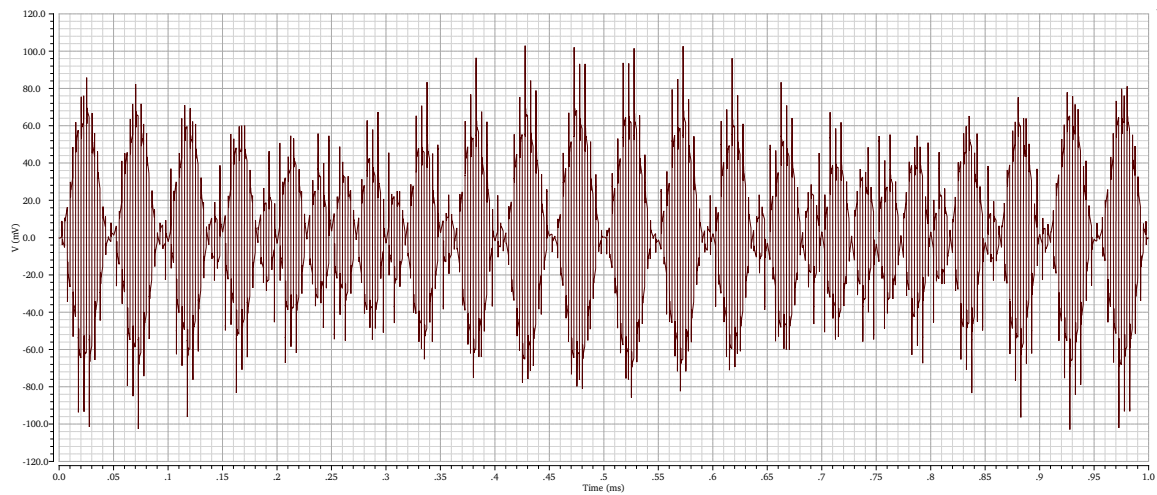
Σχήμα 6.16: Φάσμα ρεύματος I_y



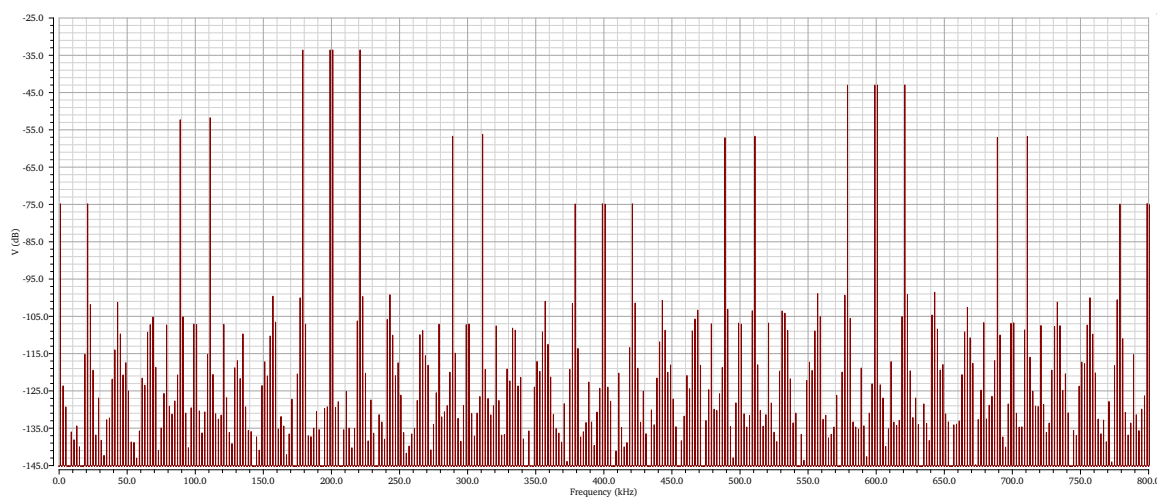
Σχήμα 6.17: Ρεύμα εξόδου translinear πολλαπλασιαστή



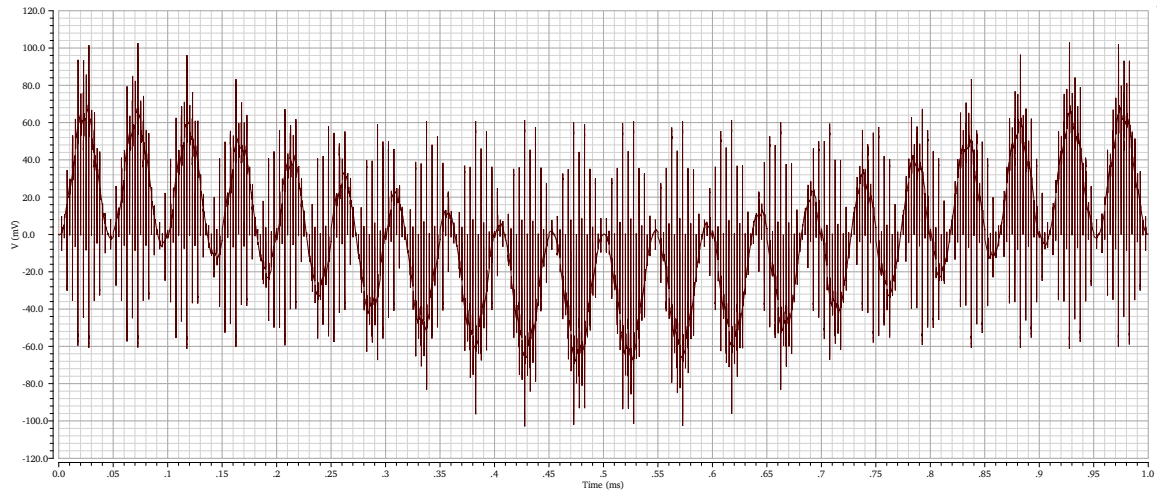
Σχήμα 6.18: Φάσμα ρεύματος εξόδου translinear πολλαπλασιαστή



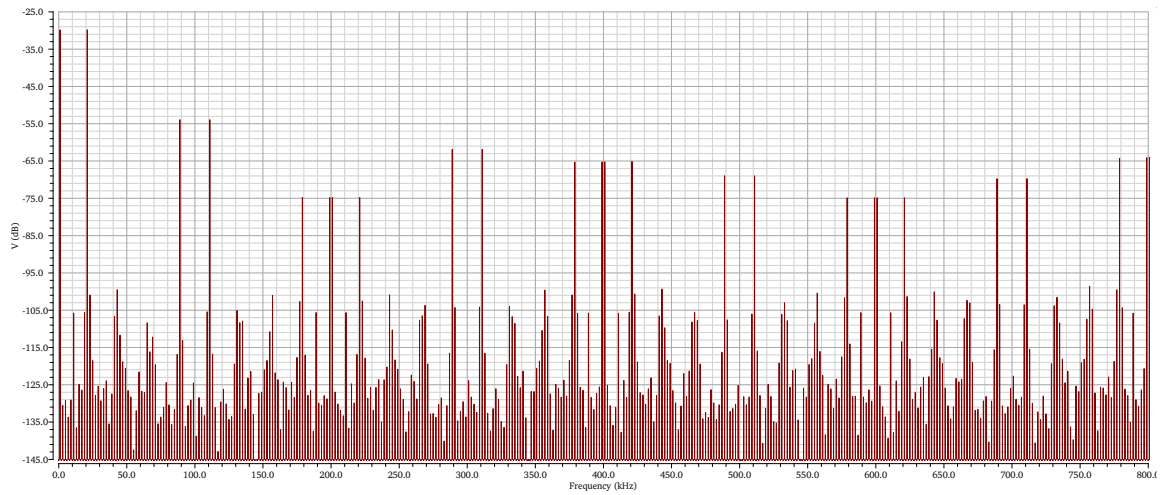
Σχήμα 6.19: Έξοδος ενισχυτή διαντίστασης



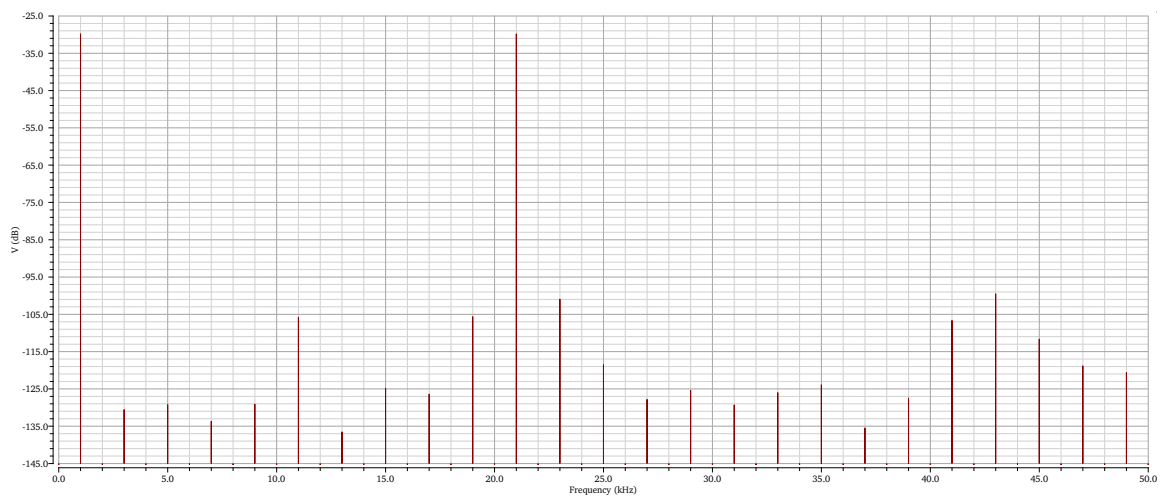
Σχήμα 6.20: Φάσμα εξόδου ενισχυτή διαντίστασης



Σχήμα 6.21: Έξοδος CCM



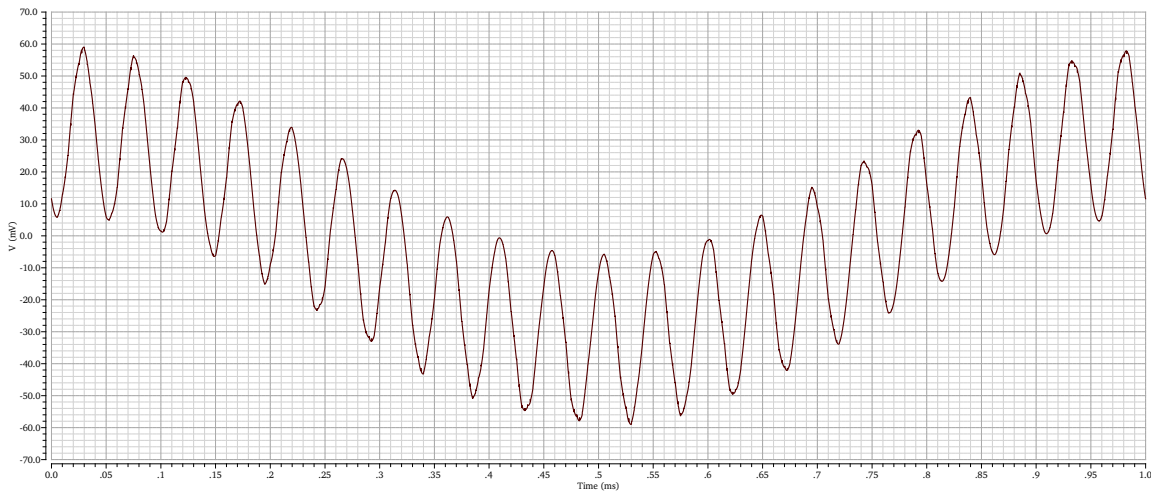
Σχήμα 6.22: Φάσμα εξόδου CCM



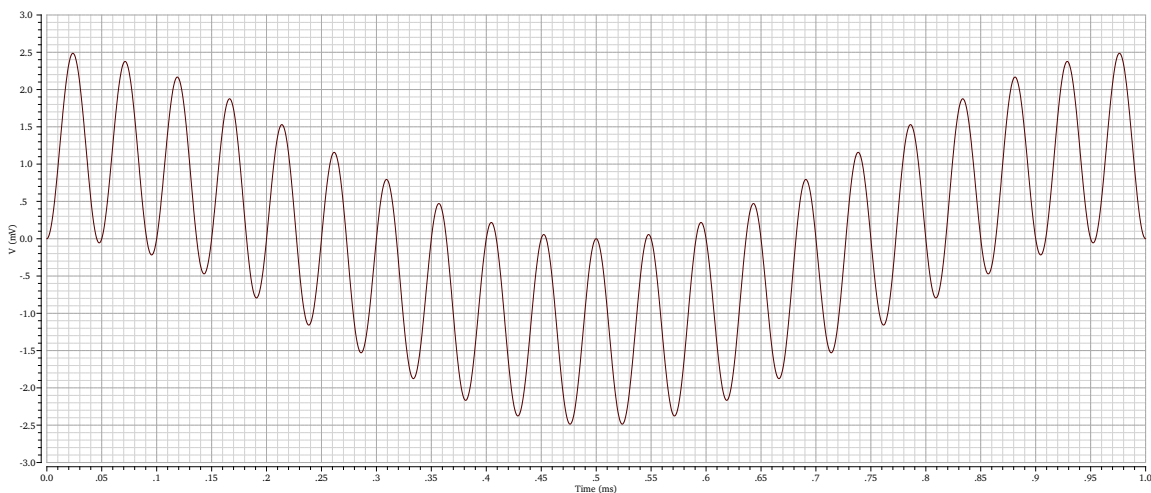
Σχήμα 6.23: Φάσμα εξόδου CCM (λεπτομέρεια)

Οι συμπεριφορές των σημάτων στα διάφορα σημεία του CCM είναι οι αναμενόμενες από τη λειτουργία την οποία εξετάσαμε. Άξια παρατήρησης είναι η αύξηση στις αρμονικές που παρουσιάζουν τα φάσματα των ρευμάτων των διαγωγών κυρίως λόγω της παραμόρφωσης ενδοδιαμόρφωσης, η οποία γίνεται δριμύτερη στην έξοδο του translinear πολλαπλασιαστή λόγω του μη-γραμμικού χαρακτήρα του. Στην έξοδο της διάταξης, η ισχυρότερη αρμονική πλησίον των επιθυμητών τόνων $|f_x - f_y|$ (1 kHz) και $f_x + f_y$ (21 kHz) βρίσκεται στα -71.1 dB.

Προσθέτοντας στην έξοδο του CCM ένα διαφορικό παθητικό LPF 1^{ης} τάξης ($R_{LPF} = 270$ k Ω , $C_{LPF} = 20$ pF με $f_{-3dB} = 29.47$ kHz), λαμβάνουμε το σήμα του Σχήματος 6.24:



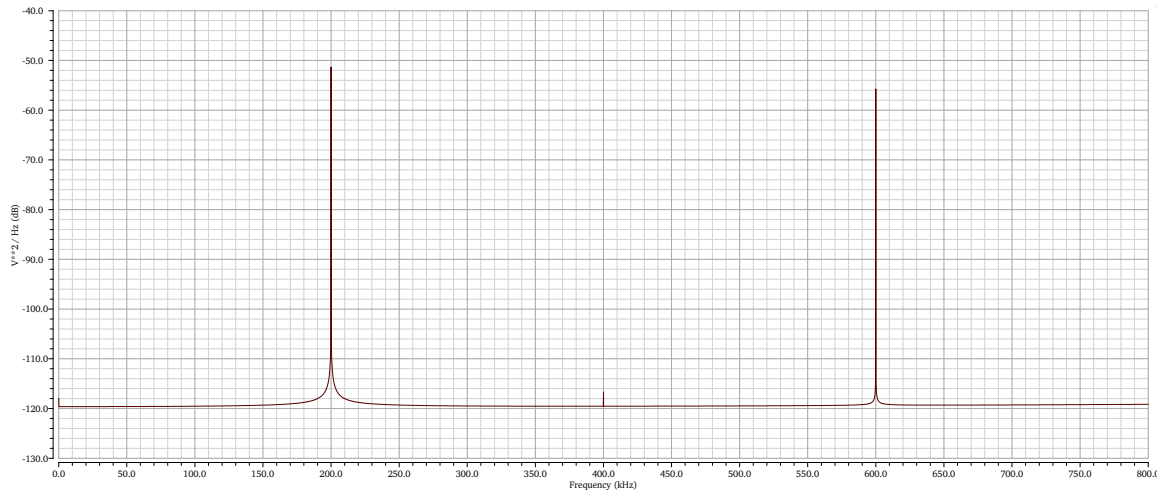
Σχήμα 6.24: Έξοδος CCM μετά τη δράση διαφορικού LPF



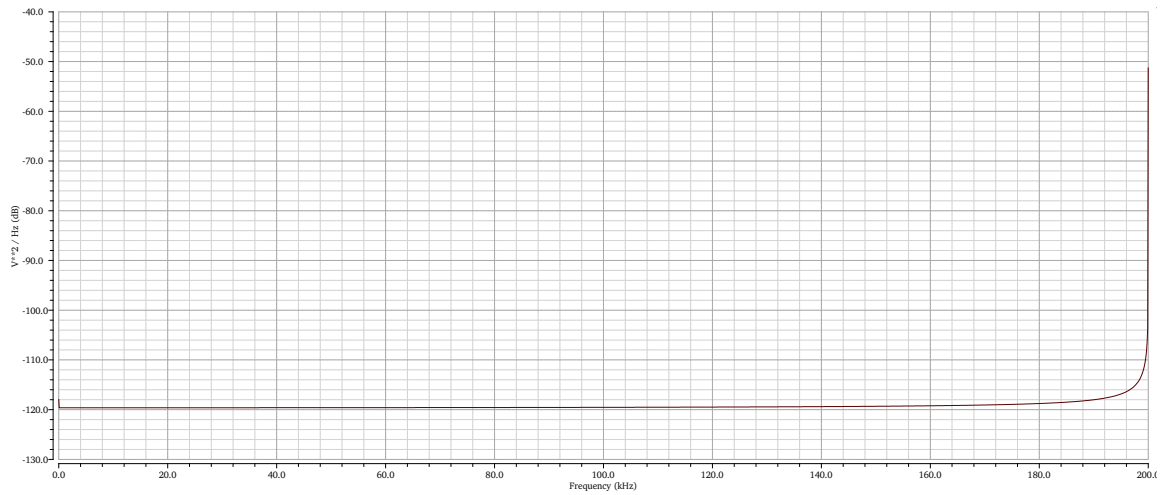
Σχήμα 6.25: Ιδανικό γινόμενο x- και y-εισόδων

Στο Σχήμα 6.25 απεικονίζεται το ιδανικό γινόμενο των δύο εισόδων. Βλέπουμε συνεπώς και ποιοτικά ότι παράγουμε πιστά την πράξη του πολλαπλασιασμού.

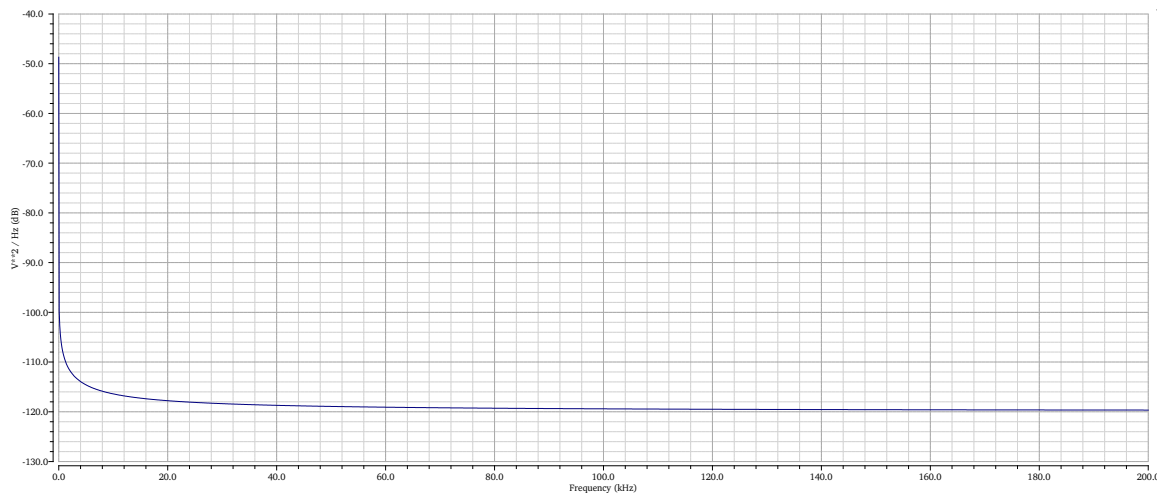
Τέλος, με την ανάλυση noise προσομοιώνουμε τη συμπεριφορά του κυκλώματος ως προς το θόρυβο, υπό κανονική λειτουργία αλλά και με τη CHS απενεργοποιημένη:



Σχήμα 6.26: PSD θορύβου εξόδου CCM

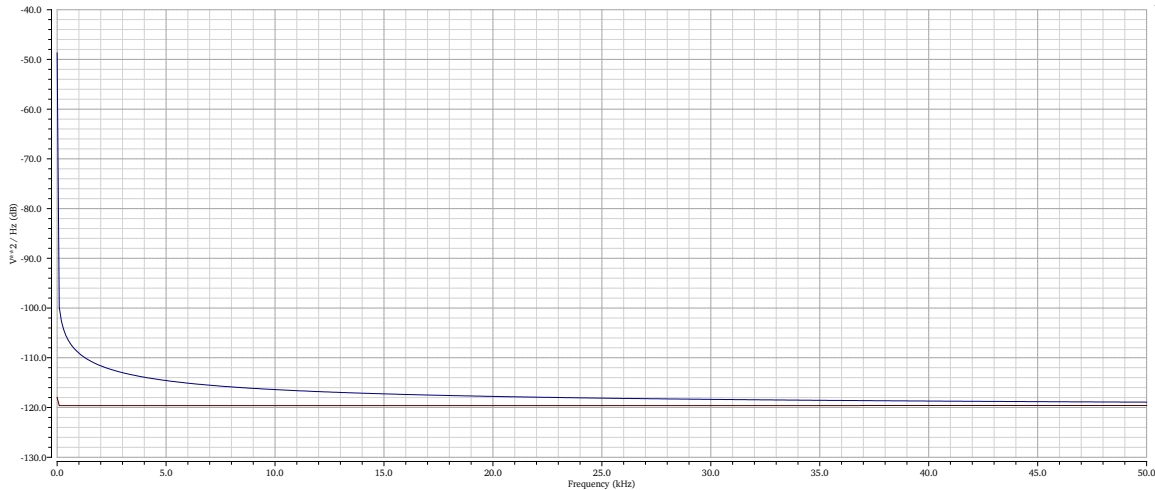


Σχήμα 6.27: PSD θορύβου εξόδου CCM (λεπτομέρεια)



Σχήμα 6.28: PSD θορύβου εξόδου CCM χωρίς CHS

Τα Σχήματα 6.26–6.27 επιβεβαιώνουν την καταπολέμηση του χαμηλόσυχνου θορύβου, ο οποίος μετατίθεται φασματικά γύρω από τις περιττές αρμονικές της $2f_{ch}$ στην έξοδο του CCM. Αντίθετα, χωρίς τη χρήση της CHS οι χαμηλές συχνότητες υποφέρουν από σημαντικά υψηλότερα επίπεδα θορύβου, όπως φαίνεται στο Σχήμα 6.28. Το Σχήμα 6.29 παρουσιάζει τις δύο συμπεριφορές στην επιτρεπόμενη φασματική περιοχή σημάτων εισόδου για τη f_{ch} που επιλέξαμε, ενώ ο Πίνακας 6.9 τις συνοψίζει αριθμητικά:



Σχήμα 6.29: Σύγκριση PSD θορύβου εξόδου CCM με και χωρίς CHS

PSD Θορύβου Εξόδου CCM

Συχνότητα (Hz)	Με CHS (V^2/Hz , dB)	Χωρίς CHS (V^2/Hz , dB)
0.001	-117.97	-48.71
0.01	-117.97	-48.71
0.1	-117.97	-48.76
1	-117.99	-49.22
10	-118.14	-53.81
100	-119.62	-99.79
1000	-119.62	-109.07
10000	-119.62	-116.40
50000	-119.60	-118.92

Πίνακας 6.9: Επίδραση της CHS στο θόρυβο εξόδου του CCM

Όπως βλέπουμε, τα επίπεδα θορύβου με τη CHS είναι σχεδόν σταθερά, παρουσιάζοντας διακύμανση 1.63 dB.

7

Επίλογος

Στο σημείο αυτό, με την επίτευξη της θεωρητικής υλοποίησης του CCM που παρουσιάστηκε στο προηγούμενο Κεφάλαιο, ολοκληρώνεται η παρούσα διπλωματική εργασία.

7.1 Συμπεράσματα

Η σχεδίαση του CMOS Chopper Πολλαπλασιαστή που προτάθηκε υλοποιήθηκε επιτυχώς, με το τελικό κύκλωμα να αναδεικνύει τα χαρακτηριστικά χαμηλού θορύβου που προβλέπει η χρήση της CHS, παράλληλα με αρκετά ακριβή αποτελέσματα πολλαπλασιασμού μέσω του translinear πυρήνα. Το κύκλωμα ενδείκνυται για αναλογική επεξεργασία πληθώρας σημάτων μέσω αντίστοιχης εκλογής της f_{ch} , με σήματα φασματικού περιεχομένου έως περίπου τα 10 kHz να είναι αυτά τα οποία επωφελούνται στο μέγιστο βαθμό για την τεχνολογία 0.18 μm της TSMC.

7.2 Μελλοντικά Σχέδια και Βελτιώσεις

Πρωταρχικός στόχος για το μέλλον, όπως αναφέρθηκε και στην αρχή της εργασίας, είναι η πραγματική υλοποίηση του κυκλώματος σε IC. Επομένως, η εξαγωγή layout αποτελεί ένα από τα άμεσα σχέδια, μαζί με τη διεξαγωγή των απαραίτητων test και προσομοιώσεων που απαιτεί ένα τέτοιο εγχείρημα. Ταυτόχρονα, μπορεί να υπάρξει βελτίωση σε αρκετά από τα χαρακτηριστικά της τωρινής μορφής του CCM και να εξειδικευτεί περισσότερο η χρήση του, είτε σε ένα πιο συγκεκριμένο εύρος εφαρμογών, ή ακόμα και σε μία αποκλειστική λειτουργία εντός ενός μεγαλύτερου κυκλωματικού συστήματος. Επιπρόσθετα, η εξαγωγή ενός θεωρητικού μη-γραμμικού μοντέλου για την περιγραφή και μελέτη της βασικής διάταξης αποτελεί έναν από τους προσεχείς στόχους.

Πιο συγκεκριμένα, θέματα προς περαιτέρω βελτίωση και έρευνα αποτελούν τα εξής:

1. Προσθήκη κυκλωμάτων παραγωγής των ρολογιών των διαμορφωτών chopper της y-εισόδου (εισαγωγή 90° στη φάση) και της εξόδου (συχνότητα $2f_{ch}$, εισαγωγή καθυστέρησης ίση με αυτή που δημιουργείται στα επεξεργασμένα σήματα έως την έξοδο) από αυτό της x-εισόδου.
2. Αύξηση του εύρους τάσεων των σημάτων εισόδου που μπορούν να δεχτούν οι διαγωγοί κρατώντας τη γραμμικότητά τους σε ικανοποιητικά επίπεδα.

3. Μείωση της συνολικής παραμόρφωσης στην έξοδο.
4. Μείωση της κατανάλωσης ισχύος.
5. Εξαγωγή μη-γραμμικού μοντέλου συμπεριφοράς του CCM με σκοπό την περαιτέρω θεωρητική μελέτη του κυκλώματος.

Βιβλιογραφία

- [1] Tony Chan Carusone, David A. Johns, and Kenneth W. Martin. *Analog Integrated Circuit Design*. 2nd. John Wiley & Sons, Inc., 2012.
- [2] Paul R. Grey, Paul J. Hurst, Stephen H. Lewis, and Robert G. Meyer. *Analysis and Design of Analog Integrated Circuits*. 5th. John Wiley & Sons, Inc., 2009.
- [3] Christian C. Enz and Gabor C. Temes. “Circuit Techniques for Reducing the Effects of Op-Amp Imperfections: Autozeroing, Correlated Double Sampling, and Chopper Stabilization”. In: *Proceedings of the IEEE* 84.11 (1996), pp. 1584–1614.
- [4] Philip Godoy and Joel L. Dawson. “Chopper Stabilization of Analog Multipliers, Variable Gain Amplifiers, and Mixers”. In: *IEEE Journal of Solid-State Circuits* 43.10 (2008), pp. 2311–2321.
- [5] Joel L. Dawson and Thomas H. Lee. “Automatic Phase Alignment for a Fully Integrated Cartesian Feedback Power Amplifier System”. In: *IEEE Journal of Solid-State Circuits* 38.12 (2003), pp. 2269–2279.
- [6] Roubik Gregorian and Gabor C. Temes. *Analog MOS Intergrated Circuits For Signal Proseccing*. 1st. John Wiley & Sons, Inc., 1986.
- [7] Remco J. Wiegierink. *Analysis and Synthesis of MOS Translinear Circuits*. 1st. Springer Science+Business Media LLC, 1993.